

# ELRAD

H 5345

DM 7,50

öS 60,- · sfr 7,50

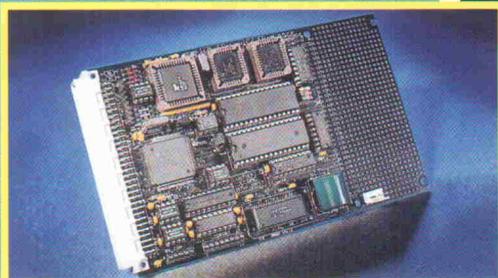
hfl 10,- · FF 25,-

Magazin für Elektronik und technische Rechneranwendungen



3/97

Besuchen Sie die  
ELRAD-Redaktion auf der  
CeBIT '97, Halle 5, Stand E34



RISC-Einstieg:  
Controller-Projekt mit SH7032

Flukes Neuestes

**ScopeMeter 123**

Netz im Orbit

**Satellitenkommunikation  
per Laserstrahl**

Simulationswerkzeuge

**Alle Programme im  
Überblick**

TIs Schnellster

**Die neue  
DSP-Generation**



**Digital Audio Projekt**

**Evaluation Board  
für PCI**

**Harddisk Recorder im PCI-Slot**

http://www.heise.de/el/

ELRAD Magazin für Elektronik und technische Rechneranwendungen

HEISE

### HF-Module

Die umfassende Palette der HF-Transistoren, von bipolaren und Feldeffekt- über Low-Power- bis hin zu Hochleistungs-transistoren, findet in HF-Modulen für CATV und GSM breiteste Anwendung.

### Power-Module

Kundenspezifische und standardisierte Leistungs-module, Hochintegrierte Systemlösungen für hohe Entwicklungsgeschwindigkeit und schnelle Markteinführung.

### IGBTs

Auf der Basis der neuen „non-punch through“-Hochspannungs-IGBT-Technologie hat Motorola eine weitere Familie für den Einsatz in Geschwindigkeits-steuerungen, Motor-reglern, Leistungs-umsetzern oder Schweißgeräten entwickelt.

### D<sup>3</sup>PAK

Motorolas neues D<sup>3</sup>PAK ist – im Gegensatz zu den meisten SMD-Gehäusen – auch für Hochspannungsapplikationen einsetzbar. Es erfüllt alle Anforderungen hinsichtlich Leistung, Zuverlässigkeit und Integration in den Fertigungsprozeß.

### Motorsteuerung

Weitreichendes Spektrum verschiedenster Bauelemente von Power-MOSFETs über IGBTs bis zu komplexen Steuereinheiten wie dem TPU (Timer Processing Unit)-Modul.

### Lampensteuerung

Leistungshalbleiter der PowerLUX-Serie wurden speziell für die Beleuchtungssteuerung entwickelt: die BUH-Serie für den Einsatz in Halogenwandlern, die BUL-Serie für den Einsatz in Leuchtstofflampendrosseln.

# The Powerful Starts



**MOTOROLA**

*What you never thought possible.*

**Weitere Informationen:** Motorola GmbH, Geschäftsbereich Halbleiter, Schatzbogen 7, 81829 München, Tel. (0 89) 9 21 03 - 5 59, Fax (0 89) 9 21 03 - 5 99. **Oder von Ihrem bevorzugten Distributor:**  
**DEUTSCHLAND:** AVNET E2000, München, Tel. 089-451 10 01, Fax 089-451 10 254; EBV Elektronik, Kirchheim-Heimstetten, Tel. 089-991 14-0, Fax 089-991 14-422; Future Electronics, München-Unterföhring, Tel. 089-9 57 27-0, Fax 089-9 57 27-140; Jermyn, Limburg, Tel. 06431-508-0, Fax 06431-50 82 89; Müttron, Müller, Bremen, Tel. 0421-305 60, Fax 0421-305 61 46; SASCO SEMICONDUCTOR, Putzbrunn, Tel. 089-46 11-0, Fax 089-46 12 70; SPOERLE ELECTRONIC, Dreieich, Tel. 06103-304-0, Fax 06103-30 42 01 / 30 43 04.  
**ÖSTERREICH:** EBV Elektronik, Wien, Tel. 01-894 17 74, Fax 01-8 94 17 75; Elbatex, Wien, Tel. 01-8 66 42-0, Fax 01-8 66 42-400; SPOERLE ELECTRONIC, Wien, Tel. 01-318 72 70-0, Fax 01-369 22 73.  
**SCHWEIZ:** Elbatex, Wettingen, Tel. 056-275 111, Fax 056-275 411; EBV Elektronik, Dietikon, Tel. 01-74 56 161, Fax 01-74 15 110; SPOERLE ELECTRONIC, Opfikon-Glattbrugg, Tel. 01-874 62 62, Fax 01-874 62 00.

# Diese analogen Spinner ...

Damals, in meiner Jugend, als ich bei Telefunken Begrenzerverstärker für die Beschallungstechnik entwickelte, war die Welt noch in Ordnung. Alle Kollegen dachten analog (und damit meine ich echt analog – nicht so verklemmt digital wie die Fuzzionisten heute), hatten die Daten vom BC 149C im Kopf und konnten auf Anhieb sagen, mit welcher RC-Kombination der  $\mu A 709$  für eine Grenzfrequenz von 16 kHz kompensiert werden mußte.

Allerdings hatten wir da auch zwei Figuren etwas abseits der üblichen Laborräume, von denen keiner so genau wußte, was die da eigentlich taten. Angeblich hatte unser Vertrieb mit dem NDR-Hamburg die Idee ausgeheckt, ein kleines 1-Mann-Sendestudio zu entwickeln, mit dem ein Moderator selbständig alles das tun konnte, was für den ordentlichen Sendebetrieb so nötig ist: Bänder einlegen und starten, Mikrofonregler aufziehen und ähnliches. Eigentlich ja gar nicht dumm!

Aber da saßen die beiden nun vor einer Kiste mit vielen Schaltern und Lämpchen, behaupteten, dies sei ein Computer, und benahmen sich auch ansonsten recht absonderlich: Sie malten Kästchen mit Ja- und Nein-Ausgängen, keine ordentlichen Schaltbilder wie wir anderen alle und knipsten ständig an ihren Lochkarten herum. Was haben wir gelacht, als denen einmal die Kiste mit den Lochkarten herunterfiel und sich dann das gesamte Ablaufprotokoll einer Sendung ineinander verhaspelte. Kurz, die beiden wurden zwar menschlich akzeptiert, jobmäßig galten sie aber als Spinner, die nur noch in Nullen und Einsen denken konnten.

Die folgende stürmische Entwicklung der Elektronik und Rechnertechnik hat diese Verhältnisse geradezu umgedreht (und *ELRAD* hat ein gerüttelt Maß dazu beigetragen – tut es in diesem Heft mit dem PCI-Recorder sogar wieder). Die letzten Analog-Fritzen wollten mir neulich Verbindungskabel vom Kassettenrekorder zum Verstärker für 220,- DM pro Meter verkaufen und mir einreden, daß damit die Musik viel weicher überkomme. Auch die Bleischeiben zum Aufkleben auf die CD habe ich mir nicht aufschwätzen lassen – irgendwie sollen die zur Verbesserung des Klanges beitragen. Allerdings dürften solche selbsternannten Audiopäpste schon ihre analogen Hausaufgaben nicht verstanden haben – geschweige denn die digitalen.

Will sagen, das Image der analogen Spinner, die man gelegentlich im WWW und auf High-End-Messen trifft, kommt nicht von ungefähr. Und es sind auch immer gerade die 'Genies', die sich in Medien und Öffentlichkeit in den Vordergrund drängen – und damit sozusagen die ganze Szene in Verruf bringen. Denn irgendwo muß es doch noch seriöse Analog-Ingenieure geben (oder kupfern die Endstufen-Entwickler seit 30 Jahren nur noch von alten Erfindungen ab?). Irgendwo müssen doch die Tuner und Vorverstärker, die in den HiFi-Tempeln zum Verkauf stehen, schließlich entwickelt werden.

Könnte es sein, daß in den heutigen Zeiten des digitalen Glimmers die analogen Könner auf Tauchstation gegangen sind, um mit den Spinners nicht in einen Topf geworfen zu werden?

*Peter Röbbke-Doerr*

Peter Röbbke-Doerr



## Report

### Treffsicher

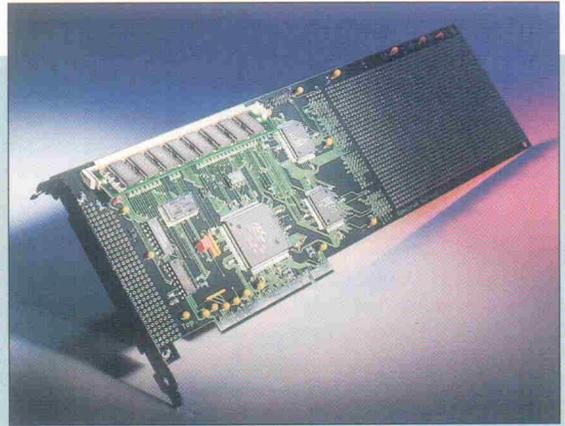
Optische Nachrichtenübertragung mittels Glasfaser ist für die Betreiber großer Netze inzwischen Stand der Technik – mit Datenraten im GBit-Bereich bewältigt ein Kanal zigtausend Telefonate. Eine große Herausforderung stellt die gleiche Übertragungstechnik ohne Lichtleiter im All mit einem Laser über Entfernungen von bis zu 40 000 Kilometern dar. Wie zukünftig Satellitennetze per Laser geknüpft werden, zeigt der Beitrag auf

Seite 74

## Projekt

### PCI-Praxis

Peripheral Components Interconnect heißt die derzeit angesagte Busspezifikation für Rechnerysteme. Nicht ohne Grund, denn der PCI-Standard bietet Flexibilität und hohe Geschwindigkeiten beim Datentransfer. Voraussetzung sind jedoch Einsteckkarten, die über ein 'passendes' Bus Interface verfügen – und ihre EntwicklerInnen über ebensolches Know-how. Dem allgemeinen Trend zum PCI-Bus, der nicht zuletzt nach einem Redesign etlicher ISA-Veteranen schreit, trägt *ELRAD* nun Rechnung: Mit einem Prototypen-Board, üppig ausgerüstet mit PCI9060-Schnittstelle von PLX und zwei AMD-CPLDs der Sorte MACH445. Mit dieser Karte lassen sich auch komplexere Schaltungsideen am PCI-Bus ausprobieren, ohne daß ein komplettes Platinenlayout mit PCI Interface erforderlich ist. Ein Beitrag mit Informationen über die wesentlichen technischen Merkmale des PCI-Bus sorgt vorab für die geeignete Basis ab



Seite 35

## Projekt

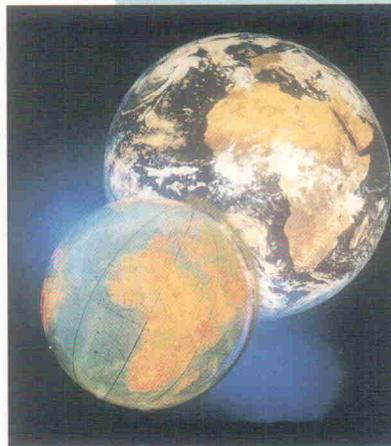
### Der Luchs

Irgendwann beginnt es zu kneifen, die Applikation wächst über den verfügbaren Programm- oder Datenspeicher hinaus. Wer solcherlei auf dem MOPS erlebte, kann jetzt leicht in die nächste Leistungsklasse aufsteigen. Der Luchs, ein auf Hitachis 32-Bit-RISC- $\mu$ C SH7032 basierendes Board, verdaut – Flash macht's möglich – bis zu 1 MByte Programm sowie 2 MByte Daten in DRAM und SRAM. Außerdem versteht er Assembler, Pascal und Basic. Dank einer zum MOPS identischen Entwicklungsumgebung fällt die Umstellung leicht.

Seite 48

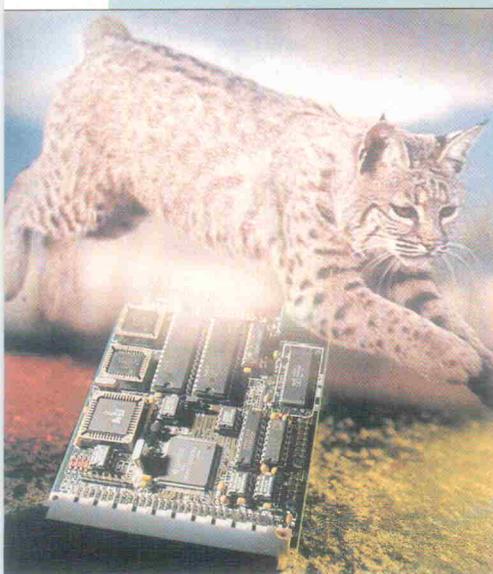
## Markt

### Original oder Kopie



Die Zeit, als Simulation nur auf großen Workstations sinnvoll war, ist endgültig vorbei. Mittlerweile setzt sich auch in der Welt der Simulation das durch, was in der ECAD-Szene schon seit längerem üblich ist: Professionelle Hochleistungssimulatoren werden für den PC hergerichtet und auf Windows NT portiert. Den rechten Überblick über den Markt aktueller Simulationssoftware verschafft der Beitrag ab

Seite 62

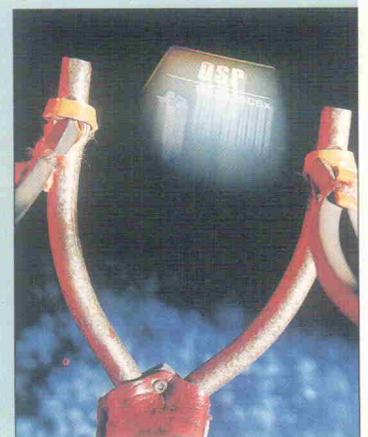


## Entwicklung

### Der goldene Schuß

Konzeptionell voraus statt im Gleichtakt mit der Konkurrenz – so geht Texas Instruments den expandierenden DSP-Markt an. Maßstäbe verschieben soll sie, die C6x-Serie. Der TMS320C6201 beweist dies als erstes Familienmitglied mit eindrucksvollen 5 ns Zykluszeit bei einer Instruktionsbreite von 256 Bit. *ELRAD* schaut hinter die Kulissen und untersucht mit kritischem Blick, was den flinken TI-DSP von anderen Signalprozessoren unterscheidet.

Seite 26





3/97

Besuchen Sie die  
ELRAD-Redaktion auf der  
CeBIT '97, Halle 5, Stand E34



RISC-Einstieg:  
Controller-Projekt mit SH7032

Flikies Neues  
ScopeMeter 123

Netz im Orbit  
Satellitenkommunikation  
per Laserstrahl

Simulationswerkzeuge  
Alle Programme im  
Überblick

TIs Schnellster  
Die neue  
DSP-Generation



Evaluation Board  
für PCI

Digital Audio Projekt

Harddisk Recorder im PCI-Slot

SEITE 48

SEITE 24

SEITE 74

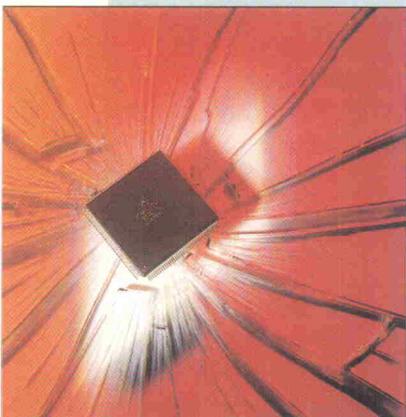
SEITE 62

SEITE 26

SEITE 30

42 SEITE

## Entwicklung



## Durchschlagend

Der PowerPC bescherte Apple mit den Macintosh-Rechnern einen zweiten Frühling – oder zögerte, je nach Sichtweise, den Herbst hinaus. Die PPC-Prozessoren lösten seinerzeit die leicht angestaubten 680xx-CPU's ab. Nun will Motorola mit dem Ableger MPC505 auch den Embedded-Markt erobern. Einen eingehenden Blick auf das Innenleben des 32-Bit-RISC-Controllers wirft der Artikel ab

Seite 54

## PCI-Recorder

Für das Bearbeiten und Speichern digitaler Audio-Signale kommt seit geraumer Zeit der PC mit entsprechender Einsteckkarte zum Zuge. Bisher bremste jedoch der Quasi-Standard ISA-Bus sowohl den Datentransfer, als auch die Anwendungen auf dem Rechner selbst. Die vorgestellte Schnittstellenkarte für den PCI-Bus leitet Anwender aus diesem Engpaß. Neben der reinen Hardware zeigt ELRAD das komplette Know-how einer PCI-Bridge im programmierbaren Logikbaustein.

Seite 30

# Inhalt 3/97

## aktuell

Firmenschriften & Kataloge	9
EMV'97	11
Bauelemente	15
Industrie-PC	16
Medien	20
Abkündigung von CPLDs	22

## Test

PreView: Service-Multi Industrial ScopeMeter Fluke 123	24
---	----

## Markt

Original oder Kopie Schaltungssimulationsprogramme für PC	62
--	----

## Report

Treffsicher Satellitenkommunikation per Laser	74
--	----

## Projekt

PCI-Recorder Audio-Schnittstellenkarte für den PCI-Bus	30
Kontaktkarte PC-Evaluation-Board für Schaltungen mit PCI-Bus-Interface	42
Der Luchs (1) Eurokarte und Hochsprachenumgebung für Hitachis RISC-Controller SH7032	48

## Entwicklung

Der goldene Schuß TMS320C6201: TIs erster C6x-DSP	26
Durchschlagend Motorolas 32-Bit-RISC-Controller auf PowerPC-Basis	54
Klarsicht Transparente RAMports DS1380/1381 Schaltungsentwicklung mit VHDL (5) Simulation	78

## Grundlagen

Bus Basics Technische Grundlagen des PCI-Bus	35
Stabil oder nicht stabil (2) Stabilität in der Simulation mit PSpice	84
Die ELRAD-Laborblätter Analogtechnik (11)	89

## Rubriken

Editorial	3
Briefe	7
Nachträge	7
Radio und TV: Programmtips	18
Die Inserenten	101
Impressum	101
Dies & Das	102
Vorschau	102

## Mo**bi**lesDOS

100% DOS kompakt



- Programmierung in jeder Sprache (C, Pascal, ...)
  - ca. 20 Std. Akkubetrieb!
  - beleuchtetes LCD mit 64x128 Pix. / 8x21 Z.
  - 5 x 9 oder 3 x 7 Tasten
  - serielle Schnittstelle
- gut für spezielle Lösungen:
- noch Platz im Gehäuse
  - Hardware erweiterbar mit vielen existierenden oder neuen Modulen
  - wir sind Hersteller

MoDOS, Handheld-PC ..... 1300,-

**taskit**

Rechnertechnik Tel. 030/611295-0  
GmbH Fax 030/61129510  
10997 Berlin Köpenicker Str. 145

## CE-Konformitätsnachweise



Unser nach DIN EN 45001 akkreditiertes Labor bietet Ihnen normkonforme Prüfungen gemäß :

- EMV - Richtlinie 89/336 und Änderungsrichtlinien Prüfungen nach allen gängigen IEC-, EN-, VDE-, CISPR-, Post- Vorschriften.
- Zuständige Stelle gemäß EMV - Gesetz, akkreditiert nach DIN EN 45011.
- FCC - Federal Communications Commission akkreditiertes Testlabor für US - amerikanische EMV-Bestimmungen.
- EMV - Modifikationen, Entwicklungen und Beratung. Entwicklungsbegleitend oder wenn ein vorgestelltes Produkt die Anforderungen nicht erfüllt. Schulung und Beratung auf Kundenwunsch.
- Prüfungen auf Strahlungsarmut und Ergonomie von Bildschirmgeräten gemäß MPR und/oder TCO und berufsgenossenschaftlichen Vorschriften.
- Niederspannungsrichtlinie 73/23 und Änderungsrichtlinien. Prüfungen nach vielen gängigen europäischen, nationalen und internationalen Vorschriften wie z. B. : EN 60950 • EN 60204 • EN 50178 • EN 60801 • EN 60065 • EN 60335 • u.v.m.
- Nationale Prüfzeichen wie UL, CSA, VDE, Semko, Demko, usw.
- Modifikation gemäß der anzuwendenden Normen der Niederspannungsrichtlinie, Entwicklungen und Entwicklungsbegleitend oder wenn ein vorgestelltes Produkt die Anforderungen nicht erfüllt. Schulung und Beratung auf Kundenwunsch.
- Ein Modifikationslabor steht für Auftraggeber unentgeltlich zur Verfügung.
- Normgerechte Dokumentation(en).
- Erstellung von Handbüchern, Pflege, Archivierung.
- Qualitätssicherung Schulungen, Beratungen, Erstellung von Konzepten, auch gemäß Qualitätsmanagementsystemen der Reihe EN ISO 9000
- Prüfungen für Telekommunikationsendgeräte auf Einhaltung der BZT - Zulassungsbedingungen.
- Umweltprüfungen Akustik / Geräusch, Wärme / Kälte, Klima, mechanische Prüfungen, Komponentenzuverlässigkeit, Materialeigenschaften.

### Auf Wunsch Eilservice für alle angebotenen Dienstleistungen.

Wir bieten Ihnen auch für Ihr Produkt den preiswerten und schnellen Zugang zu allen gewünschten Märkten.

Für die Bewertung von Prüfumfang, Prüfdauer, Entwicklung von maßgeschneiderten Prüfkonzepten usw. sprechen Sie uns an.

## Obering. Berg & Lukowiak GmbH

Löhner Straße 157 32609 Hüllhorst ☎ 05744-1337 Fax 05744-2890

## BASISTA

Leiterplatten-Serien • Leiterplatten-Prototyping

### Prototypen

- ✓ Umweltfreundliche Herstellung im Outline-Verfahren
- ✓ bis 4 Lagen
- ✓ Durchkontaktierung Wir arbeiten mit LPKF, der No 1 in Prototyping

Lieferung in 3 AT ✓

### Serienleiterplatten

- ✓ ab 3 Arbeitstage
- ✓ Standardlieferung in 15 Arbeitstagen
- ✓ bis 4 Lagen
- ✓ Durchkontaktierung
- ✓ Lötstoplack

Fragen Sie nach unseren Aktionspreisen! z.B. 3 Eurokarten 2 Lagen, dk, 2xLs 111 DM/St. ✓

<http://www.basista.de>

Technik auf den Punkt gebracht

Kardinal-Hengsbach-Straße 4 • 46236 Bottrop  
Tel: 02041/263641 • Fax: 263542 • Mail-Box:263846

## messcomp Datentechnik GmbH

### PC-Meßtechnik & Programmiergeräte

ADIODA-12<sup>HS100</sup> 16\*128Bit A/D, 100kHz, FIFO, PGA, 2\*12Bit D/A, 24\*I/O DM 998,20

ADIODA-12<sup>AP</sup> 6\*128Bit A/D, PGA, 1\*12Bit D/A, 24\* TTL I/O, Timer DM 598,00



Abb. ADIODA-12HS100

WITIO-16<sup>EXTENDED</sup> 168\* digitale Ein/Ausgänge, 3\*16Bit Timer DM 264,50

WITIO-24<sup>STANDARD</sup> 24\* digitale Ein/Ausgänge, deutsches Handbuch DM 98,90

OPTIO-16<sup>STANDARD</sup> 16\*IN und 16\*OUT über Optokoppler DM 425,50

OPTORE-16<sup>STANDARD</sup> 16\*IN über Optokoppler, 16\*OUT über Reed-Relais DM 425,50

MSIO-2<sup>STANDARD</sup> 2\*RS232/422 Schnittstelle, FIFO, IRQ 2, 15, DM 213,90

MSIO-1<sup>EXTENDED</sup> 1\*RS232/422/485 Schnittstelle, FIFO, IRQ 2, 15, DM 213,90

PCL-745B 2\*optisolierte RS422/485 Schnittstelle mit FIFO DM 437,00

PCL-844 8\*RS232 Schnittstellen, 80286, 8fach Kabel, DLL, DM 1138,50

ALL-07A Universalprogrammiergerät von HILO-Systems programmiert GAL, PAL, EPLD, FPL, PEEL, MACH, PIC, MPU, MCU, (E)EPROM, Netzteil 110-240V AC, Betrieb über LPT-Schnittstelle, incl. deutschem Handbuch

Neudecker Str. 11 - 83512 Wasserburg  
Tel. 08071/9187-0 - Fax 08071/9187-40

## DTK Computer

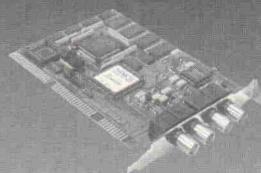
### DTK macht die Musik bei Hauptplatinen

Mit Sound und Video multimedial abheben PAM-0062I für Pentium

- \* Intel 82430HX Chipsatz
- \* 75-200 MHz, auch f. Cyrix 6x86
- \* All In One ATX Platine
- \* plus MPEG I
- \* plus Sound System

DTK COMPUTER GMBH  
AM MOOSFELD 21, 81829 MÜNCHEN, GERMANY  
Tel.: 49-89-429115 Fax: 49-89-424830

## Professionelle DSP-Meßkarte



- ▶ leistungsfähige Signalverarbeitungskarte mit 32 Bit Fließkomma DSP TMS 320C31
- ▶ vielfältige Analysemöglichkeiten z.B. Echtzeit-FFT von 0...20kHz pro Kanal
- ▶ 2 Ein-/Ausgangskanäle 16 Bit
- ▶ als komplettes Entwicklungstool für DSP-Software lieferbar (C31-EVM)

Föppelstr. 13 Tel (0341) 24429-0  
04347 Leipzig Fax(0341) 24429-99  
e-mail: SINUS\_LEIPZIG@t-online.de

**SINUS**  
Messtechnik GmbH

## Merz A/D, D/A, Digital, RAM/ROM, Multi-Seriell PC I/O Karten

- AD-DA Karte 12 Bit 16 Kanal DM 139,-  
1x12Bit D/A, 16x12Bit A/D, 9V, mit Software
- AD-DA Karte 14 Bit 16 Kanal DM 329,-  
1(2)x14Bit D/A, 16x14Bit A/D, 2,5/5/10V, mit Software
- Relais I/O Karte 16/16 DM 249,-  
16 Relais 150V/1A und 16 x Opto. Auch mit 8/8 lieferbar!
- 8255/8253 Parallel 48 x I/O Karte DM 82,-  
48 x I/O, 3x16Bit Counter, 16 LED, - 192 I/O auf Anfrage
- 8255/8253 Labor I/O Karte DM 129,-  
48 x I/O, 3x16Bit Counter, max 10MHz, Quarz, freie Adresswahl, Lochraster, alle IC gesockelt.
- RS-422/485 dual Schnittstelle DM159,-

Weitere Produkte: A/D, D/A, Digital, Relais, Opto, TTL, RS-232/422/485 Multi-Seriell, Autoboot-ROM/RAM... im kostenlosen Lieferprogramm! Mengenrabatte ab 3/10 Stück. Änderungen + Zwischenverkauf vorbehalten.

Aktuelle Informationen:  
FAX-Abfruf Infosystem 05483-77004  
(den Anweisungen folgen!)

Computer & Electronic  
Jürgen Merz  
Lenggercher Str. 21  
D-49536 Lienen  
Telefon 05483 - 77002  
Telefax 05483 - 77003

## DC/DC Wandler

- 2 Watt SIL, 1 Watt DIP
- 1 Watt SIL 100Stk DM 9.80 Stk
- 2 Watt E/A Isolation 6kv

## SCHALTNETZTEILE

### Ringkerntrafos

## LEITERPLATTEN

einseitig • doppelseitig • multilayer  
100x160 ds,dk, mit Lötstop & Pos.druck

25 Stk DM 17,60 Stk  
100 Stk DM 11,60 Stk + MwSt

Filme & Bohrprogr. DM 150

07264 1041-42 FAX 1043  
Ing. Büro Ringler Joh. Strauß Str. 40 74906 Bad Rappenau

## Noch einmal: Analogtechnik

Laborblätter 5/96...3/97

Die Artikelserie 'Analogtechnik' von Dr. St. Weber finde ich ausgezeichnet. Er versteht es, mit wenigen – aber wichtigen – Formeln die Analogtechnik verständlich und interessant darzustellen. Ich wäre froh gewesen, wenn ich schon zu meiner Studienzeit eine solche verständliche Darstellung der Analogtechnik gefunden hätte.

Thomas Rieger Dipl.-Ing. (FH)

Über das Elektronikbasteln bin ich zum Studium der E-Technik gekommen. Meine ersten Werke lötete ich auf der Grundlage einer Artikelreihe der Zeitschrift Elektor zusammen. Anschaulich und mit etwas Mathematik wurde ich in die Lage versetzt, Schaltungen zu berechnen. Der spätere FH-Studiengang rückte der gleichen Aufgabenstellung mit Maschenumläufen, Knotenspannungen, komplexen Zahlen, Differentialen, Matrizen usw. zu Leibe. Ein Glück, daß ich bereits wußte, wozu das alles in der Praxis gut sein konnte!

Ein anschließender (Fern-) Universitätsstudiengang beschrieb die immer noch gleiche Aufgabenstellung vornehmlich mit komplexen Amplituden, die von Fall zu Fall durch Wahrscheinlichkeitsverteilungen ersetzt wurden, negativen Frequenzen, n-toren, Differentialgleichungssystemen und endlos langen Polynomen mit extrem häßlicher Indizierung. Wie ein Transistor auf die Platine gelötet wird, habe ich dabei fast vergessen. Auf diesem wissenschaftlichen Niveau angelangt, muß ich staunen, wie ich damals Schaltungen mittlerer Komplexität aufgebaut habe.

In diesem Zusammenhang begrüße ich jede Artikelserie, die das Thema auf den Punkt bringt und den Leser in die Lage versetzt, ohne komplexen Lösungsansatz eine Stromversorgung o. ä. zu dimensionieren, die einfach nur funktioniert. Und man weiß sogar, warum sie funktioniert!

Bitte weiter so ...

K.-P. Siebert

Die ELRAD-Redaktion behält sich Kürzungen und auszugsweise Wiedergabe der Leserbriefe vor.

## Nachträge

### Heizung inklusive?

Türöffner, Scheckkartenboard und Monitor für den 68HC12, *ELRAD* 2/97, S. 40

Manche von unseren Lesern mag es für einen verfrühten Aprilscherz gehalten haben, aber es war schlicht ein wegen Termindruck übersehener Fehler. Selbstverständlich führt auf dem Board keine direkte Verbindung von Vcc nach Gnd, vielmehr führen die Pins 3 von JP1...3 Vcc-Potential, und die Pins 1 liegen auf Masse.

### Kein FLASH-Test

Die Firma Altera kündigte im Januar '97 ihre komplette FLASHlogic-Serie ab. Das in *ELRAD* beschriebene Evaluationboard zum Projekt 'Test the FLASH' wird deshalb nicht über die eMedia-Vertriebsgesellschaft angeboten. Schließlich macht es für Entwickler keinen Sinn, sich mit einer Bausteintechnologie zu befassen, die in den kommenden Jahren nicht mehr verfügbar sein wird. Es tut uns leid, daß wir dem einen oder anderen Geschmack auf ein 'Auslaufmodell' ge-

macht haben. Wir wurden von Altera trotz Nachfrage nicht rechtzeitig mit den korrekten Informationen versorgt.

### Adressen-Update

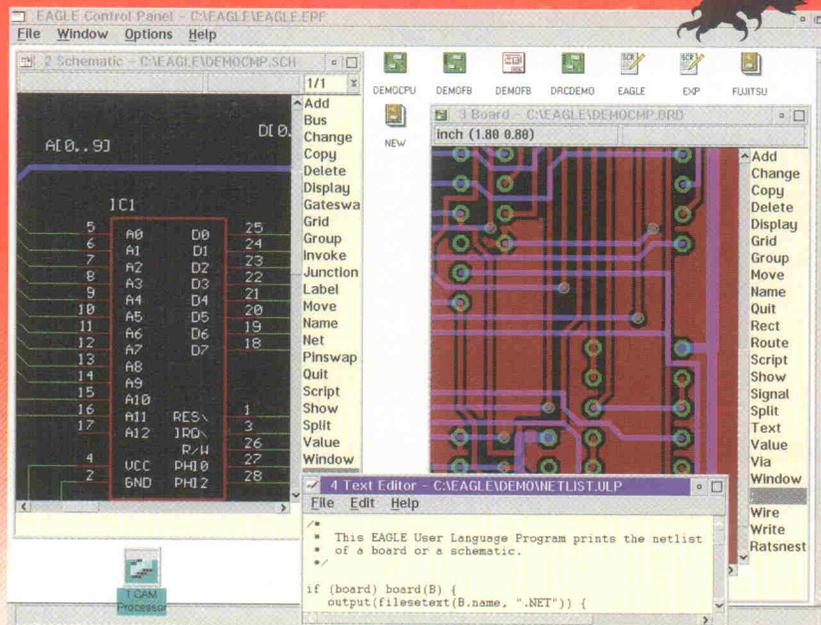
Im Marktreport über 16-Bit-Mikrocontroller und Entwicklungswerkzeuge im Heft 2/97 tauchte leider eine veraltete Adresse der Firma Diessner auf. Hier die aktuelle:

Diessner Datentechnik  
Goldbergstraße 7  
71065 Sindelfingen  
☎ 0 70 31/87 99 93  
☎ 0 70 31/87 99 44

Briefe

Wenn Sie ein leistungsfähiges CAD-Paket mit Schaltplan-Editor, Layout-Editor und Autorouter suchen, das nicht nur leicht zu handhaben, sondern auch erstaunlich preiswert ist, sind Sie mit EAGLE bestens bedient. Genau diese Eigenschaften nämlich haben EAGLE zum mit Abstand erfolgreichsten Elektronik-CAD-Paket Deutschlands gemacht. Neu in der Version 3.5: die automatische Forward & Back-Annotation, die das Übereinstimmen von Schaltplan und Layout ohne Ihr Zutun zu jeder Zeit sicherstellt, und die User Language, mit deren Hilfe EAGLE-Daten für jede beliebige Software oder Hardware aufbereitet werden können. EAGLE läuft unter OS/2, unter DOS oder als DOS-Applikation unter Windows.

# EAGLE 3.5



Preise für DOS- oder OS/2-Version (inkl. MwSt.)

EAGLE 3.5	1-User-Lizenz	3-User-Lizenz	5-User-Lizenz	Server-Lizenz
Layout	DM 920,-	DM 1380,-	DM 1840,-	DM 3680,-
Schaltplan/Layout Autorouter	DM 2760,-	DM 4140,-	DM 5520,-	DM 11040,-

\* Hotline kostenlos \* Keine weiteren Kosten \*

Ready for  
**OS/2WARP**

Preise für Studenten und Ausbildungsstätten auf Anfrage.

Bestellen Sie noch heute unsere Demo für DM 29,90 inkl. MwSt. und Versandkosten.

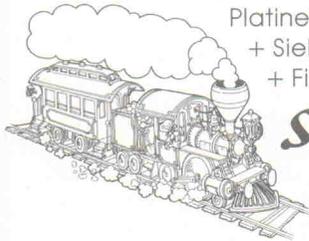
Die Demo ist voll funktionsfähig, lediglich das Abspeichern von Dateien ist nicht möglich. Ein Trainingshandbuch wird mitgeliefert.



CadSoft Computer GmbH

Hofmark 2, 84568 Pleiskirchen  
Tel. 08635-810, Fax 08635-920  
E-Mail: info@CadSoft.DE  
BBS: +49-8635-6989-70 (analog) -20 (ISDN)  
Web: <http://www.CadSoft.DE>

The Ready for OS/2 WARP mark is a trademark of International Business Machines Corporation



Platinengröße + Anzahl der Bohrungen  
+ Siebkostenpauschale + Fräskostenpauschale  
+ Film- und Einrichtungskosten

**Sie sollten  
jetzt  
umsteigen...**



damit Sie den Anschluß nicht verpassen.

**1 Europakarte** incl. Stopplack, incl. MwSt.  
1seitig 73,60 DM - 2seitig 101,20 DM  
4 Lagen 358,80 DM

*Sie zahlen mehr???*

M & V Breidenbach · Gillwiese 10 · 56355 Bettendorf  
Telefon 0 67 72 / 9 46 38 · Fax 0 67 72 / 9 46 34 · Modem 0 67 72 / 9 46 35

## PC-Meß-/Regeltechnik

### PC-Oszilloskoplösungen



ab DM 299,-

als Steckkarten oder für Parallelport - bis 50 MHz  
Abtastfrequenz. Fix & fertig inkl. Komplettssoftware.



AD-Karte, 12 Bit, 25µs  
16 Eing. ±5V, ±0,3125V  
prog.-barer Verstärker  
Sample&Hold Wandler

Digital-I/O-Karte  
48 digitale Ein-/Ausg.  
Datenrichtung pro-  
grammierbar.

5-Kanal-Zählerkarte  
5\*16 Bit-Zähler (bis  
7 MHz Zählfrequenz).  
Quarzfrequenz auf Karte.



DM 598,-



DM 304,75



DM 356,50

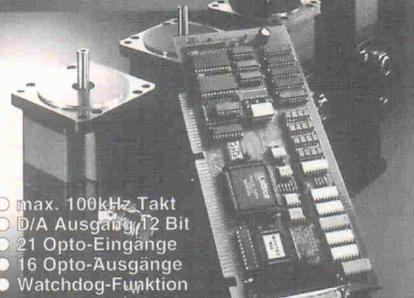
Übersichtsliste anfordern (über 100 Artikel)!



Postfach 1133 - 73614 Schorndorf Faxinfosystem  
Tel.: (07181) 9788016 Anleitung auf  
Fax: (07181) 9788020 (07181) 97 88 0 21  
Faxinfosystem: (07181) 9788021 abhören.

## Innovative Antriebstechnik unter Windows 95

4 Achsen Takt/Richtung:  
**DEC4T**



- max. 100kHz Takt
- D/A Ausgang 12 Bit
- 21 Opto-Eingänge
- 16 Opto-Ausgänge
- Watchdog-Funktion

und das alles in Echtzeit mit unserer NC-Soft-  
ware >EdiTasc< und >NC-Toolbox<

**MOVTEC** Goldschmiedeschulstraße 6  
Stütz & Wacht GmbH 75173 Pforzheim  
Tel. 07231/299669 Fax 299768

## GALEP-III Pocket-Multiprogrammer

**Paßt  
in jede  
Jacken-  
tasche!**



- ◆ Brennt 8-Bit und 16-Bit (E)EPROMs bis 8 MBit
- ◆ Brennt Flash-EPROMs und serielle EEPROMs
- ◆ Brennt GALs und Mikrocontroller 87xxx, 89xxx, PIC16Cxx
- ◆ Blitzschneller Datentransfer, z.B. 27C512 verify 2 Sek(!)
- ◆ Netzunabhängig (Wechselakku); PC-Anschluß am Druckerport
- ◆ Liest Hex-, Jedec- und binäre Dateiformate; Hex-/Fusemap-Editor
- ◆ Software läuft unter Windows 3.1 und Windows 95
- ◆ Software- & Typisten-Updates gratis per Mailbox und FTP

**GALEP-III Set, Software, Akku, Netz-/Ladegerät ..... 689,-**

Adapter für 8-Bit PLCC-EPROMs 290,- PLCC-GALs ... 290,-

Preise in DM inkl. MwSt. ab Dieburg · Versandkosten DM 18,- · **Gratis-Info anfordern!**

**CONITEC DATENSYSTEME**  
GmbH · 64807 Dieburg · Dieselstr. 11c · Tel 06071-9252-0 · Fax 9252-33 · conitec@aol.com

## Die 17te Internationale Computer Show Taipei COMPUTEX TAIPEI 3.-7. Juni 1997

Asiens größte 3C-Messe erwartet Sie.  
Überzeugen Sie sich auf der  
COMPUTEX TAIPEI '97, warum Taiwan  
eines der wichtigsten Zentren für  
IT-Technologie und Produktion geworden ist.



Organisatoren:  
**China External Trade Development Council (CETRA)**  
5 Hsinyi Rd., Sec. 5, Taipei, Taiwan, R.O.C.  
Tel. 886-2-725-1111, Fax: 886-2-725-1314  
<http://www.computextaipei.org>



Taipei Computer Association (TCA)  
<http://www.computex.com.tw>

Orn:

Taipei World Trade Center Exhibition Hall  
Taipei Int'l Convention Center (TICC)



Sponsor:  
Taipei World Trade Center

Für mehr Information über Ausstellungen setzen Sie sich bitte mit CETRA oder seinem  
örtlichen Büro in Verbindung:

Taiwan Trade Service, Düsseldorf  
Tel. 49-211-78180, Fax 49-211-781839

Welcome to visit Taiwan Pavilion Booth No. A28 B20 (East Hall 6)



## Thales for Delphi®

### Technische Komponenten Bibliothek

Thales die grafische Bibliothek für den  
technisch/wissenschaftlichen Bereich

Thales bietet eine komplette Resoure  
für die Messdatenerfassung und Aus-  
wertung als auch für Maschinensteuer-  
ung und Überwachung.

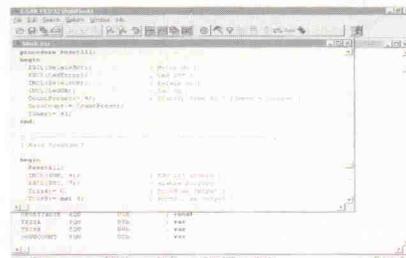
Thales enthält über 40 Komponenten:  
Taster, Schalter, Potis lin/log, Anzeige  
analoge Instrumente (rund/panel,  
lin/log), ser/par Schnittstellen, Leds,  
Spins, Displays, Logicanalyzer, HPGL-  
Interpreter, Oscilloscop, Reissbrett,  
y/t-Schreiber, x/y-Schreiber etc.etc.

Preis DM 450,- bzw. 750,- + MwSt  
WIN3.1 (16bit) oder WIN95 (32bit) Vers  
Demo anfordern, viele Beisp. 12MByte  
@compuserve GO BORGMBH Delphi

### E-LAB Computers

Grombacherstr. 27  
74906 Bad Rappenau  
Tel 07268/91240 Fax 07268/912424

## E-LAB Pascal Compiler



**PICco32** ist ein schneller und komfortabler Pascal  
Compiler für die PIC 16C60, 16C70 und 16C84  
Familie. Das System besteht aus einem Multi-  
Window Editor (IDE) mit automatischer Projekt  
Verwaltung, dem Compiler und dem Assembler.  
Der generierte Hex-Code ist mit handelsüblichen  
Simulatoren austestbar. Nur für WIN95.  
Preis DM 450,- Z8, ST6 und ST9 Versionen.

### E-LAB Computers

Grombacherstr. 27 Tel 07268/91240  
74906 Bad Rappenau Fax 07268/912424

## TENNERT- ELEKTRONIK

Vertrieb  
elektronischer Bauelemente  
Gunnar Tennert

### ELEKTRONIK VON A-Z AB LAGER LIEFERBAR

- AD-DA WÄNDLER IC
- CENTRONICS STECKERVERBINDER
- HERMET SPINDELTRIMMER 1/8 mm 1 GANG 12 GANG 25 GANG
- C MOS 80xx - 74HC - 74ACT - 74AC
- DC DC WÄNDLER-MODULE BIS 80W
- DIODEN - BRÜCKEN BIS 35 AMP
- DIP KABELVERBINDER + KABEL
- EINGABETASTEN DIGITALEN
- EINSTELLREGLER POTIS 10 GANG WENDEL
- EDV KABEL + DATA 2 SWITCH - SCHNITTSTELLENTESTER
- IC SOCKEL + TEXTOL 2IP DIP PLCC
- INDUKTIVITÄTEN AXIAL + RADIAL
- KABEL RING FLÄCH KOAX NETZ
- KONDENSATOREN KERKO FOLIEN ELKO TANTAL
- KÜHLKREISER - ZIRBHOH
- LABOR EXP PLATINEN BUS PC AT
- LABOR SORTIMENTE
- LED PUNKTMATRIX MODULE
- LEITUNGSTREIBER IC 85332 85422 85423
- ANALOG - SONSTIGE IC
- LOTKOLBEN STATIONEN ZINN
- LÜFTER AXIAL
- MIKROPROZESSOREN UND PERIPHERIE
- MINIATUR-LAUTSPRECHER
- OPTO TEILE - KOPPEL 3 BRONIST LED
- QUARZE - OSEI SCHALLGEBER
- RELAYS REED PRINT KARTEN STARKSTROM
- SENSOREN TEMP FEUCHT DRUCK
- SCHALTER KIPF WIPF DIP KODIER
- SICHERHEITEN 5 x 20 - 8 x 32 - KLEINST - HALTER
- SMD BAUTEILE ACTIVE - PASSIVE MECHANISCH
- SQUID STATE RELAYS
- SPANNUNGS-REGLER FEST + VAR SCHALTREGLER
- SPREICHER EPROM EPROM RAM PAL GAL EPROM
- STECKERVERBINDER DIVERSE
- TAST - CONDENSCHWALTER
- TRAFOS PRINT OFFENE RINGKERN 1.8 - 450VA
- TRANSISTOREN KLEIN - LEISTUNGS
- TRIC THYRISTOR DIAC
- TTL ALS NACH HALS WÄNDLER
- WIDERSTÄNDE + NETZWERKE (SIL UND DUAL)
- Z DIODEN + REF DIODEN

### KATALOG ANFORDERN 400 SEITEN

GEGEN EINSENDUNG DIESER ANZEIGE KOSTENLOS

71371 Weinstadt  
Postfach 2222

Tel.: 07151/66 02 33 + 6 89 50  
Fax: 07151/6 82 32 + 6 69 29

## Firmenschriften und Kataloge

### Zugelegt

Kräftig zugenommen hat der neue Katalog des Elektronikvertriebs Reichelt. Das umfangreiche Programm enthält jetzt zum Beispiel Spezialbauteile von Dallas, Burr-Brown oder Crystal. Gerade für so manches ELRAD-Projekt finden sich hier die nötigen Bauelemente – und Reichelt liefert bereits ab 10 DM Warenwert. Wer beispielsweise die in kleinen Stückzahlen schwer verfügbaren LWL-Interfaces TORX und TOTX für digitale Audio-Projekte sucht, wird hier fündig. Neben den Bauelementen ist aber auch das Angebot an Labor- und Meßtechnik, Computerzubehör und neuerdings Literatur bemerkenswert. Der über 300 Seiten starke Katalog ist kostenlos erhältlich.

Reichelt Elektronik  
Elektronikring 1  
26452 Sande  
☎ 0 44 22/95 50  
☎ 0 44 22/95 51 11  
✉ info@reichelt.de  
🌐 http://www.Reichelt.de/

### Gelbe Seiten

Mit leicht verändertem Layout, aber immer noch knallgelb, präsentiert sich die 27. Auflage des Katalogs 'Von EMUFS und EPACs'. Auf 128 Seiten bietet der Elektronikladen Detmold über 50 verschiedene 'kleine Rechner mit großer Leistung' samt zugehöriger Entwicklungs-Software an. Die aktuelle Ausgabe stellt zehn neue Controllerboards vor, darunter das ELRAD-Projekt Türöffner: eine preiswerte Entwicklungsplattform für Motorolas 68HC12. Insgesamt lassen sich bei der angebotenen Hardware drei große Schwerpunkte ausmachen: 8050, 68xxx und HC11. Aber auch Freunde des Z80/84C15, des neuen ST9 von SGS-Thomson, Toshiba's TLCS900 oder der PIC-Familie von Microchip kommen nicht zu kurz. Die 'Gelben Seiten der Controller-Technik' sind kostenlos erhältlich bei:

Elektronikladen Mikrocomputer  
GmbH + Co.KG  
Wilhelm-Mellies-Straße 88  
32758 Detmold  
☎ 0 52 32/81 71  
☎ 0 52 32/8 61 97  
✉ elmikro@aol.com  
🌐 http://members.aol.com/elmikro



#### MEGA-SPS-Toolbox auf CD

Diese CD ist für jeden SPS-Techniker kostenlos (sollange Vorrat reicht). Umfängliche Softwaretools und Handlungslösungen für die Automaten- und Steuerungstechnik bieten dem SPS-Anwender Anregungen für seine Aufgabeneinstellungen.

#### STEP5 / STEP7 unter Windows 3.xx

Das Programmiersystem PG-95 für die S5-Steuernungen A00W, AG15S wird erweitert um die S7-Steuernungen der Reihe S7-300 und S7-400. Mit PG-95 ist der Umstieg von S5 auf S7 für den Anwender denkbar einfach, da die Programmieroberfläche der S5 entspricht und nur die zusätzlichen Befehle der S7 neu hinzugekommen sind. Die Umsetzung der S5-Programme nach S7 wird automatisch von PG-95 übernommen.

#### S5-Memory-Cards Flash 256KB - 2MB

Die Flash S5-Memory Cards 374-2H121 (256KB), 374-2H121 (1MB), 374-2H121 (512KB), 374-2H121 (2MB) sind nun verfügbar. Weitere S5-S7-Memory-Cards sind in Vorbereitung.

#### S5-DIAGNOSE bei Anlagenstillstand

Bei einem Anlagenstillstand gibt es die Störungssuche rasch zu lokalisieren. Wichtige Informationen liegen in der SPS, jedoch fehlt oft das fachkundige Personal und die entsprechenden Programmiergeräte um die Informationen schnell lesen und verständlich interpretieren zu können. Mit dem robusten Handgerät SS-DIAG im Stillstand kann jetzt auch der ungeladene SPS-Anwender ohne Programmierkenntnisse einen Anlagenstillstand schnell beheben. In der Informations-ebene 2 sind weitere Informationen und Funktionen selbst für den SPS-Experten verfügbar.

#### Mit 2 x PG's / OP's gleichzeitig an SPS

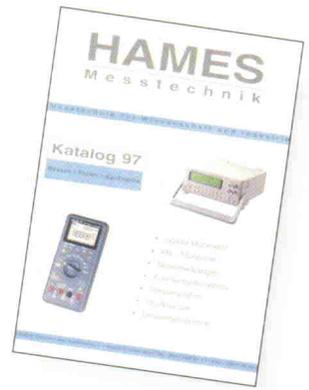
PG-MUX, die zweite PG-Schnittstelle für jede SIMATIC S5, AEG, Bosch, Mitsubishi SPS ermöglicht den gleichzeitigen Betrieb zweier Programmiergeräte oder Bediengeräte mit sämtlichen Funktionen ohne Kompromisse.

#### Funkuhr an SPS über digitale E/A

Mit der DCF-Uhr SPS-CLOCK steht jeder SPS immer die aktuelle Uhrzeit, Datum, etc. über digitale Eingänge (DVI/DC) zur Verfügung.

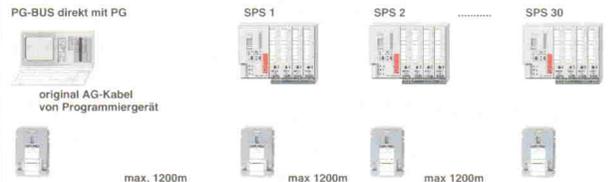
## Meß-Spezi

Das Lieferprogramm der Firma Hames teilt sich in zwei Kataloge auf: 'Messen, Prüfen, Kalibrieren' enthält alles, was für Standardaufgaben im Labor, im Prüffeld, im Service und zur Schulung erforderlich ist, wie zum Beispiel Handmultimeter, Standard-Funktionsgeneratoren, Frequenzzähler, Oszilloskope. Der Katalog 'Präzisionsmeßtechnik' umfaßt dagegen Geräte wie hochwertige Tischmultimeter, arbiträre Funktionsgeneratoren, papierlose Schreiber oder Kalibratoren.



Hames GmbH  
Am Treiberweg 1  
85630 Grasbrunn  
☎ 0 89/460 61 11  
☎ 0 89/46 84 91

aktuell



#### zentrale SPS-Programmierung und Diagnose mit dem PG über ein 4-Drahtkabel von bis zu 30 S5-Steuernungen ohne extra Software

Mit der intelligenten Backplane-IBX können bis zu 30 S5-Steuernungen über ein einfaches 4-Drahtkabel mit jedem Standard-Programmiergerät zentral über den Elektrowerkstatt aus programmiert werden. Jeder IBX-Knoten wird über einen DIP-Schalter die PG-Busadresse von 1 bis 30 zugeordnet und bei der PG-Software durch Platinwahl zur gewünschten SPS automatisch ausgewählt, somit können alle gewünschten PG-Funktionen an dieser SPS durchgeführt werden.

## ANLAGENWARTUNG WELTWEIT PER TELEFON TELE-LINK

TELE-LINK NETWORK  
Industrial standard

PG / PC

SIMATIC - S5

SIMATIC - S7

AEG

Bussysteme

SINEC-H1  
SINEC-L1  
SINEC-L2  
PG-BUS

Mitsubishi

Handy GSM-Modem

kostenloser Update von TELE-LINK zu TELE-LINK innerhalb TELE-LINK-Netzwerk

Fax

Bediengeräte

Cityruf

Bosch

••• seit 3 Jahren in über 30 Ländern in Betrieb •••

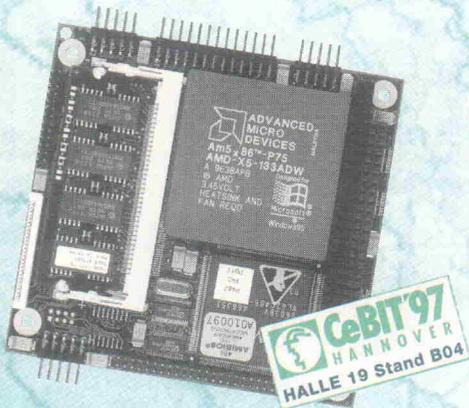
#### Process-Informatik Entwicklungsgesellschaft mbH

Im Gewerbegebiet 1  
D-73116 Wäschenbeuren  
Telefon 0 71 72 - 92 666 - 0  
Telefax 0 71 72 - 9 2666 - 33

SIMATIC, SINEC sind eingetragte Warenzeichen der Siemens AG

## PC/104

**superMOPSpro:** Hoch integrierter All-In-One PC mit 5x86 incl. bootfähiger Flash-Harddisk und Ethernet.



**bis 5 Jahre  
Liefergarantie**  
von funktionskompatiblen  
Modulen

Wir bieten Ihnen eine breite Auswahl von Computerboards zur Integration der PC Funktion in Ihre Applikation. Die Anschlussmöglichkeit von LCD Flachdisplays, booten aus Flash-EPROM, hohe Rechenleistung trotz kompakter Baugröße sind nur einige Highlights. Wir unterstützen die Bussysteme PC/104, PCI, PISA, ISA IP/CI, AT96 und ISA96. Fordern Sie ausführliche Informationen an.

# JUMP

Industrielle Computertechnik GmbH  
Tel.: 0991/37024-0 • Fax 0991/31275  
E-mail: sales@jump.de  
http://www.jump.de



## EMI - Tester 9 kHz ... 2 GHz \* Empfänger + Spektrumdisplay

Panorama-Display bis 10MHz SPAN LCD-color-Display  
Echtzeitspektrum (screen refresh typ. 0.5s)  
Eigenrauschen typ. 0 ... -18 dBµV  
Preselektor eingebaut, vollautomatisch  
Empfänger-Dynamik > 90dB  
Normgerechte Filterbestückung  
Stromversorgung an 230V AC und 12V DC  
RS-232-Schnittstelle für PC-Steuerung



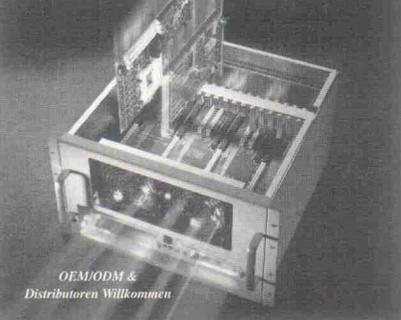
Weitere Optionen:  
Meßantennen, Antennenstativ,  
Vergleichsstrahlungsquelle  
Netz nachbildungen normgerecht,  
Nahfeldsonden, Impulsbegrenzer,  
sowie Burst-/Source-/ESD-Generator

**bogerfunk**  
Funkanlagen GmbH

Grundesch 15, 88326 Aulendorf, Tel. (07525) 451 FAX 2382

## MiTAC Industrie PC

Multi-Systeme / Server Gehäuse (MCH-205)  
400W • 2 Redundant Stromversorgung  
• bis 20-Slot PCI / ISA Backplane mit 1- / 2- / 4-Systeme  
• 4 • 3.25" Einschübe, 2 • 3.5" Einschübe  
• 2 • hohe Leistungslüftern  
• Von Microsoft Windows NT LAB ausgewählt



OEM/ODM & Distributoren Willkommen



MiTAC SYSTEM GmbH  
Ungelshamer Weg 3, 40472 Düsseldorf Germany  
Tel.: 49-211-4719-7106 Fax: 49-211-4719-7125  
E-mail: msgmitac@aol.com  
WWW Homepage: http://www.mitac.com.tw/nc



**Rainer  
Menting  
Mikroelektrik**

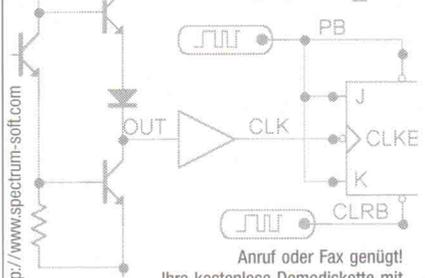
Spulen für Elektronik

- Übertrager und Drosselspulen
- Sensorspulen
- Ferritbauteile & Bausätze
- Kupferdrähte & Litzen
- Prototyping und Kleinserie mit Schnellservice
- Anwendungshilfe • Berechnungen mit Bemusterung
- Über 100 Ringkernsorten am Lager

Alleestraße 66  
D 33790 Halle/Westf.  
Tel.: 05201/16943  
Fax: 05201/16825

## SPICE...und viel mehr!

Entwerfen Sie Schaltungen mit Micro-Cap V!  
Schneller einfacher, genauer - mit 32-bit Power  
Analog, digital oder gemischt.



http://www.spectrum-soft.com

Anruf oder Fax genügt!  
Ihre kostenlose Demokitte mit  
begleitender Broschüre kommt sofort!



**Systemtechnik GmbH**  
Software & Hardware

Postfach 60 05 11 • D-81205 München  
Tel. 089/8343047 • Fax 089/8340448

BBS 820 35 29

# ALLO7A

**ALL-07A:** Programmiert z. Zt. etwa 4000 Bausteine! Grundgerät mit DIP-40 Sockel, Anschlußkabel und Software und Software. Anschluß über die PC- Druckerschnittstelle.  
**Preisenkung!** Ab sofort nur noch: **1495,00 DM**

**ALL-07A/PC:** Ausstattung wie ALL-07A, jedoch Anschluß und Stromversorgung über mitgelieferte PC-Slotkarte.  
Neuer Preis: **1322,50 DM**

### HI-LO SYSTEMS

...ist einer der weltweit führenden Hersteller von PC-basierten Universal-Programmiergeräten. Seit 1989 sind wir offizieller **HI-LO Distributor** für Deutschland, Österreich und die Schweiz. Zusammen mit den Vertriebspartnern in Ihrer Nähe und unserer deutschen Servicezentrale bieten wir Ihnen den kompletten Service rund um's Programmieren.

Detaillierte Informationen (Device-Liste, Adapterliste, Katalog und Preisliste) senden wir Ihnen gerne zu. Nutzen Sie bitte auch unseren **Mailbox-service** und unser Informationsangebot im **World Wide Web!**



Informationen und Updates  
jetzt auch im World Wide Web:  
<http://members.aol.com/elmikro>

### Autorisierte Vertriebspartner:

- |             |                |
|-------------|----------------|
| Berlin      | (030) 4631067  |
| Leipzig     | (0341) 2118354 |
| Hamburg     | (040) 38610100 |
| Eschborn    | (06196) 45950  |
| Ludwigsb.   | (07141) 451170 |
| München     | (089) 6018020  |
| Schweiz     | (062) 7716944  |
| Österreich  | (02236) 43179  |
| Niederlande | (03068) 83839  |

## ELEKTRONIK LADEN

Elektronikladen Mikrocomputer GmbH  
Wilh.-Mellies-Str. 88, D-32758 Detmold  
TEL.: (05232) 8171 • FAX: 86197 • BBS: 85112



## Die neue TSM-CPU

Industriesteuerungen in C programmieren!



- 25MHz TLCS900H-Prozessor mit 128K Flash-EPROM/ 128K RAM batt.gep. (512K/512K opt.)
- Vier 24V-Eingänge, davon 2 Zähler; 2 Relais, 2 PWM-Ausgänge 24V/>2A, 4 Analog-E 10Bit, 2 RS232, Char-LCD-Port, Echtzeituhr, RC5-Tast.

Modular erweiterbar! TSM-CPU900  
Optional mit BITBUS. **798,-/917,70**  
DM excl./incl. MwSt.  
Testpaket mit C-Compiler, mCAT2 Echtzeitkern, Kabel: 1100/1265DM

Mehr Info? [www.elzet80.de](http://www.elzet80.de)!

ELZET 80 - Vaalser Str. 148 - D52074 Aachen

0241 TEL 87 00 81 FAX 870 231 ☎ 0130/ 85 88 80

# EMV '97



Vom 4. Bis 6. März treffen sich in Dresden zum zweiten Mal Dienstleister sowie Meßgeräte- und Zubehörhersteller der EMV-Branche mit Anwendern und Entwicklern. Auf 3000 m<sup>2</sup> Ausstellungsfläche präsentieren über 150 Aussteller neueste Produkte und Dienstleistungen.

Während der drei Veranstaltungstage finden 24 Workshops statt, in denen EMV-Experten zu aktuellen Fragen auf allen Gebieten der elektromagnetischen Verträglichkeit Stellung nehmen. Ein Auszug aus dem Themenspektrum: Gesetzgebung und Normung, Effekte auf Chipebene, EMV-Meßtechnik, EMV-Planung, Gehäusedesign, Umsetzung des EMV-Gesetzes in der be-

trieblichen Praxis und biologische Wirkungen elektromagnetischer Felder. Verantwortlich für die Workshops zeichnen die EMV-Größen Prof. Dr.-Ing. habil. Ernst Habiger und Prof. Dr.-Ing. Karl-Heinz Gonschorek von der TU Dresden.

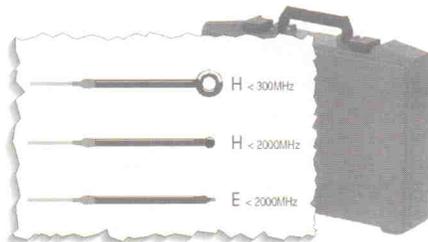
Mesago Messe und Kongreß GmbH  
Rotebühlstraße 83-85  
70178 Stuttgart  
☎ 07 11/619 46-0  
☎ 07 11/619 46-90

## Schnüffler

Der Nahfeldsondensatz ist ein wichtiges Diagnosewerkzeug zum Aufspüren von EMV-Schwachstellen. Die Sonden aus dem Set PRS-2000 von bogefunk nehmen je nach Typ das H-Feld oder das E-Feld auf. Der nutzbare Frequenzbereich reicht von 100 kHz bis 2 GHz. Die spezielle Konstruktion kompensiert Handkapazitäten weitestgehend. Dank passivem Aufbau eignen sich die Sonden sowohl zur Messung von Störemissionen als auch für Immunitätstests. Jede der drei Sonden ist mit einem 1,2 m langen

HF-Anschlußkabel (BNC) versehen. Der SONDENSATZ wird im Transportkoffer geliefert und kostet 765 DM zuzüglich Mehrwertsteuer.

bogefunk Funkanlagen GmbH  
Grundesch 15  
88326 Aulendorf  
☎ 0 75 25/4 51  
☎ 0 75 25/23 82  
EMV Dresden '97: Stand 134



## Abgetastet

Mit dem Emissionsscanner EMSCAN/e lassen sich schon während der Entwicklung EMV-Schwachpunkte auf bestückten Leiterplatten exakt lokalisieren. Das Gerät tastet die gesamte Oberfläche des Prüflings ab und erfaßt Störaussendungen im Bereich von 10 MHz bis 1 GHz. Das Modell EMSCAN Version 2.2 arbeitet im Frequenzbereich von 10... 750 MHz. Das kompakte Gerät enthält einen eigenen PC und einen A/D-Wandler. Zusätzlich benötigt man noch einen Spektrumanalysator oder einen Meßempfänger, Peripheriegeräte zum Rechner und entsprechende Kabel. Der Preis für das

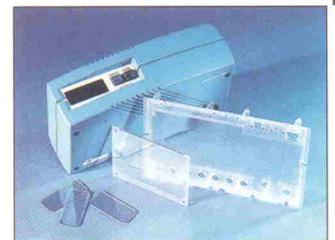


Gerät beträgt zirka 60 000 DM zuzüglich Mehrwertsteuer.

emv Elektronische Meßgeräte Vertriebs GmbH  
Wallbergstraße 7  
82024 Taufkirchen  
☎ 0 89/6 12 80 54  
☎ 0 89/6 12 85 93  
EMV Dresden '97: Stand 414

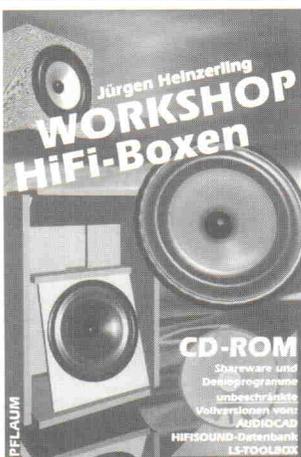
## Klar, aber leitend

Einer EMV-Schwachstelle von Gehäusen widmet sich die Gesellschaft für Oberflächentechnik GfO aus Schwäbisch Gmünd. Wenn Durchbrüche von Displays und Tastaturen ein EMV-Problem bereiten, kann GfO mit der transparent leitfähigen Beschichtung 'Elamet trans' weiterhelfen. Die Oberflächenspezialisten bieten als Dienstleistung eine Indium-Zinn-Oxid-Beschichtung an, die im reaktiven Sputter-Verfahren auf Kunststoffe und Glas aufgebracht werden kann. Als Metalloxide sind die Schichten langzeitstabil. Zur Verfügung stehen drei Schichttypen, die je nach Flächenwiderstand einen wirksamen Schutz vor elektrischer Entladung oder elektromagnetischer Störstrahlung bilden. Der

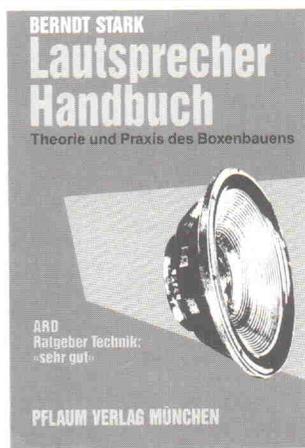


hohen Transparenz im sichtbaren Bereich des Lichtes (Transmission >75% bei 420... 800 nm) steht eine hohe Reflektivität im Infraroten (>75% bei zirka 10 µm) gegenüber. In Kombination mit dem Lack 'Sicalan' läßt sich die Kratzfestigkeit erhöhen.

GfO Gesellschaft für Oberflächentechnik mbH  
Klarenbergstraße 79  
73525 Schwäbisch Gmünd  
☎ 0 71 71/91 07-22  
☎ 0 71 71/91 07-99  
EMV Dresden '97: Stand 309



196 S., zahlr. Abb., kart., DM 68,-



6. Auflage, 284 S., 147 Abb., geb., DM 44,-

Aus dem Inhalt:  
Das Lautsprecher-Labor; Tips aus der Praxis; Workshops zu Weichen, Hornlautsprechern, Subwoofer, Einwegboxen, Transmissionline, HomeCinema; Boxen-Konfetti. Dazu gibts 1 CD mit zahlreichen nützlichen Programmen!

Die entscheidenden Eigenschaften von Lautsprechern, Gehäusen und elektronischen Bauteilen für einen guten Klang in Wohnräumen werden ausführlich beschrieben und für jeden kalkulierbar gemacht.

**Coupon** Bitte senden an Ihre Buchhandlung oder an die Versandbuchhandlung des Pflaum Verlags:

Hiermit bestelle ich:  
— Expl. »Workshop HiFi-Boxen« ISBN 3-7905-0737-7  
— Expl. »Lautsprecher-Handbuch« ISBN 3-7905-0696-6

Name/Vorname \_\_\_\_\_  
Straße \_\_\_\_\_  
PLZ/Ort \_\_\_\_\_  
Telefon \_\_\_\_\_  
Datum/Unterschrift \_\_\_\_\_

**Richard Pflaum Verlag GmbH & Co. KG**  
Lazarettstr. 4, 80636 München  
Tel. 089/12607-233, Fax 089/12607-200



8. Internationale Messe mit Kongreß für  
**Sensoren  
Meßaufnehmer & Systeme**

**13.-15. Mai 1997**  
Messezentrum Nürnberg



600 Firmen aus 23 Ländern  
präsentieren:

- **Sensoren, Meßwertaufnehmer und Systeme** für Anwendungsgebiete wie:
  - Automobiltechnik
  - Maschinenbau
  - Luft- und Raumfahrt
  - Verfahrenstechnik
  - Sicherheitstechnik
  - Medizintechnik
  - Automatisierungstechnik
  - Raumluft- und Klimatechnik
  - Umwelttechnik
  - Prüf- und Kalibriertechnik
- **Analysengeräte und Labormeißtechnik**
- **Sensorsysteme**
- **Mikrosysteme**
- **Meßsignalverarbeitung**
- **Periphere Komponenten**
- **Dienstleistungen**



Informationen bei:

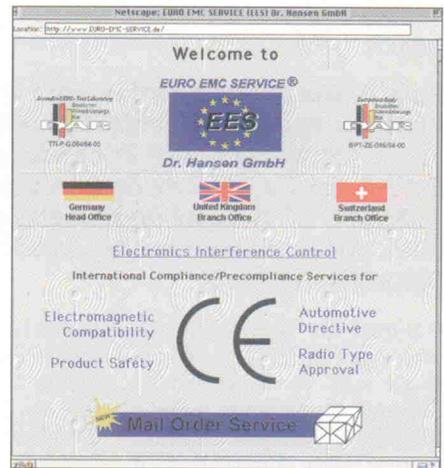
ACS Organisations GmbH  
Postfach 23 52  
D-31506 Wunstorf  
Tel. 0 50 33 - 20 15  
Fax 0 50 33 - 10 56  
Internet: www.sensor97.de

Dienstleistungsunternehmen  
des  
**Fachverband  
für Sensorik** **AMA**

## EMV per EMail

Der EMV-Dienstleister Euro EMC Service (EES) Dr. Hansen präsentiert sich im World Wide Web mit einer Homepage und ist auch per EMail erreichbar. Über die Internet Homepage kann man einen Fragebogen zur Angebotserstellung sowie einen Artikel über kosteneffektive Lösungen zur Erlangung des CE-Zeichens abrufen.

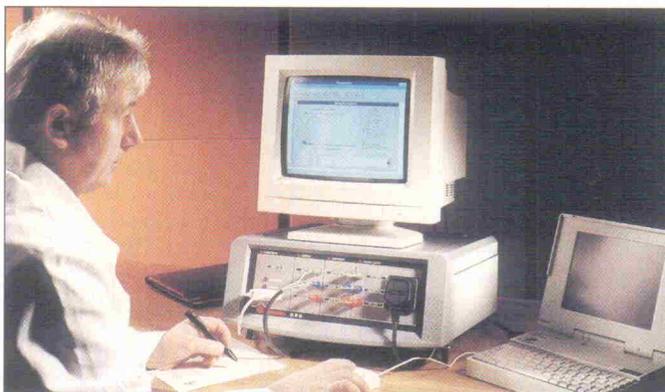
Euro EMC Service (EES) Dr. Hansen GmbH  
Potsdamer Straße 18A  
14513 Teltow  
☎ 0 33 28/430-141  
☎ 0 33 28/430-142  
✉ euro.emc.service@t-online.de  
⚡ http://www.euro-emc-service.de/  
EMV Dresden '97: Stand 144



## Harmonisches Geflicker

Mit einer umfassenden Serie von EMV-Meßgeräten und Zubehör möchte die Firma Seaward Electronic dem Anwender größte Sicherheit bei der Selbstzertifizierung seiner Produkte geben. Als neuestes Gerät stellt die Exklusivvertretung EMCO

Elektronik GmbH den Harmonics- und Flicker-Analysator 'Orb' vor. Das Gerät eignet sich für normkonforme Messungen nach IEC 1000-3-2 und IEC 1000-3-3 an einphasigen Geräten bis 16 A Stromaufnahme. Die einfache Bedienung soll auch dem EMV-Laien die normgerechte Prüfung seiner Geräte ermöglichen. Der Preis für das System beträgt 8145 DM plus Mehrwertsteuer.



EMCO Elektronik GmbH  
Einsteinstraße 35  
82152 Planegg  
☎ 0 89/856 20 71  
☎ 0 89/859 44 85  
EMV Dresden '97:  
Stand 337

## Windows-verträglich

Tektronix präsentiert das EMV-Meßsystem 27120A. Die gegenüber dem Vorgänger 27120 verbesserte Bedienoberfläche basiert auf Windows und soll die Erstellung und Durchführung von EMV-Tests vereinfachen. Das System, das laut Tektronix für Pre-Compliance-Tests während der Entwicklung und für die produktionsbegleitende Überwachung gedacht ist, basiert auf einem HF-Preselector und dem Spektrumanalysator 2712. Der Analysator weist neben einem internen Vorverstärker einen kompletten Satz von CISPR-Filtern sowie einen Quasi-Peak-Detektor auf.

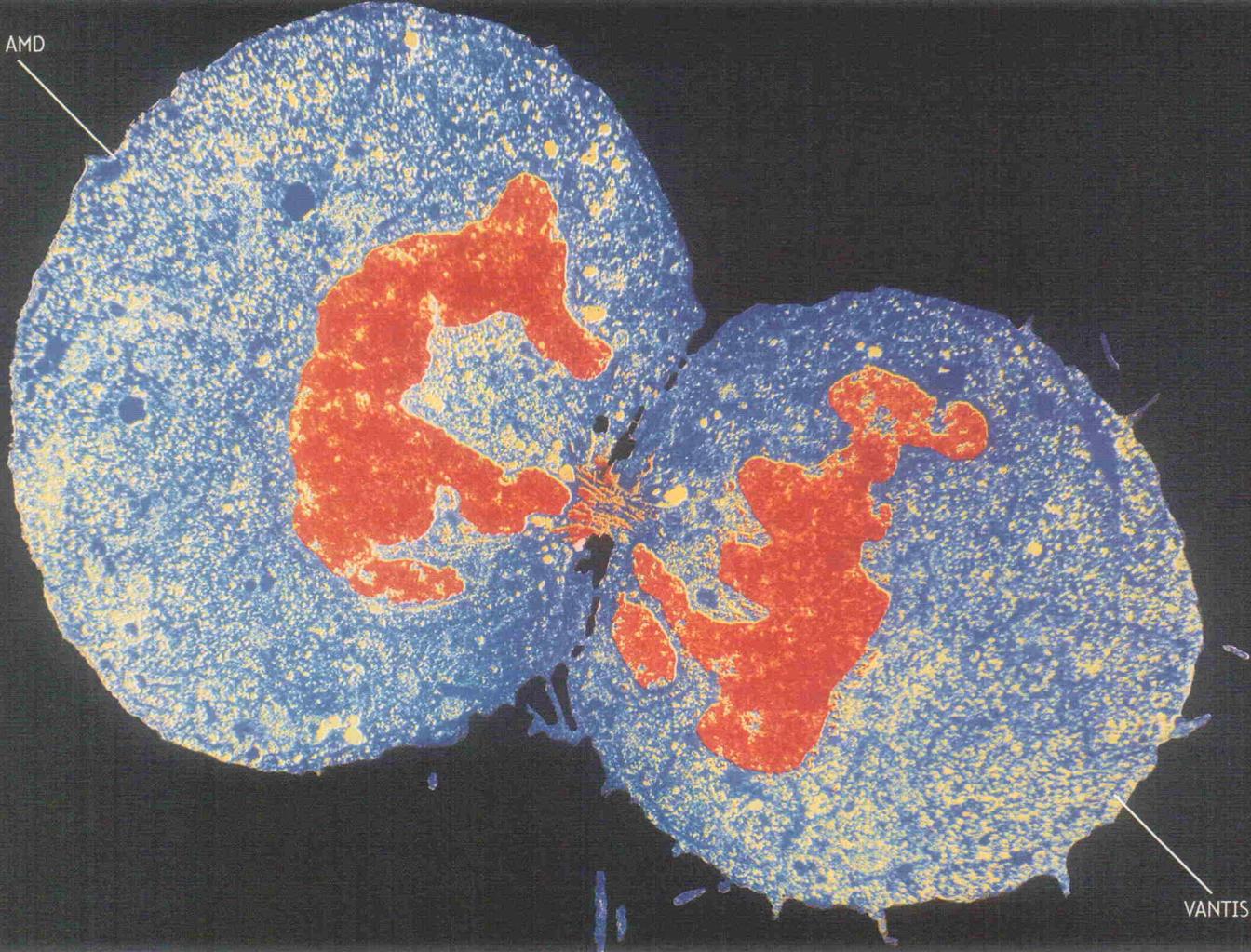
Weiterhin enthält das Paket eine Netznachbildung, Antennen sowie HF-Kabel zur Durchführung von Leitungs- und Strahlungstests. Zur exakten Lokalisierung von Störquellen dient ein Satz von fünf Nahfeldsonden (drei H-Feld und zwei E-Feld).

Ein genauer Preis stand zum Redaktionsschluß noch nicht fest, liegt aber laut Tektronix im Bereich des Vorgängersystems bei 47 000 DM zuzüglich Mehrwertsteuer.

Tektronix GmbH  
Stolberger Straße 200  
50933 Köln  
☎ 02 21/94 77-0  
☎ 02 21/94 77-2 00  
EMV Dresden '97: Stand 302



AMD



## MIT WELCHER STRATEGIE LIEFERN WIR DIE BESTE PROGRAMMIERBARE LOGIK? TEILEN UND VERVIELFACHEN!



VANTIS™, die Programmierbare-Logik-Tochter von AMD, liefert heute die fortschrittlichsten und kostengünstigsten programmierbaren Logikbausteine in der Industrie.

Der Beweis sind die Produkte selbst. VANTIS MACH®-Bausteine gehören zu den leistungsstärksten CPLD-Familien, die heute dem Markt zur Verfügung stehen. Ausgerüstet mit den „World-Class“-Fertigungsstätten und den globalen Aktivitäten der finanzstarken Mutter verpflichtet sich VANTIS, die weltbeste Firma für programmierbare Logik zu sein.

Ein zu hohes Ziel? Vielleicht, aber nicht wenn Sie berücksichtigen, was VANTIS alles zu bieten hat. VANTIS weiß mehr über PLD's als jeder andere. Und schließlich haben wir Sie auch erfunden.

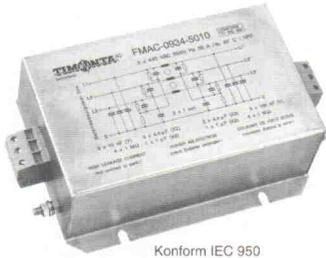
VANTIS: Leute, die Sie kennen. Technologie, der Sie vertrauen. Service, den Sie schätzen. Wollen auch Sie Ihrem Mitbewerb überlegen sein? Dann kontaktieren Sie VANTIS für mehr Informationen. Und erleben Sie, wie sich Ihre Chancen vervielfachen.

<http://www.vantis.com>



# Hochstromfilter für die Leistungselektronik

Zur Lösung der CE-Problematik



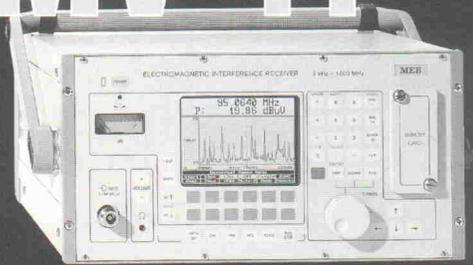
Konform IEC 950  
  
 Bewilligung erteilt oder beantragt

Die neuen Filterserien FMAB und FMAC zur Entstörung von

- Frequenzumformern, Stromrichtern
- USV-Anlagen, Schrittmotorantrieben
- EMV-gerechter Aufbau, kompakte Bauweise
- Einsatz 1-phasig bis 30 A, 3-phasig bis 340 A
- sehr hohe sym. und asym. Dämpfungswerte
- berührungssichere Klemmenanschlußtechnik
- geeignet für IEC 950-Anwendungen

**TIMONTA GmbH + Co.**  
 79108 Freiburg i.Br. • Wöhlerstraße 1-3  
 Tel. (07 61) 50 41 50 • Fax (07 61) 50 21 87

# der EMV-MESSEMPFÄNGER: SMV 41



der SMV 41 ist ein systemfähiger Empfänger im Frequenzbereich von 9 kHz bis 1000 MHz mit IEC-Bus und elektrisch entkoppelter Schnittstelle zur Fernsteuerung  
 Portable, 14 kg, 18 Liter  
 Akkupack  
 Memorycard  
 Der SMV 41 entspricht den Spezifikationen für Störmeßempfänger nach VDE 0876 und CISPR

# MEB

Messelektronik Berlin  
 Landsberger Allee 399 D-12681 Berlin  
 Tel.: (+49.30) 9392.2135 Fax: ...2134

Wir stellen aus: EMV Dresden, Stand Nr. 236

## ESD-Simulator NEU!

- Spannung bis 16,5 kV
- Luft- und Kontaktentladung
- Akku- und Netzbetrieb

Reproduzierbare  
**EMV-Prüfungen nach IEC 1000-4-2, EN 50082**



EMV-SYSTEME  
**SCHLÖDER** GmbH

Im Stockmädle 14 · D-76307 Karlsbad-Itt.  
 Tel. 07248/91 90-0 · Fax 07248/91 90-90

Wir stellen aus: EMV Dresden, 4.-6. März 97, Stand Nr. 339



Meinen Sie? Glauben Sie? Würden Sie? Möchten Sie?

Die meisten Menschen verwenden mehr Zeit und Kraft dafür, um Probleme herumzureden, anstatt sie anzupacken!

Als kompetenter Partner qualifizieren wir Ihr Produkt in allen Bereichen der Elektromagnetischen Verträglichkeit (EMV). Testen Sie uns!

## EMCtech

Dienstleistungszentrum für  
 Elektromagnetische Verträglichkeit

Akkreditiertes Prüflabor  
 BAPT, DATech, DEKITZ

Zuständige Stelle

Bundesamt für Post und Telekommunikation

Technischer Service EMV

Kraftfahrtbundesamt

anerkannte Behörde

EMCtech GmbH, D-71332 Waiblingen  
 Tel. (07151) 95844-0, Fax 95844-3

Ein Unternehmen der Mercedes-Benz AG



- Normkonforme Prüfungen zur Erlangung des CE-Zertifikates (Full-Compliance)
- kostengünstige Vortests (Pre-Compliance)
- Beratung zum EMV-Gesetz
- EMV-gerechtes Schaltungsdesign
- Re-Design von Baugruppen und Geräten

- ausführliche Beratung zu den gültigen Normen und Zuordnung Ihrer Geräte zu den Schärfegraden und notwendigen Prüfungen
- Prüf-Abonnements für Ihre entwicklungsbegleitenden Messungen
- Überlassung des Prüflabors und Einrichtungen zum günstigen Stundensatz
- ausführliche Prüfberichte und Meßprotokolle (für Ihre Konformitätserklärung)
- Entstörung von Anlagen und Geräten

**EMV - Meßtechnik**  
 im hauseigenen Prüflabor

**Harald Trapp**  
 Ingenieurbüro für Industrie-Elektronik und EMV-Meßtechnik  
 Auf der Bovenhorst 21 \* D-46282 Dorsten  
 Tel.: 02362/2001-0 (Zentrale) \* 02362/2001-53 (EMV-Labor) Fax: 02362/2001-24

## Bauelemente

### Das Band läuft

Die Serienproduktion der Flash-EPROM basierten Xilinx-EPLDs läuft an. Als erste Mitglieder der XC9500-Familie stehen vier Chips mit Komplexitäten von 36 bis 216 Makrozellen in den Gehäusevariationen PLCC und VQFP (XC9536), PLCC, TQFP und PQFP (XC9572 und 95108) sowie als 160poliges PQFP beziehungsweise 208pin HQFP (XC95216) bereit. Die im System programmierbaren Bausteine zeichnen sich durch ein sogenanntes Pin-Locking aus, das eine Beibehaltung der externen I/O-Verbindungen bei einem Redesign verspricht. Dank 0,6-µm-Prozess kommen die CPLDs mit einer vergleichbar geringen Siliziumfläche aus – was sich laut Xilinx auch im Preis ausdrücken soll. Ein XC95106-10 im 100-pin-PQFP-Gehäuse kostet beispielsweise in 100er Stückzahlen 28,35 Dollar. Außerdem verkündete Xilinx erstmalig das Ende einer kompletten LCA-Serie. Die XC2000-Familie – SRAM-basierte FPGAs der ersten Stunde – sind bereits seit 1985 auf dem



Markt. Das Unternehmen hält mit der XC5200-Serie einen gleichwertigen Ersatz bereit und sorgt weitere zwei Jahre für Support durch den 'End-of-Life' Supplier Rochester Electronics.

Xilinx GmbH  
Dorfstraße 1  
85609 Aschheim  
☎ 0 89-9 04 47 48

### Hub und Host

Zwei neue Bausteine für die USB-Anbindung stellt National Semiconductor vor. Der LM1050 ist als USB-Hub für die Steuerung von Monitoren vorgesehen. Er hält einen integrierten Taktgenerator für das System-Timing bereit und spart somit den



separaten µC-Takt. Der 1050 verfügt über fünf Ports: der Upstream-Port verbindet den Monitor mit dem Host im PC, die vier Downstream-Ports dienen dem Anschluß weiterer Peripheriekomponenten wie Joystick, Maus oder Fax. Per Firmware können weitere Peripherieports emuliert werden, der Erweiterung sind also kaum Grenzen gesetzt. Steuerungs-Firmware sowie Tools zum Entwickeln und Prüfen von Systemen sind ebenso wie die Umsetzungssoftware für den Dialog zwischen DDC-Monitor und USB-Hostcomputer ab sofort verfügbar.

National Semiconductor GmbH  
Livry-Gargan-Strasse 10  
82256 Fürstenfeldbruck  
☎ 0 81 41/35 14 43  
☎ 01 80/5 30 85 86

### Kein Echo

Echos, wie sie oft bei Überseegegesprächen hörbar sind, lassen sich meist nur unter großem Schaltungsaufwand unterdrücken. Der erste Baustein der neuen Produktfamilie von Breitband-Transmission-ICs für den schnell wachsenden SHD/SONET-Markt und die T1/E1-Leitungen ist ein Single Chip 32-Kanal-IC zur Eliminierung derartiger Echos. Der TECO3264 ist eine Basis-komponente für Hersteller von Systemen aus den Bereichen der digitalen und drahtlosen Kommunikation, der Breitband- und Fernübertragung. Also überall da, wo hohe Kanaldichte, geringer Stromverbrauch und optimierte Leistung wichtige Voraussetzungen sind. Der Baustein kann in jedem digitalen Netzwerk eingesetzt werden und eig-

net sich besonders gut für Vermittlungssysteme oder GSM-Basisstationen. Der TECO3264 ersetzt bestehende Mehrchip-DSP- und ASIC-Implementationen mit bis zu 32 einzeln kontrollierbaren Kanälen.



Marketpoint LTD  
Osprey House Bereley Business Park  
Finchamptonstead Bershire RG11 4YJ England  
☎ 00 44/17 34/32 42 99  
☎ 00 44/13 44/32 81 48

# RTO

RATHO HAMBURG

Ratho Electronic Vertriebs-GmbH  
Burchardstr. 6 · 20095 Hamburg  
Tel. 040 - 325 44 60 Fax 040 - 325 44 632  
e-mail: Ratho @ t-online.de

Lieferung an Fachhandel u.  
Industrie. Katalog anfordern!

## Beste Ergebnisse zum Spitzen-Preis



**RTO-3800-21** 3 1/2 stelliges Digitalmultimeter, 21 mm Anzeige, VDC, VAC, AAC, ADC, Widerstand, Diodentest, Durchgangsprüfung mit Summer, hFE-Transistortest, autom. Polaritäts-, Überlauf-, Low-Batt.-Anzeige.

**M-890G**  
3 1/2 stelliges Digitalmultimeter,



19mm Anzeige, automatische Bereichsumschaltung, VDC, VAC, ADC, AVC Widerstand, Diodentest, Temperatur, Frequenz, Kapazität, Summer.

**RTO-2412-20N/20 A**  
Spannungswandler zur Reduzierung eines 24 V Bordnetzes auf 12 V.

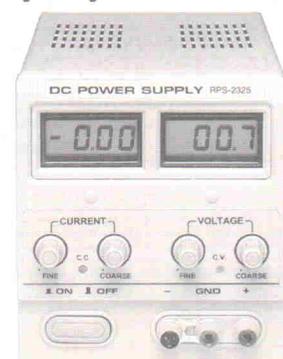
■ Eingangsverspolschutz

- Überhitzungsschutz
- Überspannungsschutz



**RPS-2325** Labornetzgerät 0-30V DC, 0-3A

- Digitalanzeige für Strom u. Spannung
- 3A Dauerlast 4A kurzzeitig
- stufenlos regelbar
- Kurzschlußfest mit Strombegrenzung
- Maße: 130 x 155 x 275 mm.



# SIEMENS

Wir zählen weltweit zu den führenden Herstellern von Kommunikationssystemen und Endgeräten. Die an unseren Standorten in Europa, USA und Südostasien entwickelten Endgeräte nehmen hierbei einen Spitzenplatz ein. Diese Position weiter auszubauen und die sich bietenden Marktchancen konsequent zu nutzen ist unser anspruchsvolles Ziel, an dem unser junges Team mit Kreativität und außergewöhnlichem Einsatz arbeitet.

Für unser neu in Kamp-Lintfort entstehendes Entwicklungszentrum suchen wir

## Profis für die Akustik-Entwicklung Mobilfunk

Zu Ihren Aufgaben gehört die Auswahl und die Integration der akustischen Komponenten (Mikrofon, Hörkapsel, Schallgeber, Freisprechelemente) in das Design unserer Mobiltelefone. Hierzu verfügen Sie über einschlägige Erfahrungen im Bereich der Filterentwurfstechniken, der akustischen Meßtechnik sowie der Audio Schaltungstechnik.

Zur Umsetzung dieser Aufgabe benötigen Sie ein abgeschlossenes Hochschulstudium der E-Technik sowie fundierte Kenntnisse zur Lösung elektrotechnischer Problemstellungen, idealerweise aus dem GSM Umfeld.

Es erwartet Sie ein zukunftsorientierter Arbeitsplatz mit Perspektiven und ein attraktives Einkommen bei flexibler Arbeitszeit. Ein individuelles Einarbeitungsprogramm erleichtert Ihnen den Einstieg.

Bei der Wohnungssuche sind wir Ihnen selbstverständlich gerne behilflich.

Interessiert? Ihre aussagekräftige Bewerbung mit Lichtbild senden Sie bitte an:

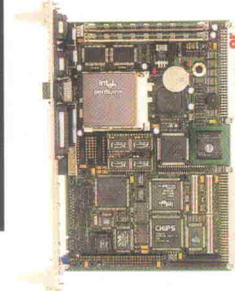
Siemens AG  
PN Pers KE  
Kaiser-Wilhelm-Str. 56  
46393 Bocholt

## Industrie-PC

### Pentium am VME

Reichlich Leistung packt das Haus of Industrial Computers auf die VME-Karte VP5. Als CPU fungiert ein mit bis zu 200 MHz getakteter Pentium. Dazu enthält die Platine einen 64-Bit-VGA/LCD-Grafikadapter, Controller für Ethernet, UltraSCSI, IDE und VME64. Als Bus dient das PCI-Interface. Der Arbeitsspeicher ist 64 Bit breit ausgelegt und faßt maximal 64 MByte, optional mit Fehlerkorrektur (ECC).

Als Besonderheit bietet das Board einen von 0,5 ms bis 32 ms programmierbaren NMI-Timer, der aus diversen Windows-Varianten 'harte' Echtzeit-Betriebssysteme machen soll. Für die eigenen Echtzeit-APIs verspricht er Antwortzeiten von unter 15 µs für Windows, Windows 95 und Windows NT. Außerdem leistet der Hersteller Support für QNX und VxWorks.



aktuell

or Industrial Computers GmbH  
Memmingerstraße 14  
86159 Augsburg  
☎ 08 21/50 34-0  
☎ 08 21/50 34-1 19  
⚡ <http://www.or-computers.de/>  
⚡ [info@or-computers.de](mailto:info@or-computers.de)

### Handlich

Rund 20 Stunden soll der Handheld-PC MoDOS von taskit im Akkubetrieb laufen. Typische Anwendungen sind beispielsweise Lagerverwaltung, Auftragsbearbeitung oder Erfassung von Meßwerten. MoDOS ist DOS-kompatibel, besitzt ein grafikfähiges LC-Display (128 × 64 Pixel, 21 × 8 Zeichen) sowie eine Folientastatur mit 45 oder 21 Tasten. Der Rechner basiert auf einem V40-Prozessor, der mit einem 14-MHz-Takt läuft und über 640 KByte Flash-RAM (davon 420 KByte als Flash-Disk verfügbar) und 256 KByte SRAM gebietet. Optional steht eine 386EX-CPU (25 MHz) zur Verfügung, die dann jeweils



1 MByte Flash-RAM und SRAM bedient. Die Applikationsentwicklung geschieht in Basic, Pascal oder C auf einem gewöhnlichen PC. Das Programm lädt man via serieller Schnittstelle in MoDOS.

taskit Rechnertechnik GmbH  
Köpenicker Straße 145  
10997 Berlin  
☎ 0 30/61 12 95-0  
☎ 0 30/61 12 95-10  
⚡ <http://www.taskit.de/>  
⚡ [traulfs@berlin.snafu.de](mailto:traulfs@berlin.snafu.de)

## An die Wand geschraubt

Statt in den Schaltschrank oder die Tafel schraubt SSV den PC auf Beton. Der IPC32/19-IP65 birgt in 240 x 163 x 115 mm<sup>3</sup> ein PC/104-System, das aus CPU-Board (386EX-25...486DX/4-133), frontseitig montiertem VGA-LC-Display sowie drei optionalen PC/104-Karten besteht. Der Arbeitsspeicher ist bis 8 MByte ausbaubar. Als Massenspeicher dient bei Bedarf eine 2,5-Zoll-Festplatte, die maximal 1,2 GByte faßt. Das Aluminium-Druckgußgehäuse schützt die Elektronik und fungiert außerdem als Kühlkörper, so daß auch bei höheren Umgebungstemperaturen die Wärmeabfuhr gewährleistet ist. Die Energieversorgung übernimmt ein Multi-Voltage-Netzteil (90...265 VAC, 50...60 Hz, 50 VA). Alternativ ist der Anschluß an 24 VDC möglich.

SSV Software Systems GmbH  
Heisterbergallee 72  
30453 Hannover  
☎ 05 11/4 00 00 13  
☎ 05 11/4 00 00 40



## IPC integriert SPS

Mensch-Maschine-Interface und SPS-Funktionalität soll der 'winTouch' der Firma SWAC integrieren. Um den Pentium-133 gruppieren sich drei ISA- und vier PCI-Slots. Die Ansteuerung der 10,4-Zoll-TFT-Aktiv-Matrix-Anzeige übernimmt eine ISA-Karte (max. 1280 x 1024 Pixel). Der Rechner ist standardmäßig mit 8 MByte DRAM ausgestattet, ein Ausbau ist bis maximal 64 MByte möglich. Als Massenspeicher fungiert eine 650-MByte-EIDE-Platte. Die Real-Time-SPS SWAC PLC S5 Win besteht aus zwei Komponenten: Eine batteriegestützte SRAM-Karte speichert das SPS-Programm sowie die Betriebsdaten. Die Ausführung des SPS-Codes übernimmt ein unter Windows als Kernel-Treiber laufender Interpreter. Dabei haben alle Windows-Applikationen Zugriff auf die SPS-Daten.

Schmitt-Walter Automation  
Consult GmbH  
Ödenpüllach 1  
82041 Oberhaching  
☎ 0 89/61 38 66-0  
☎ 0 89/6 13 63 80  
⚡ http://www.swac.de/  
⚡ sales@swac.de

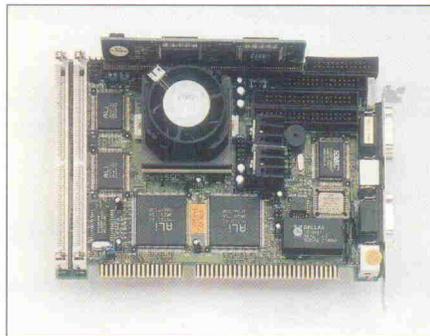
## Winzling

Auf nur 12 x 8 cm<sup>2</sup> bringt Eltec den Kern eines Industrie-PC unter. Die Cybox birgt neben einem mit 20 MHz betriebenen 386EX Controller für VGA, Maus und Tastatur. Dazu gibt es zwei bis zu 230 KBit/s schnelle RS-232-Interfaces (optional RS-422/485), eine Solid-State-Disk (4 MB, BIOS und ROM-based DOS bereits ab Werk enthalten), bis zu 16 MB DRAM sowie zwei PCCard-Steckplätze (PCMCIA 2.1). Das Board arbeitet mit 3,3-V-Technik und läuft an Spannungsquellen von 6 V bis 18 V, beispielsweise auch einem 9-V-Block. Die Leistungsaufnahme liegt nach Angabe des Anbieters im Vollbetrieb bei rund einem Watt. Softwareseitig unterstützt die Cybox DOS/Windows sowie Echtzeitkerne wie pSOS+ und QNX.

ELTEC Elektronik GmbH  
Galileo-Galilei-Straße 11  
55129 Mainz  
☎ 0 61 31/9 18-0  
☎ 0 61 31/9 18-1 98  
⚡ http://www.eltec.de/  
⚡ iat.sales@eltec.de

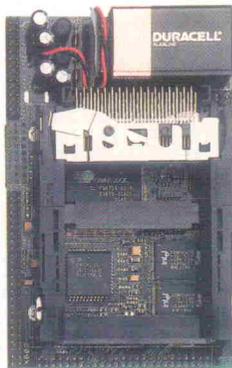
## Slot-Pentium

Mit der Slot-Card SSC-6x86H bietet das Unternehmen nbn Systemkomponenten jetzt eine 16-Bit-CPU-Karte an, die sich sowohl mit Original-Pentiums wie auch den preisgünstigeren Alternativen Cyrix 6x86 und AMD 5k86 versteht. Dabei unterstützt das Board sowohl 3,3-V- wie auch 2,5-V-CPU's. Extern steht eine 16-Bit-ISA-Schnitt-



stelle zur Verfügung, intern arbeitet die CPU mit einem PCI-Bus. Maximal faßt die Karte 64 MByte DRAM und 512 KByte Pipelined-Burst-Cache. Außerdem stehen ein PCI-EIDE-Interface für Festplatten, zwei serielle Schnittstellen, Floppy-, Maus- und Tastaturanschlüsse zur Verfügung. Zur Steigerung der Betriebssicherheit in Embedded-Anwendungen besitzt die SSC-6x86H einen Watchdog-Timer.

nbn Systemkomponenten GmbH  
Gewerbestraße 15  
82211 Herrsching  
☎ 0 81 52/92 36-0  
☎ 0 81 52/92 36-36



## Schaltungen perfekt entwerfen und simulieren mit ELECTINA Toolkit für Digital- und Analogdesign

Jetzt entwerfen, simulieren, analysieren und optimieren Sie Analog- und Digital-Schaltkreise beliebiger Komplexität am PC - ohne aufwendige Experimentier-Hardware. ELECTINA bietet Ihnen u.a.:

- **Analog-, Digital- und Mixed-Mode-Analyse**
- **Grafik- und Netzlisteneditor** (PSpice Netlist Import)
- **Textprozessor und Gleichungseditor**
- **umfangreicher und erweiterbarer Bauteilekatalog**
- **Standard- und benutzerdefiniertes Eingangssignal**
- **DC-, AC-, Transientenanalyse, digitale Simulation**
- **Symbolische Analyse** (Formelgenerator)
- **Fourier-, Rausch-, Worstcase- und Monte-Carlo-Analyse**
- **Virtuelle Instrumente** (Multimeter, Oszilloskop...)
- **Optimierungs-Funktion** zur Bestimmung der idealen Bauteilparameter
- **anspruchsvolle Präsentation** (digitale und transiente Signalformen, Bode- und Nyquist-Diagramm...)
- **PSpice- und PCB-Export**
- **Lehrer-Supervisor-Tool**



**Fordern Sie am besten noch heute Ihre ELECTINA-Version an:**

A & L Hard- und Software, Franzensbadstr. 5,  
86199 Augsburg, Telefon: 0821/7 00 22 19  
eMail: MyHouse@t-online.de

Für eilige  
Besteller:

**Fax 0821/ 99 28 31**

## ELECTINA-COUPON

Ja, senden Sie mir (Zutreffendes bitte ankreuzen)

- ELECTINA Informationsmaterial
- ELECTINA Demoversion**  
3,5" HD, Preis: DM 19,-
- ELECTINA 4.0** (Windows, deutsche Version)  
2x 3,5" HD, 130 Seiten Benutzerhandbuch in deutscher Sprache, Preis: DM 899,- (ab 1.4.97 DM 1199,-)  
Preise inkl. MwSt., zzgl. Versandkosten.

Firma \_\_\_\_\_  
Name, Vorname \_\_\_\_\_  
Straße \_\_\_\_\_  
PLZ, Ort \_\_\_\_\_  
Datum, Unterschrift \_\_\_\_\_

**Coupon ausschneiden und einsenden an:**

A & L Hard- und Software, Franzensbadstr. 5, 86199 Augsburg

## Radio und TV

## Programmtips

Auswahl Naturwissenschaft und Technik für März 97

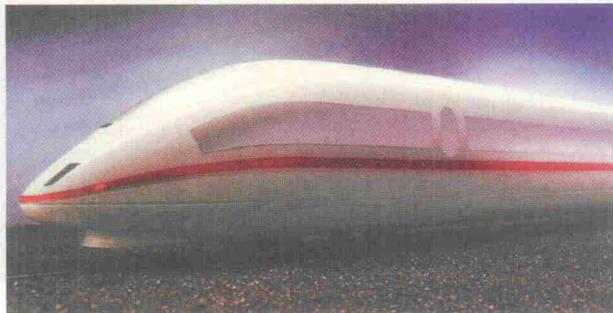


Bild: Alexander Neumeister

Fast ein Jahr lang beobachteten Kameras den Designer Alexander Neumeister, wie er dem ICE der dritten Generation und dem IC-Nachfolger ICT Gestalt verlieh. In einem Feature berichtet Deutsche Welle tv über den Zug der Zukunft: Von ersten Entwürfen an Reißbrett und Computer über den Bau von 1:10-Modellen und Modellen in realer Größe, von Tests im Windkanal bis hin zur Präsentation vor den Auftraggebern. (18. 3., 18.30 Uhr)

**Samstag, 1. 3.**

**WDR Fernsehen 14.30 Uhr**  
Computerclub: Praxis

**Sonntag, 2. 3.**

**3sat 16.00 Uhr**  
HITEC – Die Dokumentation: Kometen, Sterne, Galaxien – Die Astronomie auf dem Weg ins nächste Jahrtausend

**Montag, 3. 3.**

**3sat 16.45 Uhr**  
Naturwissenschaftliche Weltbilder: Die Urknall-Theorie

**DW-tv 17.00 Uhr**  
Feature: The Junkers 52 – Die Geschichte eines Flugzeuges (Sendung in englischer Sprache!)

**Dienstag, 4. 3.**

**D. Radio Berlin 11.00 Uhr**  
Natur und Wissenschaft: Das Radio der Zukunft – Satellitenempfang ohne Schlüssel

**N3 22.15 Uhr**  
Prisma: In 80 Sekunden um die Welt: Internet – Das Netz der Netze

**Mittwoch, 5. 3.**

**Bayer. Fernsehen 19.30 Uhr**  
Welträtsel der Wissenschaft: Geheimnis des Lebens

**WDR Fernsehen 0.30 Uhr**  
Computerclub: Praxis

**Donnerstag, 6. 3.**

**hr2 8.30 Uhr**  
Wissenswert: Internet – Bleibt das Briefgeheimnis auf der Strecke?

**Samstag, 8. 3.**

**hessen 3 19.00 Uhr**  
Computermysterien: Gespräch mit Joseph Weizenbaum

**Sonntag, 9. 3.**

**3sat 7.45 Uhr**  
Meilensteine der Naturwissenschaft und Technik: Samuel Morse und die Telegraphie

**Montag, 10. 3.**

**3sat 16.45 Uhr**  
Naturwissenschaftliche Weltbilder: 2. 'Hilfe, ich werde jünger!' – Einsteins Relativitätstheorie

**WDR Radio 5 17.05 Uhr**  
Pasta, Fußball, Pyramide – Cluster revolutionieren die Mikroelektronik. Die Visionen: Nanometergroße Halbleiter-Pyramiden als hocheffektive Laser; winzige Kohlenstoff-Makkaronis bilden leinwandgroße Flachbildschirme; kleinste Goldteilchen und Fußballmoleküle fungieren als winzige Schalter oder Transistoren für die Elektronik der Zukunft.

**3sat 21.30 Uhr**  
HITEC – Die Dokumentation: Thema: Sehen

**Dienstag, 11. 3.**

**N3 22.15 Uhr**  
Prisma: Magengeschwüre ganz ohne Streß

**Mittwoch, 12. 3.**

**DW-tv 7.00 u. 11.00 Uhr**  
Patent – Innovationen aus Deutschland

**ZDF 21.00 Uhr**  
Abenteuer Forschung. Themen: Dünen – Tödlicher Sand/ Europas Sandmeere / Physikalische Sandkastenspiele

**Donnerstag, 13. 3.**

**Deutschlandfunk 1.10 Uhr**  
Journal am Vormittag – live von der CeBIT '97

**3sat 21.40 Uhr**  
Neues ... Die ComputerShow: Sondersendung CeBIT '97

**hessen 3 23.05 Uhr**  
Aus Wissenschaft und Forschung: Magengeschwüre, ganz ohne Streß

**3sat 23.10 Uhr**  
Well Done: Beobachtungen in einer Zürcher High-Tech-Bank

**Samstag, 15. 3.**

**3sat 17.15 Uhr**  
Hannover-Messe CeBIT '97

**Dienstag, 18. 3.**

**DW-tv 18.30 Uhr**  
Zukunftswelten: Designprozeß ICE 3/ ICT

**N3 22.15 Uhr**  
Prisma: Milzbrand im Krüger-Nationalpark

**Mittwoch, 19. 3.**

**Bayer. Fernsehen 19.30 Uhr**  
Silizium – Element des Jahrhunderts

**3sat 21.00 Uhr**  
CeBIT: Abschlußbericht

**Sonntag, 23. 3.**

**3sat 16.00 Uhr**  
HITEC – Die Dokumentation: Das fraktale Unternehmen

**Montag, 24. 3.**

**3sat 16.45 Uhr**  
Naturwissenschaftliche Weltbilder: 4. Chaos-Theorie

**Donnerstag, 27. 3.**

\* Heute gibt's die neue **ELRAD**

**Freitag, 28. 3.**

**3sat 17.40 Uhr**  
Allein unter Computern? Leben im Netz – Filme und Gespräche rund um unsere multimediale Zukunft

**Montag, 31. 3.**

**DW-tv 15.30 Uhr**  
Leonardo – Das Zukunftsmagazin

## tägliche Sendungen

**Deutschlandfunk** Montag bis Freitag von 16.35 bis 17.00 Uhr, Samstag bis Sonntag von 16.30 bis 17.00 Uhr

Wissenschaft aktuell: Die Sendung beschäftigt sich wochentags mit dem Thema 'Aus Naturwissenschaft und Technik', samstags mit 'Computer und Kommunikation' und sonntags mit 'Wissenschaft im Brennpunkt'.

**N3** 13. 3. bis 19. 3., 16.30 Uhr

Sondersendung von der Hannover-Messe CeBIT '97

## wöchentliche Sendungen

**arte** Dienstag, 20.00 Uhr  
Archimedes – Das europäische Wissenschaftsmagazin

**N3** Dienstag, 22.15 Uhr  
Prisma-Magazin



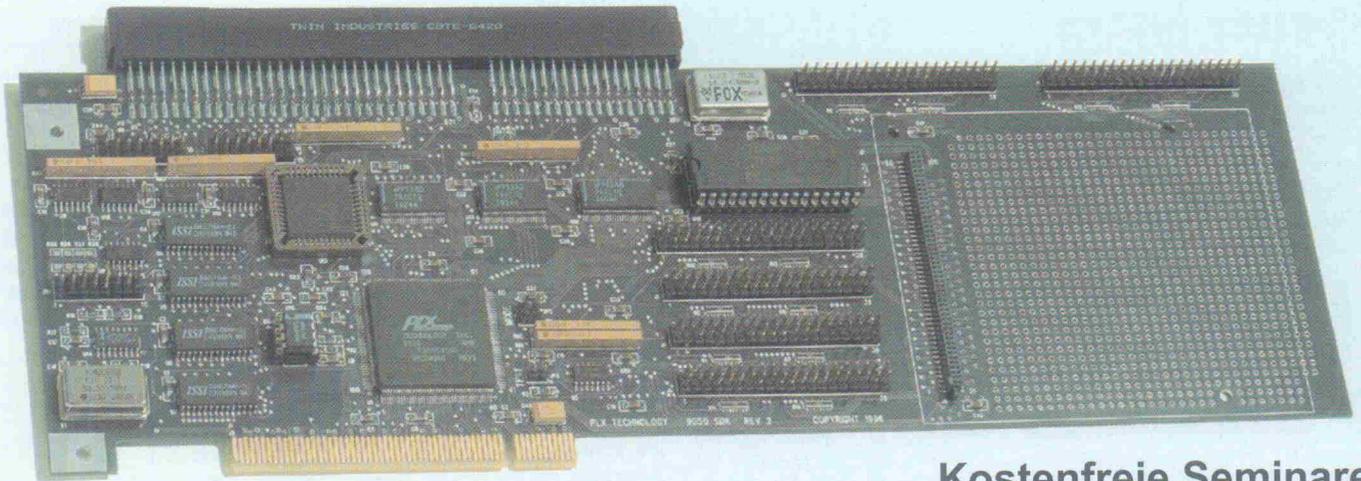
# Ihre Verbindung zu PCI und I2O

## PCI-BUS-Schnittstellenchips von PLX

	9060	9060ES	9060SD	9050	9080	9036
Direct Master	●	●			●	●
Direct Slave	●	●	●	●	●	●
DMA	2 channels		1 channel		2 channels	
Asynchronous PCI/Local Bus	●	●	●	●	●	
EEPROM Interface	●	●	●	●	●	●
Mailbox/Doorbell Registers	●	●	●		●	
Local Bus Width	32/16/8	32/16/8	32/16/8	32/16/8	32/16/8	32
Local Bus muxed/ non-muxed	●	●	●	●	●	●
Base Memory Locations	2	2	3	5	3	1
I2O Hardware Compatible					●	
3,3 and 5 Volt I/O					●	



**PCI9080**  
I2O-kompatibler PCI-Busmaster-Schnittstellen-IC für Adapterkarten und Embedded-Systeme



**PCI9050SDK Design Kit**  
mit PCI 9050  
Target-Schnittstellen-IC  
zur einfachen und kostengünstigen Adaption von ISA-Boards auf den PCI-Bus

**Kostenfreie Seminare**  
für Schaltungsentwickler zu PCI9050/9080

14. April 97 in München  
15. April 97 in Stuttgart  
16. April 97 in Frankfurt a.M.  
17. April 97 in Hamburg  
18. April 97 in Hannover

Anmeldeformular: Faxabruf: 08765/9302-130320

**SCANTEC** Scantec GmbH, 82152 Planegg  
Tel.(089)899143-0, Fax (089)8576574  
<http://www.scantec.de>

Topas electronic GmbH, 30179 Hannover  
Tel.(0511)96864-0, Fax (0511)96864-64  
<http://www.topas.de> **TOPAS**

## Intermetall auf CD

Mit der Technical Product Documentation gibt die ITT Semiconductor Group Informationen zu Hall-Sensoren sowie integrierten und diskreten Halbleiterschaltungen auf CD-ROM heraus. Die CD liefert neben Typenlisten für die Bauteilauswahl zusammenfassende Textinformationen über die einzelnen Produkte sowie komplette Datenblätter. Applikationshinweise vermitteln Wissenswertes zu den Einsatzmöglichkeiten, die in Anwendungsbereichen wie Audio/Video, Multimedia, Steuerungstechnik, Automatisierung oder Computer-Peripherie liegen. Die Auswahl der bei ITT verfügbaren CMOS-Hall-Sensoren wird separat als eigener Produktbereich präsentiert. Abgerundet ist das Ganze mit Informationen über das Unternehmen selbst, wobei sich auch eine internationale Liste

mit Bezugsquellen für ITT-Bauelemente findet. Daten lassen sich als PDF-Files mit PCs unter Windows sowie mit Apple-Macintosh-Rechnern auf den Bildschirm holen. Erhältlich ist die CD über ITT-Distributoren. Direkten Kontakt und Produktinformationen gibt es zudem im WWW.

ITT Semiconductors Group  
Intermetall  
Hans-Bunte-Straße 19  
Postfach 840  
79008 Freiburg  
☎ 07 61/5 17-0  
☎ 07 61/5 17-21 74  
⚡ <http://www.itt-sc.de>  
✉ [info@itt-sc.de](mailto:info@itt-sc.de)



## Daten für Analoges

Als Hersteller von Analog-ICs offeriert Linear Technology im Web ein umfassendes Informationsangebot zur kompletten Palette der hauseigenen Produkte. Die verfügbaren Informationen umfassen unter ande-

Blick auf die erste Seite des betreffenden Dokuments möglich. Das gezielte Auffinden einer Information unterstützt eine komplexe Suchmaschine. Die Parametrierung eines Suchlaufs erfolgt in unterschiedlichen Formularen – je nach dem, in welcher Rubrik des Webangebots man sich gerade befindet. Im Direktkontakt lassen sich per Dialogformular auch Bauteilmuster, Datenblätter, Firmenschriften sowie Linear View, eine CD-ROM mit Produktinformationen und Applikationstips, anfordern.

Linear Technology GmbH  
Oskar-Messter-Straße 24  
85737 Ismaning  
☎ 0 89/96 24 55-0  
☎ 0 89/96 31 47  
⚡ <http://www.linear-tech.com> oder  
<http://www.linear-tech.com/public/cdrom.html> (CD-Anforderung)



rem Datenblätter, Applikationsbeschreibungen und die Artikel der beiden regelmäßig herausgegebenen Firmenpublikationen LT Magazine und LT Cronicle. Daten kommen auf Wunsch als PDF-File zum Anwender. Um Zeitaufwand für das Herunterladen unnötiger Daten zu ersparen, ist vor dem Transfer einer PDF-Datei jeweils ein direkter prüfender

## Peripherie-Chips via Japan

Die Firma Sony hat für ihren Bereich Halbleiter eine neue Homepage im WWW eingerichtet. Über die japanische Webadresse des Konzerns gelangt man an Informationen über insgesamt mehr als 700 Halbleiterbausteine für die Rechner- und weitere integrierte Bauelemente. Das englischsprachige Angebot untergliedert sich in die drei Rubriken Produkte, Information und Technologie. Letztere bietet zum Beispiel technische Informationsschriften im PDF-Format für Adobes Acrobat Reader an, und für Entwickler bieten sich Texte über den Stand aktueller Halbleitertechnologien. Ein virtueller 'Ausstellungsraum' ist in Vorbereitung, bis Redaktions-



schluß war aber leider noch kein Zutritt möglich. Die Rubrik Information birgt schließlich allgemeineres Material, zum Beispiel jüngste Presseinformationen sowie Infos über Ausstellungen und Messetermine.

Sony Computer Peripherals Components Europe  
Landsberger Straße 428  
81241 München  
☎ 0 89/8 29 16-4 42  
☎ 0 89/8 29 16-4 44  
⚡ <http://www.sony.co.jp/ProductsPark/Professional/SC-HP/>

## Gesammelte Werke

Den Zugriff auf eine recht üppige Ansammlung elektronischer Datenblätter und Dokumentationsunterlagen für Halbleiter bietet das französische TDS-Net. Insgesamt stehen derzeit Infos über die Produkte von 31 Halbleiterherstellern auf über 70 000 Seiten bereit, wobei die Inhalte aus 88 verschiedenen CD-ROM-Katalogen und -Produktpräsentationen in einer Online-Datenbank zusammengefaßt sind. Die Quellen der Daten reichen von A wie Actel über H wie Hewlett-Packard, M wie Maxim und Motorola bis zu X wie Xilinx.

Die Zugriffsberechtigung im TDS-Net ist leider nicht gratis zu haben. Die Gebühren richten sich nach der Dauer des beantragten User Accounts und liegen beispielsweise bei 37,50 US-\$ für drei Monate. Der entsprechende Antrag steht im Web als Formular bereit und muß per Post oder Fax zurückgeschickt werden. Ein kostenfreier Testzugang läßt sich hingegen direkt über das Web einrichten.

TDS-Net  
BP32  
F-83180 Six-Fours, Cedex  
☎ +33-4 94/34 29 78  
⚡ <http://www.tds-net.com>

## Handwerksmesse

In ihrer 'greifbaren' Ausgabe findet die 49. Internationale Handwerksmesse in der Zeit vom 8. bis zum 16. März in München statt. Ihr virtuelles Pendant im Internet bringt es hingegen auf eine Dauer von einem Jahr und ist seit Anfang Februar im WWW erreichbar. Unter dem Namen I.H.M.-Online stehen ausführliche Informationen zum Messeprogramm, den vertretenen Pro-

dukten, Branchen und Ausstellern bereit. Nach Themengruppen strukturiert, lassen sich dabei auch ganz gezielt bestimmte Bereiche der Messe 'durchforsten'.

GHM Ges. für Handwerksausstellungen und Messen mbH  
Postfach 120528  
80032 München  
☎ 0 89/51 98-1 34  
☎ 0 89/51 98-1 86  
⚡ <http://www.ihm-online.de>  
✉ [messe@ghm.de](mailto:messe@ghm.de)

4.

**DESIGN & ELEKTRONIK**

PRODUKTE UND KNOW-HOW FÜR DEN ELEKTRONIK-ENTWICKLER

**ENTWICKLER-FORUM****BATTERIEN UND LADEKONZEPTE****10. APRIL****8.00 - 18.00 UHR**

PARK HILTON, MÜNCHEN, AM TUCHERPARK

VORTRAGSREIHE · AUSSTELLUNG

FORUMSBAND · EXPERTENRUNDE

Preis: DM 280.-- (Studenten DM 140.--, jeweils zzgl. MwSt.)

**VORTRAGSTHEMEN:**

Moderne Batterietechnologien

Sicherheitsaspekte

Smart-Battery-Systeme

Markt- und Entwicklungstrends

Konsumer- und Gerätebatterien

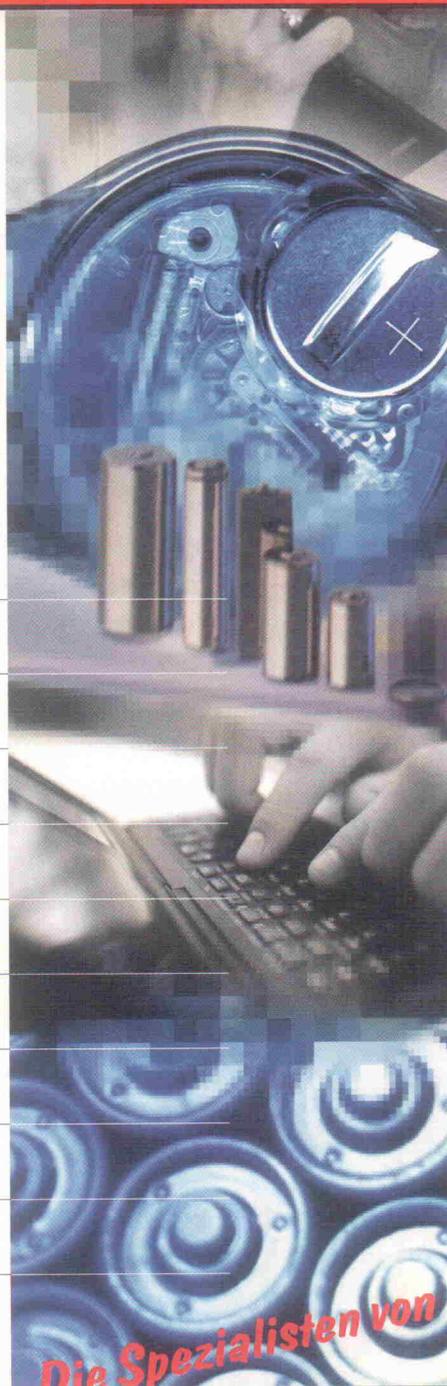
Aktuelle Ladekonzepte und Lade-ICs

Superanforderungen an Akkus

Low-Power-Design mit Photovoltaik

Recyclinggerechtes Entwickeln

Brennstoffzellen im Konsumerbereich

**AUSSTELLER:**

Accucell  
 ALD Vacuum Technologies  
 Analog Devices  
 Arizona Microchip  
 Beck  
 BIG Battery Innovation Group  
 BTI  
 CED-Ditronic  
 Duracell  
 Fraunhofer ISE  
 Friwo Gerätebau  
 Geyer Electronic  
 GP Battery  
 Mack Elektronik  
 Mikron  
 Motorola  
 National Semiconductor  
 Panasonic  
 Philips Semiconductor  
 Photronics Solartechnik  
 PREMA  
 RRC Computer  
 Saft Nife  
 Sanyo Energy  
 Semtech  
 SGS-Thomson Microelectronics  
 Tekelec Airtronic  
 Varta  
 ZSW

*Die Spezialisten von***DESIGN & ELEKTRONIK**

PRODUKTE UND KNOW-HOW FÜR DEN ELEKTRONIK-ENTWICKLER

EINFACH AUSFÜLLEN UND FAXEN

**ANMELDEFAX: 089/46 13-139**

ENTWICKLERFORUM BATTERIEN UND LADEKONZEPTE

NAME .....

VORNAME .....

FIRMA .....

ABTEILUNG .....

STRASSE .....

PLZ .....

ORT .....

TEL. ....

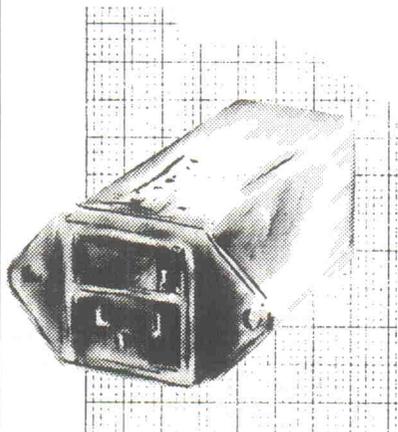
FAX .....

DATUM, UNTERSCHRIFT .....

Die Preise verstehen sich zuzügl. der gesetzl. MwSt. In diesem Betrag enthalten sind ein Forumsband, Mittagessen u. Getränke. Studenten bitte Immatrikulationsbescheinigung beilegen. Die Rechnungsstellung erfolgt mit der Anmeldebestätigung. Bei Stornierung der Anmeldung bis 10 Tage vor Veranstaltungsbeginn erheben wir eine Bearbeitungsgebühr von DM 100.-- (zzgl MwSt), bei späterer Absage wird die gesamte Tagungsgebühr fällig.  
 Informationen: Ina Schwabe · DESIGN & ELEKTRONIK · Hans-Pinsel-Str. 2 · 85340 Haar · Tel: 089/4613-5071 · EMail: is@mutred.magnamedia.de

**MAGNA**  
 MEDIA

**Ich will endlich  
keine Störungen  
mehr.**



**Verständlich.**  
Wir helfen Ihnen  
mit Knowhow  
und Entstörbauteilen  
von  
Konfektronic  
gerne bei  
der Analyse  
und  
Behebung  
Ihrer EMV-Sorgen.



**Konfektronic.**  
Störungsfreies  
Leben.

**datec**

Erfrischend aktiv in der Elektronik...

datec Elektronik Vertriebs GmbH  
Tel.: 089/74 51 30-40  
Fax 089/74 51 30-99

**EMV Dresden**  
**04.- 06.03.97**  
**Stand 113**

### Universal-Programmier-Gerät ALL-07

Für E(E)PROM, BPROM, PAL, GAL, PLD, MEM-Test, µPU 8748/51-, Z8-Serie, IC-Test u.v.m. - über 100 versch. Adapter lieferbar z.B.: MACH-Serie, ICCARD, PLCC, SIP/SIM-Test, GANG

ALL07-DR40 DM 1736.50

- Anschluß an Drucker-Schnittstelle
- internes Netzteil 110...240V-
- inkl. Zusatzkarte für LPT

ALL07-PC40 DM 1552.50

- Anschluß über Spezial-Buskarte
- Spannungsvers. über Buskarte
- inkl. Buskarte

**auch mit 48-  
Pin-Sockel  
lieferbar**



### Emulatoren für ST62x von SGS-Thomson / PIC von Microchip

#### DSE-1657 / 71 / 74 / 662

##### Unterstützte Prozessoren:

- DSE1657: die PIC16C5x-Familie
- DSE1671: PIC16C61, PIC16C71
- DSE1674: PIC16C62 / 63 / 64 / 65  
PIC16C72 / 73 / 74
- DSE16622: die PIC16C62x-Familie

#### DSE-622 / 626

##### Unterstützte Prozessoren:

- DSE622: ST6210 / 15, ST6220 / 25
- DSE626: ST6260, ST6265

- DSE arbeitet auch ohne angeschlossenes Zielsystem
- Alle Interrupts, I/O und Speicher stehen vollständig zur Verfügung, kein Verbrauch für Emulationszwecke, keine eingefügten Wait-States
- Windowsoberfläche, Unterstützte Dateiformate: Binary, Intel-HEX, COD
- Anschluß über die serielle Schnittstelle des PCs, bis zu 115 kBaud
- Abmessungen: max. 215 x 100mm, Länge des POD-Kabels: 20cm



**Real-Time  
In-Circuit  
Emulatoren  
für Profis**

Wir akzeptieren: VISA, MasterCard

**HLERS**  
EDV SYSTEME GmbH

Lieferung ab Lager  
alle Geräte getestet  
kostenloser Update-Service über Mailbox  
Egerlandstr. 24a, 85368 Moosburg  
☎ 08761 / 4245  
FAX 08761 / 1485 Mailbox 62904  
e-mail to: 100270.1035@compuserve.com

Ulrike Kuhlmann

# Schlußverkauf

## Abkündigung von CPLDs

**Was hat der Winterschlußverkauf mit Elektronik zu tun? Eigentlich nichts, denn schließlich geht es beim WSV nicht um Hardware, Software, Bits oder Bytes, sondern darum, die Regale zu leeren und das Geschäft mit potentiellen Kunden zu füllen.**

Trotzdem lassen sich Parallelen ausmachen, betrachtet man die Marketingstrategien der Halbleiterindustrie. Auch hier werden potentielle Kunden mit Super-Sonderkonditionen umworben. Sind die Interessenten erst einmal ins Netz gegangen, deckt sich das angebotene Produkt oftmals nicht ganz mit den Kundenbedürfnissen. Aber die Hersteller haben ja glücklicherweise noch etliche Alternativen zur Hand. Die Auswahl ist zwar nicht so preisgünstig, bietet aber allemal die gewünschten Features.

Nachfolgebaustein bereit (den EPX880), der jedoch erst ein halbes Jahr später von der entsprechenden Software (PLD-shell) unterstützt wurde. ELRAD nahm das technologisch interessante Projekt wieder auf – natürlich nicht, ohne sich vorher zu vergewissern, daß sowohl Software als auch Bausteine weiterhin verfügbar sind und von Altera unterstützt werden. Doch das Schicksal zeigte sich unerbittlich: Nach Drucklegung des letzten Artikels in Heft 2/97 war auf der Homepage des PLD-Herstellers zu lesen, die FLASHlogic-Familie werde *komplett* abgekündigt.

## Bis daß der Tod ...

Diese Herangehensweise ist nicht weiter verwerflich – alle machen das so. Anders sieht's erst aus, wenn die Kunden quasi gezwungen werden, auf ein anderes Produkt umzusteigen. Nämlich dann, wenn es den eingesetzten Baustein eines Herstellers nicht mehr gibt: End-of-Life-Cycle nennt man so etwas – oder eben Auslaufmodell (mit dem Unterschied, daß solche Auslaufmodelle anders als im WSV nicht reduziert werden).

Im Marktsegment der programmierbaren Logik sind solche IC-Abkündigungen nicht eben selten. So hat der kalifornische PLD-Anbieter Altera jüngst ELRAD-LeserInnen und -RedakteurInnen nach dem Abschluß einer Artikelserie 'ins Nichts tapfen lassen'. 'Test the FLASH' lautete der Titel des ELRAD-Projektes – ein Evaluationboard für Alteras FLASHlogic-ICs. Bereits im vergangenen Frühjahr mußte das Projekt 'auf Eis gelegt' werden, weil Altera die auf dem Board befindlichen CPLDs (EPX740 und 780) kurzerhand abkündigte. Allerdings hielt man einen

Nun ja, wir werden es verschmerzen, und die geeigneten LeserInnen sicher auch. Denn immerhin konnten alle Beteiligten einiges lernen – wenn auch nicht umsetzen.

## Lieb und teuer

Die generelle Auswirkung solcher Maßnahmen liegt jedoch auf der Hand: Laufen kleine CPLDs aus, müssen Entwickler auf die größeren (und oft auch teureren) ICs umsteigen. Für die Hersteller macht das immer Sinn, für viele Anwender ergeben sich mit der Zeit ebenfalls Vorteile, aber für etliche Entwickler ist so etwas einfach ärgerlich. Denn Baustein-Support hat etwas mit Zuverlässigkeit zu tun: man 'baut' auf einen Anbieter. Zieht der dann den Boden weg, sind oftmals zwar ungefähr gleichwertige Alternativen zur Stelle, aber selten gleiche Konditionen. In der Folge muß nicht nur der teurere Baustein eingesetzt werden, sondern oft auch ein Platinen-Redesign erfolgen.

Der derzeitige Marktführer Xilinx, stärkster Mitbewerber von

## Kein FLASH bei Altera

Altera hatte die FLASHlogic-Technologie nebst Software vor zweieinhalb Jahren von Intel gekauft. Der Prozessoriehe zog sich damals aus dem PLD-Geschäft zurück. Der Herstellungsprozeß für diese CPLDs war und ist Intel-Know-how – die Bausteine werden bis heute bei Intel gefertigt. Auch die PLDshell ist eine Intel-Entwicklung. Eine Überarbeitung von Hardware und Software unter solchen Umständen ist extrem schwierig. Sollte Altera also die Problematik beim Zukauf des fremden Produktes unterschätzt haben? Kaum anzunehmen, denn schließlich war die Intel-Logik dem Unternehmen 40 Millionen Dollar wert.

Die FLASHlogic-Bausteine sind so uninteressant nicht: sie basieren auf Flash-EPROM-mit 'unterlegten' SRAM-Zellen – ein Merkmal, was sie von allen am Markt befindlichen CPLDs unterscheidet. Auch die Entwicklungssoftware PLDshell bietet einige bemerkenswerte Features.

Von Altera war zu erfahren, daß es sich bei der Abkündigung um eine reine Busineß-Entscheidung handele. Der Umsatz mit der Bausteinfamilie sei gemessen am Aufwand nicht rentabel. Außerdem wolle man sich zukünftig auf die komplexeren Bausteine der Flex-Serien 8000 und 10k konzentrieren.

Altera, läßt im CPLD-Bereich ebenfalls 'auslaufen'. Nach dem Aufkauf der Firma Plus Logic im Jahr 1993 kündigte man bereits gut zwei Jahre später die (von Plus Logic entwickelten) 7200er CPLDs ab; es ist nur eine Frage der Zeit, bis auch die

7300er aus dem Angebot genommen werden. Zwar schaffte Xilinx gleichwertigen Ersatz: mit den 7300ern für die 7200er-Serie (und zukünftig durch die 9500er anstelle der 7300er-Familie). Allerdings mangelte es bereits beim 7200/7300er-Aus-

tausch an der konsequenten Umsetzung – von Pinkompatibilität bei gleicher Logikdichte keine Spur.

## Klassenkampf

Im CPLD-Bereich scheint die Abkündigungstendenz von Bausteinen insgesamt stärker, als bei den FPGAs. Dies liegt zum Teil darin begründet, daß die niedrigkomplexen PLDs (abgesehen von Xilinx-LCAs) länger am Markt sind als die 'großen' FPGAs. Außerdem erhoffen sich viele PLD-Anbieter im oberen Komplexitätsbereich (> 50 000 Gatter) mehr Entwicklungspotential und damit auf Dauer höhere Umsätze. Wie hart die Konkurrenz insgesamt ist, wird auch daran deutlich, daß sich etliche Unternehmen gänzlich aus dem PLD-Busineß zurückgezogen haben. Zu nennen wären hier beispielsweise GEC-Plessey, ICT, Intel, National Semiconductor, Texas Instruments, Toshiba und zeitweise auch Philips. Die Firma Lattice Semiconductor wartet bezüglich 'Auslaufmodelle' mit einem beeindruckenden Statement auf: Das Unternehmen hat

in seiner 13jährigen Geschichte noch keinen einzigen Baustein aus dem Programm genommen. Dies soll sich laut Lattice auch zukünftig nicht ändern. Auch der PLD-Bereich der Firma AMD, der jetzt eigenständig unter dem Namen Vantis firmiert, hält recht kontinuierlich am bestehenden Angebot fest. Außerdem verspricht die Pinkompatibilität von AMD-CPLDs unterschiedlicher Dichte nicht nur bei Logikengpässen einen recht problemlosen Übergang zur nächsten MACH-Familie – die Auswirkung von End-of-Life-Zyklen scheint sich deshalb in Grenzen zu halten.

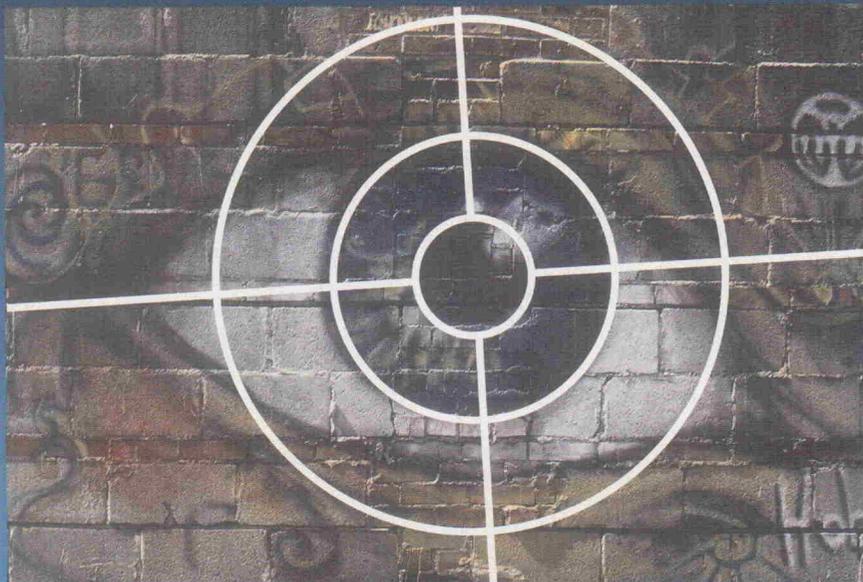
## Fazit

Entwickler sollten in jedem Fall vor der Entscheidung für einen PLD-Anbieter nicht nur Bausteinarchitektur, herrschende Preispolitik, Verfügbarkeit oder Software- und Hardware-Support betrachten, sondern auch die Kontinuität selbiger Anbieter beobachten. Besonders gute Präsenz, eine starke Marktposition oder günstige Preise scheinen hierbei als Kriterien nicht auszureichen. *uk*

# Fassen Sie Ihr Ziel ins Auge! WELTNEUHEIT

## Schaltplan, Mixed mode Simulation, Platine, EMV-Analyse

Ab jetzt können Sie Ihre Leiterplatten mit nur einem CAE-System entwickeln. Vergessen Sie das mühsame Erlernen unterschiedlicher Bedienoberflächen oder wochenlange Einarbeitungszeit. **TARGET 2001!** *design station* ist das weltweit erste Programm, das Schaltplan, Simulation, Platine, Autoplacing/-routing und die immer wichtiger werdende EMV-Analyse mit einer gemeinsamen Datenbasis (Echtzeit-Datenintegration) und der 32-Bit-Power von Windows 95/NT verbindet. Die Basisprodukte Euro/Eco/Profi lassen sich individuell mit der Mixed-mode Simulation, der EMV-Analyse und dem Shape based Autorouter für jedes Budget aufrüsten. Von 298,- bis 11.000,- DM, zzgl. MwSt.



### HIGHLIGHTS

- 32-Bit Power
- Deutsches Programm mit nur einer Bedienoberfläche
- Analog-Digital-Simulation SPICE kompatibel
- EMV-Analyse
- 100% Ripup & Retry
- Shape-based Autorouter
- Autoplacer
- Echtzeit-Datenintegration
- Echtzeit-Masseflächen (keine Berechnungszeit!)
- Drag & Drop Bibliotheksverwaltung
- Offene Datenstruktur
- Gerber-Viewer
- Eagle aufwärts kompatibel
- Cross Probe for/back
- Isolationsfräsen
- 10 Jahre CAD-Entwicklung
- 4. Generation Windows



13.-19.03.1997  
Halle 20, Stand B06

Ing.-Büro FRIEDRICH Tel.: 0 66 59 / 919 444  
Am Schwarzen Rain 1 Fax.: 0 66 59 / 919 445  
D-36124 Eichenzell Mailbox: 0 66 59 / 919 446

[www.ibfriedrich.com](http://www.ibfriedrich.com)

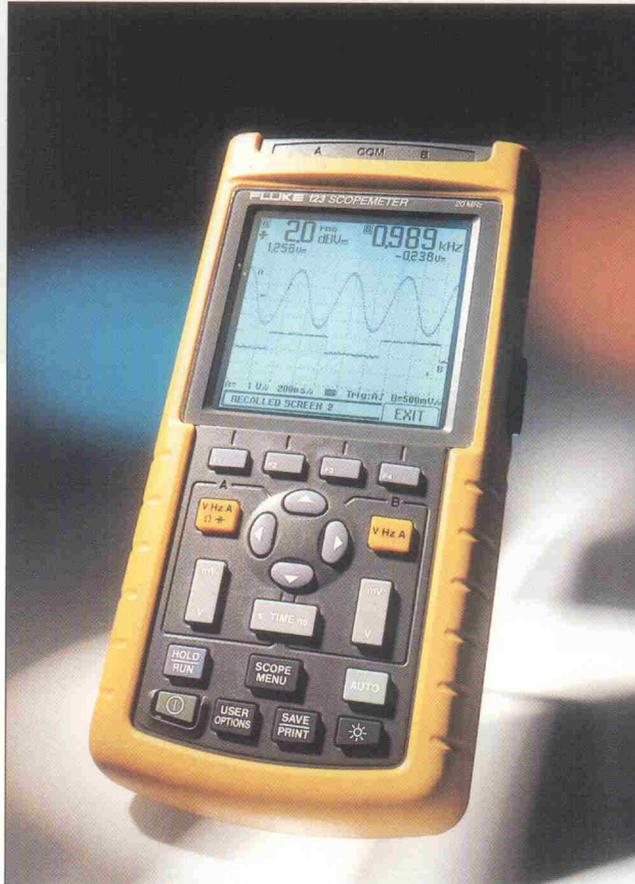
Schweiz: UTEC ENGINEERING  
Amselweg 3  
CH-4914 Roggwil  
Tel.+Fax: 00 41 / 62 929 00 57  
e-mail: utec@bluewin.ch



# Service-Multi

## Industrial ScopeMeter Fluke 123

PreView



### Detlef Stahl

Wie der Beiname bereits vermuten läßt, ist das jüngste Mitglied von Flukes ScopeMeter-Familie insbesondere auf die Bedürfnisse von Servicetechnikern in verschiedensten Industriebereichen zugeschnitten. Ob sich dabei die Typennummer allein aus der Baureihenchronik ergibt, oder ob '1-2-3' auch als Synonym für 'flotte Meßwerterfassung' zu verstehen ist, sollte sich in einem Anwendertest klären.

**B**ei dem Modell 123 handelt es sich um den aktuellsten Vertreter aus der ScopeMeter-Reihe von Fluke. Das Meßgerät enthält zum einen ein Multimeter, das für sich genommen bereits eine erstaunliche Fülle an Meßfunktionen bietet. Daneben steht ein digitales Speicheroszilloskop (DSO) mit zwei Kanälen und 20-MHz-Bandbreite zur Verfügung.

Für jeden Eingang werden auf dem Display numerische Anzeigen für die beiden jeweils zuletzt gewählten Meßfunktionen eingeblendet. Darunter erscheint der Verlauf der per DSO aufgenommenen Signale als Grafik.

Zur Anbindung an einen PC ist eine optisch entkoppelte RS-232-Schnittstelle vorhanden. Für ihre Verwendung ist das optionale Windows-Programm

'Fluke View' erforderlich. Allerdings ist die Schnittstelle darüber hinaus auch für die Ankopplung einer ebenfalls

optionalen 'isolierten Trigger-einheit' einsetzbar.

Ein Akku-Pack versorgt das Gerät im Betrieb für etwa sechs Stunden mit Energie. Ebenso wie die Akkus, ein passendes Netzteil und eine Bedienungsanleitung mit knapp 80 A5-Seiten, gehören drei spezielle Meßleitungen zum Lieferumfang des 123. Die Meßleitungen bieten zunächst einfache Prüfspitzen, lassen sich mit den beiliegenden Anschlußadaptern aber auch mit drei isolierten Krokodilklemmen oder zwei Tastkopfspitzen, jeweils inklusive eines separaten Masse-Klips, einsetzen. Zudem gehören BNC-Adapter zum Standard. Für die beiden Signaleingänge am Gerät finden sich koaxiale, aber hausgemachte 'nicht-BNC-Buchsen'. Dennoch lassen sich an die beiden Signaleingänge und den separaten Masseanschluß isolierte 4-mm-Stecker anschließen. In jedem Fall beträgt die maximale Eingangsspannung 600 V, und hierfür sind auch die Meßspitzen ausgelegt.

### Multifunktion

Das neueste ScopeMeter beherrscht auf dem ersten Kanal insgesamt 16 Meßfunktionen eines Multimeters (Tabelle). Mit Ausnahme der Widerstands- und Kapazitätenmessung sowie dem Dioden- und Durchgangstests ist der zweite Kanal mit den selben Möglichkeiten ausgestattet. In den Display-Menüs für jede Meßart bieten sich vielfältige zusätzliche Funktionen an – über die sich das Handbuch im Kapitel zum Multimeterbetrieb fast

### Multimeter-Basisfunktionen

Funktion	Meßbereiche
Gleichspannung VDC	0,5 / 5 / 50 / 500 / 1250 V
Effektivspannung VAC	0,5 / 5 / 50 / 500 / 1250 V
Effektivspannung VAC+VDC	0,5 / 5 / 50 / 500 / 1250 V
Pegel	0 dB = 1V / 1mW an 50 Ω o. 600 Ω
Widerstand	500 / 5k / 50k / 500k / 5M / 30M Ω
Durchgangstest	akustische Signale, R < 30 Ω
Diode	2,8 V / 0,5 mA
Kapazität	50n / 500n / 5µ / 50µ / 500µ F
Frequenz	1 / 10 / 100 / 1k / 10k / 100k / 1M / 10M / 40M Hz
Strom	mit option. Stromzange, 1 mA/A...1 V/A
Temperatur	mit option. Temperaturfühler, 1 mV/K
Spitzenwert	0,5 / 5 / 50 / 500 / 1250 V
Tastverhältnis	2 %...98 %
Impulsbreite	15 Hz...30 MHz
Crestfaktor	1...10
Phase	A zu B / B zu A, 0 ...359 °

vollständig ausschweigt. Allerdings ist die Bedienung in diesem Bereich derart übersichtlich, daß es kaum weiterer Erläuterungen bedarf. Zudem ergeben sich diese Funktionen im DSO-Betrieb fast nebenbei.

Für das Oszilloskop gibt Fluke zwar eine Bandbreite von 20 MHz an, doch damit ist wohl allein die Bandbreite des Analogpfads gemeint. Die tatsächliche Summenabtastrate geht aus dem Handbuch nicht klar hervor. Angegeben sind hier etwa eine 'Abtastrate bei gleichzeitiger Benutzung beider Kanäle' von 25 MS/s für Ablenkungen von 1 µs/div... 5 ms/div oder 5 MS/s bei 10 ms/div... 60 s/div. Zudem ist eine 'Äquivalentabtastrate' von bis zu 1,25 GS/s bei repetierenden Signalen spezifiziert.

Fluke verspricht bei Benutzung des 123 schnelle und sichere Fehleranalysen. Wesentlich hierzu beitragen soll eine 'Auto'-Funktion in Verbindung mit einer leistungsfähigen Triggerfunktion. Wie Fluke verlautbarte, wurden zur Umsetzung der gewünschten Funktionalität eigens einige spezielle ASICs gefertigt. So wirken im analogen Teil der Schaltung Akquisition- und Trigger-Chips, die zusammen mit Philips-Semiconductors entwickelt wurden, und in Zusammenarbeit mit Motorola kam ein sogenannter FlexCore-Chip für die digitale Aufbereitung der aufgenommenen Signale zustande.

## Grobe Bosheit

Natürlich sollte der mit so viel Aufwand realisierte Auto-Trigger im Test ausprobiert werden. Hierbei kam ein Miniatur-Testgenerator zum Einsatz, den Philips einst entwickelt hatte, um die spezifischen Vorteile analoger und digitaler Oszilloskope zu verdeutlichen. Aus drei Frequenzen von zirka 470 kHz, 550 Hz und 280 Hz erzeugt dieses Kit folgende Testsignale: AM (470 kHz / 280 Hz) mit einstellbarer Modulation, 470-kHz-Rechteck mit Unterbrechungen (550 Hz / 280 Hz), überlagerte Impulse von 550 Hz und 280 Hz sowie schnelle Nadelimpulse mit 550 Hz.

Bei allen diesen Signalen sorgte die Auto-Funktion für 'stehende' Signalverläufe. Generell gesehen wird durch die Triggerautomatik eine differenzier-

te Einstellung einzelner Ablenkparameter zumindest stark erleichtert. Bei dem 'doppelt-gestörten' Rechteck wurden die 280-Hz-Lücken zwar gut dargestellt, diese sind aber aus den 470 kHz heruntergeteilt. Die 'asynchronen' 550-Hz-Aussetzer ließen sich hingegen nur erkennen, wenn man wußte, daß sie vorhanden waren.

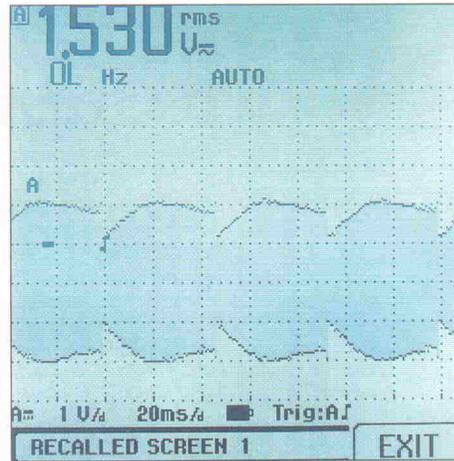
Zu den weiteren immer wieder gern herangezogenen Testsignalen zählt der DMX-512-Datenstrom. Hierbei handelt es sich um ein maximal 512 Byte langes serielles Datenprotokoll vom Format 8N1, bei dem jedes Datenpaket mit einem Break beginnt. Die Auto-Funktion brachte hier mehrere Datenpakete zur Anzeige und setzte den (im Display eingeblendeten) Triggerpunkt auf den Break. Ein Zoom des Anfangsbereiches war ebenfalls problemlos möglich. Einer gezielten Untersuchung einzelner Bytes entzog sich das Signal jedoch hartnäckig – hierfür wäre eine zweite Zweibasis unumgänglich gewesen.

Die Triggerautomatik sollte sich schließlich auch am Liebling jedes Audio-Technikers, einem Burst-Signal, versuchen. Unterhalb von 10 Hz versuchte sie dabei zwar, für Hoch- und Niederpegelanteile unterschiedliche Ablenkfaktoren einzustellen, ansonsten ergaben sich aber auch hier kaum nennenswerte Kritikpunkte.

## Bedienung

Vorab: einen derart umfangreichen Pool an komplexen Funktionen, wie ihn das ScopeMeter 123 bietet, über nur 20 Tasten nutzbar zu machen, ist ein hochgestecktes Ziel. Bei (nur) vier dieser Tasten handelt es sich um Softkeys, die je nach Gerätestatus ihre Funktion ändern. Alle Ablenkparameter sind mittels Wipptaster direkt zugänglich, und zu den numerischen Anzeigefunktionen verzweigt pro Kanal je eine 'Multimeter'-Taste.

Die Bedienung der teilweise etwas weit verzweigenden Menüs ist zwar in einigen Details ein wenig gewöhnungsbedürftig, bleibt aber immer übersichtlich. Wünschenswert wäre vielleicht noch eine Bedienfunktion, mit der sich die Anzeige eines Kanals über einen Tastendruck direkt auf Massepotential bringen läßt –



Automatisch getriggerte Aufnahme eines Bursts im Scope-Display.

etwa um Offsets im Meßsignal sofort zu erkennen.

Nicht erwähnt wurden bisher die Schärfe und die Leuchtkraft der verwendeten Anzeigeeinheit, deren Darstellungsleistung wirklich beeindruckend ist. Leider kann hier nicht detailliert auf die Vielzahl der einzelnen Gerätefunktionen eingegangen werden. Erwähnt werden sollen aber zumindest noch die Möglichkeit, zehn Geräteeinstellungen sowie zwei komplette Schirmbilder im ScopeMeter abzuspeichern, sowie der, ähnlich einem Datenschreiber, 'Rollmodus', der längere Scope-Aufzeichnungen mit maximal 60 s/div gestattet.

## Fazit

Die erklärte Zielsetzung der Entwickler, ein leicht zu bedienendes Multifunktionsmeßgerät zu entwickeln, mit dem sich durch wenige Handgriffe –

praktisch 'per Tastendruck' – relevante Meßwerte zur Anzeige bringen lassen, ist im Großen und Ganzen erreicht worden.

Warum Fluke dem Alleskönner aber im Trigger-Menü Funktionen verlihen hat, die sich wohl jeder Radio- und Fernsehtechniker wünscht, bleibt offen. Im Industriebereich erscheint die frequenz- oder drehzahlunabhängige Darstellung einer oder mehrerer Signalperioden jedenfalls wichtiger als die korrekte Abbildung einer PAL-, NTSC oder SECAM-Zeile. Aber: bei einem Verkaufspreis von 1680 DM zuzüglich Mehrwertsteuer wollte man sich wohl trotz 'industrial' auch noch andere Kundenkreise eröffnen – und das zurecht. *kle*

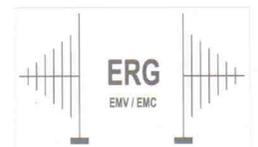
Fluke Deutschland GmbH  
Heinrich-Hertz-Straße 11  
34123 Kassel  
☎ 05 61/95 94-2 42  
☎ 05 61/95 94-2 39  
✉ info@ks.de.fluke.nl



**ERG - Elektrotechnische Revisionsgesellschaft mbH & Co. Prüf- und Zertifizierungsstelle EMV Testzentrum**

### Unsere Highlights zum Jahresanfang '97:

- Erweiterung der Zulassung als GS-Prüfstelle auf Haushaltsgeräte
- Mobile Meßeinrichtungen für
  - Oberwellen (EN 61000-3-2),
  - Flicker (EN 61000-3-3),
  - Spannungsunterbruch / -variation (EN 61000-4-11)



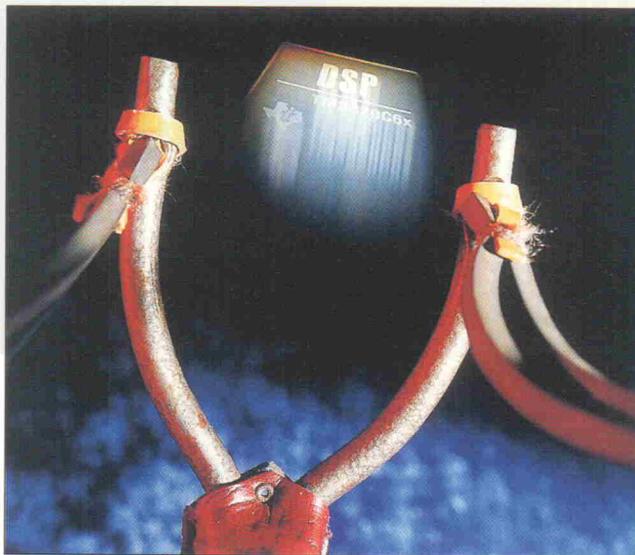
**Infos:** ERG - Elektrotechnische Revisionsgesellschaft mbH & Co.  
Reetzstraße 58, 76327 Pfinztal  
Tel: 07240 - 6320 bzw. 6322 Fax: 07240 - 6311

**Besuchen Sie uns auf der EMV Dresden Stand 116**

# Der goldene Schuß

## TMS320C6201: Texas Instruments erster C6x-DSP

Entwicklung



Andreas R. Bayer

Texas Instruments will mit seiner neuen C6x-Familie nicht nur seinen Teil zum all-gemeinen DSP-Boom beisteuern, sondern gleich ganz neue Maßstäbe setzen. Grund genug, einen genaueren Blick auf den ersten Vertreter der C6x-Klasse, den TMS320C6201 zu werfen.

**G**roße Sprüche sind in der Elektronikindustrie gängige Praxis bei der Ankündigung neuer Produkte. Häufig genug haben sich die Halbleiterhersteller mit der frühzeitigen Veröffentlichung von 'Target Specifications' schon in die Situation manövriert, interessierte Kunden auf das nächste Quartal zu vertrösten – und das jahrelang. Texas Instruments hat sich dagegen vorgenommen, für seine neue TMS320C6x-DSP-Familie alles liefern zu können – und das sofort. Vom Chip über Literatur und Support bis hin zu C-Compiler und In-Circuit-Emulator ist alles Notwendige mit der Veröffentlichung erster Informationen verfügbar.

In der Tat beschreitet TI mit der C6x-Familie neue Wege, was das Architekturkonzept anbelangt. Konnte man einen Prozessor bisher als DSP bezeichnen, wenn er wenigstens einen Hardware-Multiplizierer, unabhängige Programm- und Datenbusse (Harvard-Architektur) sowie dedizierte Adreßrechenwerke mitbrachte, setzt der TMS320C6201 diesbezüglich andere Maßstäbe. Ausführliche Informationen (Datenblatt, Reference

Guide usw.) sind auf der Web-Seite des texanischen Herstellers abrufbar (<http://www.ti.com/sc/c6x/>). Hier die wichtigsten Kennzeichen in Stichworten:

- 256 Bit breite Befehlsdatenworte, gruppiert zu acht Instruktionen à 32 Bit für insgesamt acht funktionelle Einheiten; davon zwei Multiplizierer (16 × 16 Bit, M-Units), zwei 32-Bit-Adreßgeneratoren (D-Units) und zweimal zwei 32-Bit-ALUs (L- beziehungsweise S-Units), die jeweils für unterschiedliche Aufgaben vorgesehen sind (Bild 1).
- Zwei Registersätze mit je 16 nicht dedizierten 32-Bit-Registern (A0 bis A15 und B0 bis B15).
- 4-G-Worte Adreßraum (logisch 32 Bit breit, aber nur 23 Adressen herausgeführt) (Bild 2). Davon 1 MBit als On-chip-Speicher realisiert und zur Hälfte (16 K 32-Bit-Instruktionen) als Cache software-konfigurierbar, der Rest als Datenspeicher zu verwenden.
- Host-Interface-Port mit 16-Bit-Busbreite, der direkten Zugriff auf den Speicher des DSP erlaubt.

– Zykluszeit von nur 5 ns bei 200 MHz internem Takt.

Besonders das letzte Datum bringt anschaulich zum Ausdruck, um welche Größenordnung sich die Maßstäbe mit dem Erscheinen des TMS320C6201 verschoben haben. Gegenüber dem schnellsten bisher verfügbaren DSP hat sich die Zykluszeit demnach um den Faktor 6 verringert. Bei der gegebenen Instruktionsbreite von 256 Bit (VLIW = Very Long Instruction Word) reklamiert TI eine Leistungssteigerung um den Faktor 10 gegenüber bisherigen Lösungen. Bei ähnlichen Prozessoren lag der Nachteil derart breiter Instruktionen bisher immer im enormen Speicherplatzbedarf. TI hat dem einen Riegel vorgeschoben: Es werden zwar immer alle acht 32-Bit-Instruktionsworte aus dem Programmspeicher geholt, diese jedoch in jeweils parallel auszuführende Befehlspakete aufgebrochen (Instruction Packing). Damit reduziert sich die Häufigkeit der Programmspeicherzugriffe in der Regel deutlich.

### Kernspaltung

Einige bekannte DSP-Funktionen erscheinen bei der C6x-Familie allerdings nur in einem anderen Kleid. Es ist nämlich nicht möglich, arithmetische Operationen auf Speicheroperanden durchzuführen. Nach RISC-Manier muß man alle Operanden mittels Load vor ihrer Verwendung in eines der 32 Universalregister laden. Zur Adressierung dieser Speicheroperanden kommt für jede Registerbank einer der Adreßgeneratoren (D-Unit) zum Einsatz. In den bislang üblichen DSP-Architekturen werden diese Funktionen in der Regel über dafür bestimmte Bitfelder innerhalb einer Befehlseinheit realisiert. Ein Beispiel soll die Unterschiede erläutern (der Lesbarkeit wegen im C3x-Code):

```
MPYF3 *AR5+, *--AR1(IR0),R0
|| ADDF3 R5,R7,R3
```

Der von AR5 adressierte Wert wird mit dem Inhalt der Speicherstelle multipliziert, auf die AR1 zeigt. Anschließend wird AR1 um den Wert in IR0 dekrementiert, AR5 um 1 erhöht und gleichzeitig  $R3 = R5 + R7$  berechnet.

Beim TMS320C6x sähe ein vergleichbarer Code – aller-

```

LDH .D1 *A4,A5 ;   ersten Operanden aus dem Speicher holen
|| LDH .D2 *B4,B1 ; und gleichzeitig den zweiten aus Registersatz B
MPY .M1X A5,B1,A0; Multiplikation A5 mit B1
|| ADD .S1 A2,A3,A7 ; Addition A7 = A2 + A3
|| ADD .D1 A4,1,A4 ;   inc(A4)
|| ADD .D2 B4,B0,B4 ; außerdem: B4 update, B4 = B4 + B0

```

dings mit Festkomma-Operanden – wie in Listing 1 (oben) dargestellt aus.

Wie man sieht, müssen die beiden Faktoren A5 und B1 in einem zusätzlichen Zyklus aus dem Datenspeicher geholt werden. Im C3x-Code ist dies nicht erforderlich, weil man Speicheroperanden unmittelbar benutzen kann. Die Anweisungen .x1 beziehungsweise .x2 legen fest, welche der Funktionseinheiten (Units) den beschriebenen Befehl ausführen soll (Bild 1).

Dennoch: da gerade einmal acht der insgesamt 32 Register und nur vier von maximal acht Instruktionen verwendet wurden, läßt sich bereits das Leistungspotential dieses Prozessors abschätzen.

Für die Register A4 bis A7 sowie B4 bis B7 besteht die Möglichkeit der Moduloadressierung mit Feldgrößen von 2<sup>1</sup> bis 2<sup>32</sup> (vier Gigaworte). Da sich jedem der acht Register wahlweise zwei Modulo-Register zuordnen lassen, eignen sich diese besonders für die Verwendung als Adreßzeiger.

Die Register B14 und B15 lassen sich als Adreßzeiger verwenden, die bei einem Speicherzugriff direkte 15-Bit-Offset bezogen auf ihren aktuellen Inhalt erlauben. Alle anderen Register lassen nur 5-Bit-Offset zu. Das folgende Beispiel zeigt die Unterschiede:

```

STW A1,*+B14[16000] ; B14 bleibt erhalten
aber:
STB A1,*+A10[4] ; Wert in Klammern < 32

```

Zur Unterstützung von 40-Bit-Operationen können die Universalregister paarweise kombiniert werden. Die möglichen Kombinationen sind jedoch nicht wahlfrei. Es lassen sich nur 'benachbarte' Register verknüpfen, also beispielsweise A1:A0 oder B13:B12. Von den insgesamt 64 zur Verfügung stehenden Datenbits werden 24 zu Null gesetzt – eine wahre Verschwendung.

Insgesamt verfügt der C6x nur über wenige, verschiedene In-

struktionsgruppen. Zusammen machen diese lediglich zehn verschiedene Opcode-Typen aus:

L-Unit: Arithmetische, logische und Vergleichsoperationen

M-Unit: Multiplikation

D-Unit: Load, Store und arithmetische Operationen für Adreßberechnungen

S-Unit: Branch-, Shift-, und arithmetische Operationen sowie Konstantengenerierung und Bit(-feld)manipulationen.

Alle Operationen sind grundsätzlich bedingt ausführbar. Hierdurch lassen sich Verzweigungen weitgehend vermeiden. Als Bedingungslieferanten können nur die Register A1, A2, B0, B1 oder B2 dienen, die Bedingung selbst kann nur 'equal zero' oder 'unequal zero' lauten. Vor einer Abfrage muß die Bedingung von einer arithmeti-

```

CMPEQ .L1 14,A1,A2 ; Test ob A1 = 14, falls ja: A2 = 1, sonst A2 = 0
|| [A2] ADD .L2 B5,B6,B7 ; falls A1 != 14, B7 = B5 + B6
|| [A2] ADD .S2 B4,B6,B7 ; sonst B7 = B4 + B6 (parallele Befehle, von denen aber nur einer sein Ergebnis zurückgibt)

```

schon Operation mit einem dieser fünf Zielregister gesetzt werden. Dies kann beispielsweise aussehen wie in Listing 2.

Man könnte diese Art der bedingten Befehlsausführung als Rückschritt gegenüber herkömmlichen Architekturen bezeichnen, da letztere ja in der Regel komplexere Bedingungen vertragen. Allerdings muß man sich vor Augen halten, daß im oben gezeigten Beispiel wieder nur ein Bruchteil der verfügbaren Parallelität ausgenutzt wurde. Es ist also noch Platz für weitere sinnvolle Operationen.

### Sprunghaft

Wenn schließlich doch einmal Sprunganweisungen nötig werden, kommt eine gemeinhin als unangenehm empfundene Eigenschaft des C6x-Kerns zum Tragen: die insgesamt elfstufige Pipeline. Allein vier Zyklen sind erforderlich, bis ein

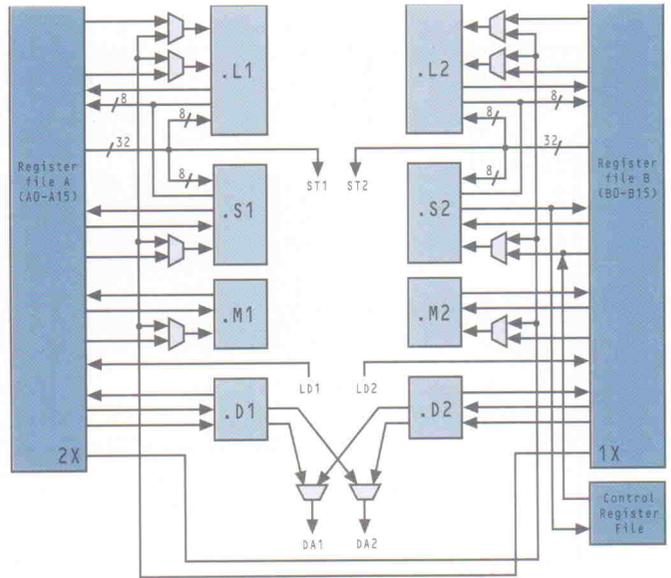


Bild 1 Die acht parallelen Funktionseinheiten werden mit VLIW-Befehlen variabler Länge angesprochen.

angefordertes Instruktionsdatum aus dem Speicher bei der CPU ankommt. Zwei weitere Zyklen benötigt der DSP für die Dekodierung. Ist eine Instruktion einmal dekodiert, dauert es bis zu fünf weitere Zyklen, bevor sie wirksam wird. So werden bei einem Sprungbefehl (Branch) zuerst

Statt fünf Zyklen zu verschwenden, kann man auf den Sprungbefehl natürlich auch sinnvolle Instruktionen folgen lassen, wie das Beispiel in Listing 3 (unten) zeigt.

Am Ende landet der Sprung auf dem Label LOOP, und die Schleife beginnt von vorn. Um das Beispiel kurz zu halten, wurden hier nur wenige parallele Befehle angeführt. Maximal wären 40(!) Operationen möglich. Es bedarf schon einiger Gewöhnung, sich mit dieser großen Pipeline-Tiefe anzufreunden. Um dem Anwender die Auseinandersetzung mit der richtigen Handhabung der Pipeline zu ersparen, hat TI einen optimierenden C-Compiler aus dem Hut gezaubert. Eine manuelle Anpassung an die Prozessorarchitektur sowie eine Optimierung und Parallelisierung soll damit in den meisten Fällen überflüssig werden. Der Compiler ist laut Aussage des Herstellers extrem effizient: Bis zu 80 % der möglichen Performance soll er zusammen mit dem 'Assembly Optimizer' aus dem Chip herausholen. Im Durchschnitt der

die nachfolgenden fünf Instruktionen ausgeführt, bevor die Verzweigung stattfindet. Andere Befehle wie Addition oder Shift brauchen nur einen, die Multiplikation zwei Takte, bis die Ergebnisse verfügbar sind.

Als Notbremse gibt es hier den sogenannten Multi-Cycle-NOP-Befehl, mit dessen Hilfe man einen Pipeline-Bruch erzwingen kann:

```

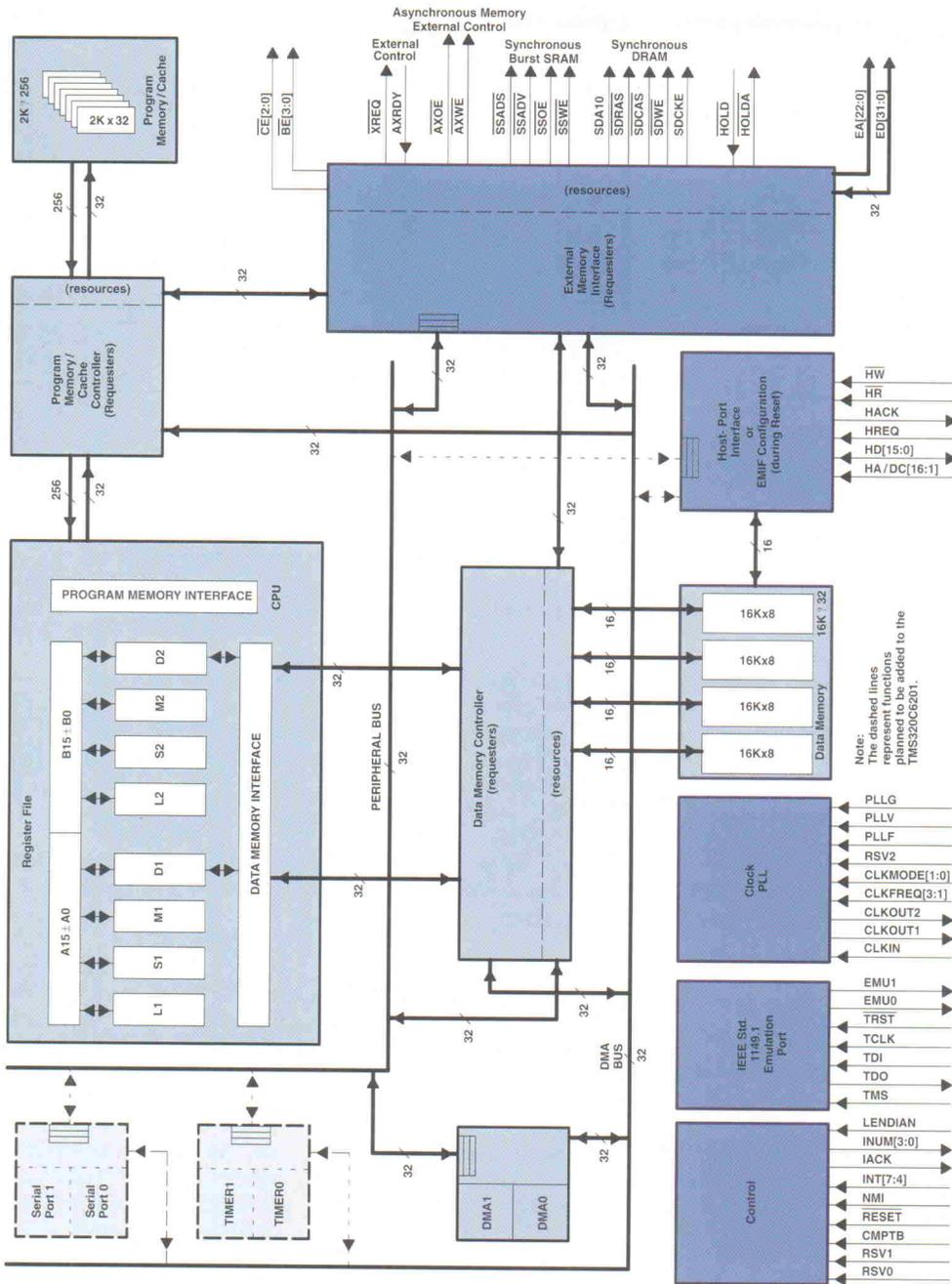
B Label ; Unbedingt springen und dafür
NOP 5 ; 25 Nanosekunden vergeuden

```

```

LOOP: B .S1 LOOP ; 1. Sprung nach LOOP
ADD .L1 A1,A2,A3 ; 2. Vor Ausführung des Sprungs wird die Addition
|| ADD .L2 B1,B2,B3 ; parallel zu dieser Addition
MPY .M1X A3,B3,A4 ; 3. dann der Multiplizier-Befehl (X: Registeraustausch zwischen A und B)
|| SUB .D1 A5,A6,A6 ; parallel zur Subtraktionsanweisung
STW .D1 A3,*A5 ; 4. anschließend der Store-Befehl,
MPY .M1 A6,A7,A8 ; 5. dann die Multiplikation
SHR .S1 A4,15,A4 ; 6. und schließlich der Shift-Befehl ausgeführt

```



**Bild 2. Das Innenleben des TMS320C6201. Die VLIW-CPU führt bis zu acht Befehle pro Zyklus aus, der Host-Port gewährt Zugriff auf den 1-Mbit-Datenspeicher und erlaubt die Konfiguration der 32-Bit-Speicherschnittstelle.**

NMI bedient. Die beiden DMA-Controller sind für den reibungslosen Transfer der Daten von und zu den I/O-Ports, also den seriellen Schnittstellen, und dem Hostport vorgesehen. Die seriellen Schnittstellen basieren auf denen der bekannten Festkommando-DSPs von TI (zum Beispiel C3x/C4x-Familie bekannten Eigenschaften erweitert wurden (Multichannel-, DMA-Betrieb).

Die Architektur der C6x-Familie läßt im Prinzip beliebige Peripherie-Konfigurationen zu. Timer und serielle Schnittstellen, aber auch die On-chip-Speichergroße sind von Kunden beim HL-Hersteller spezifizierbar. Dies gilt allerdings nicht bei kleinen Musterstückzahlen. Im Laufe der Zeit werden sich sicher weitere Varianten des C6x hinzugesellen, die dann für jedermann zu haben sind.

Das Memory-Interface (in Bild 2 oben) ist für einen DSP ausgesprochen vielfältig ausgelegt. Es liefert Steuersignale für normale asynchrone SRAMs, für synchrones DRAM oder Burst-SRAM. Damit lassen sich sowohl große Mengen Daten- als auch schnelle externe Programmspeichererweiterungen realisieren. Für letztere kann dann der interne Programmspeicher als Cache konfiguriert werden.

Das Timing für externen Speicher ist in bisher unbekannter, weil nicht notwendiger Weise programmierbar. So können nicht nur die Anzahl der Waitstates – Speicher mit Zugriffszeiten von weniger als 5 ns gibt es schließlich noch nicht –, sondern auch die Setup- und Haltezeiten für Zugriffe per Kontrollregister festgelegt werden. Die Tabelle 'Fixer Zugriff' zeigt einige Timing-Parameter, die bei Zugriffen auf asynchrones SRAM wirksam sind. Wie man sieht, bleiben Meßgeräte mit Bandbreiten unter 1 GHz besser gleich im Schrank.

angestrebten Zielanwendungen verspricht TI immerhin um die 75 Prozent des 'zu Fuß' erzielbaren Optimierungsgrades. Ob das in der Praxis tatsächlich realisierbar ist, muß man zunächst einmal glauben. (Leider konnte TI die Software für einen Test nicht mehr rechtzeitig zur Verfügung stellen). Bei der enormen Ressourcenvielfalt und angesichts der schon sehr guten Performance der C-Compiler für ältere DSP-Familien scheint der Wert zumindest nicht utopisch.

In jedem Fall muß man davon ausgehen, daß die propagierten 1600 MIPS (= achtmal 200 Millionen Instruktionen pro Sekunde) nicht ganz realistisch sind. Immerhin werden Mehr-

fachoperationen bei den bis dato verfügbaren DSPs mit komplexeren Befehlen auch nicht mehrfach gewichtet. 1600 MOPS Spitzenleistung nach alter Lesart wäre hier eigentlich die korrekten Angabe.

Tatsache ist dagegen, daß ein FIR-Filter nur 2,5 Nanosekunden pro Tap (wegen der zwei gleichzeitig ausführbaren MAC-Operationen) und eine 1024-Punkte-FFT nur 70 Mikrosekunden Rechenzeit erfordern. Zum Vergleich: die schnellsten bisher gebräuchlichen Festkommando-DSPs benötigen rund eine Millisekunde für eine 1K-FFT. Der beanspruchte Leistungszuwachs um den Faktor 10 wird in diesen Beispielen also allemal realisiert.

## Peripheres

Wie es sich für einen kompletten Prozessor gehört, fehlt es dem TMS320C6201 auch nicht an Peripherie. Neben dem inzwischen obligatorischen Emulations-Interface verfügt der DSP über einen Interrupt-Controller, zwei DMA-Kanäle, zwei Timer und zwei serielle Schnittstellen, einen Hostport sowie eine Schnittstelle für den Anschluß von maximal acht Megaworten externem Speicher. Timer und serielle Schnittstellen sind in den Pre-Production-Devices allerdings noch nicht nutzbar.

Der Interrupt-Controller wird von vier externen und drei internen Quellen plus Reset und

Der Hostport des TMS320-C6201 dient einerseits dazu, im laufenden Betrieb Zugriffe auf den Datenspeicher des DSP zu ermöglichen und andererseits zum Hochladen von Programmdateien nach einem Reset. Allerdings muß man auf die volle Funktionsfähigkeit dieser Features bis zur Production-Release des DSP (angekündigt für Q3/97) warten. Derzeit sind nur Zugriffe auf den internen DSP-Datenspeicher über den Hostport möglich.

### Wärmequelle

Natürlich hat das Potential an Leistung und Ressourcen seinen Preis: Trotz nur 2,5 Volt Betriebsspannung für den Core (3,3 Volt für die I/O-Pins) und 0,25 µm-Technologie ließen sich bei etwa 5 Watt Verlustleistung im normalen Betrieb (200 MHz) bereits Taubeneier auf dem Gehäuse braten. Um dies zu verhindern, befaßt sich ein mehrere Seiten langes Kapitel des Datenblatts mit der Dimensionierung eines geeigneten Kühlkörpers.

Für viele potentielle Anwender, insbesondere kleinere Firmen, dürfte aber besonders die Handhabung des 352poligen Ball Grid Arrays Probleme aufwerfen. Eine Kontrolle der Lötstellen ist hier nur mittels Röntgentechnik möglich, die Verarbeitung mit herkömmlicher Reflow-Technik dagegen ein Wagnis. Nahezu die Hälfte aller Pins (170) sind der Stromversorgung gewidmet – Zeichen für ein extrem kritisches Chipdesign, was jedoch angesichts der Performance kein Wunder ist.

### Fazit

Texas Instruments stellt mit dem Erscheinen der ersten Muster einen vollständigen Satz an Entwicklungstools bereit. Dazu gehören neben C-Compiler und Assembly Optimizer inklusive Linker ein Windows-basierendes Debugging-Tool mit Profiler und ein Simulator. Für Echtzeit-Anwendungen steht ein sogenanntes 'Test and Emulation Board' zur Verfügung, das über die altbekannte XDS510 angesprochen wird. Später sollen

### Fixer Zugriff

NO			Min	Max	Unit
5	$t_{SU}(D-CKH)$	Setup time, read ED before CLKOUT1 high	1.0		ns
6	$t_H(CKH-D)$	Hold time, read ED valid after CLKOUT1 high	2.0		ns
9	$t_D(CKH-XREQ)$	Delay time, CLKOUT1 high to XREQ valid	1.3		ns

laut TI PC-Einsteckkarten hinzukommen, die die Entwicklungsarbeit weiter vereinfachen.

Mit dem TMS320C6201 hat TI den Grundstein für eine neue Generation digitaler Signalprozessoren gelegt, an dem sich zukünftige Chip-Familien werden messen müssen. Die C6x-Serie zielt insbesondere auf solche Anwendungen, die bisher mit Multiprozessor-Konzepten realisiert wurden oder gar undenkbar waren. Dazu gehören beispielsweise Modem-Racks (ein C6201 realisiert bis zu 15 V34+-Modems), GSM Miniatur-Base-Stations (bis zu 30 Fullrate-Kanäle pro DSP), aber auch Settop-Boxen und Digital Audio Broadcast. Im Laufe des Jahres will Texas Instruments weitere Familienmitglieder und zudem noch eine Fließkomma-

Variante der C6x-Bausteine vorstellen. Die Strukturbreiten sollen auf 0,18 µm schrumpfen bei gleichzeitiger Erhöhung der Instruktionsraten jenseits der 250 MHz-Grenze.

Mit dem aktuellen Preis von 96 Dollar bei 25 000 Stückzahlen – aus dem sich ein Stückpreis von circa 300 Mark bei kleinen Stückzahlen ableiten läßt – stehen die Chancen gut, daß sich TI mit den C6x-Prozessoren ein großes Stück vom immer dicker werdenden Kuchen der DSP-Anwendungen abschneiden wird. *uk*

### Literatur

- [1] TMS320C62xx CPU and Instruction Set Reference Guide
- [2] TMS320C6201 Digital Signal Processor Data Sheet

## Ein Zähler wie noch nie: Sehen Sie sich an, was Sie messen!

Die neuen MultiFunction Counter –  
handliche Universalzähler mit  
zusätzlicher Meßsignaldarstellung.

Traditionelle Timer/Counter zeigen Ihnen nicht das Meßsignal – und Oszilloskope bieten nicht die Meßgenauigkeit eines Universalzählers. Aber die neue MultiFunction Counter Reihe 160 von Fluke bietet beides: genaue Zeit- und Frequenzmessung mit Meßsignal- und Triggerband-Darstellung.

Das Meßergebnis wird bis zu 10 digits aufgelöst. Auf Knopfdruck weitere 10 Signalparameter – ohne neue Messung. Das gibt Sicherheit! 2 Eingänge mit 160 MHz Standard-Meßbandbreite, Zusatzkanal bis 1,5 GHz, Fluke View Windows® Software zur Signalauswertung sowie TCXO oder stabilen Ofenoszillator für volle Mobilität (Batteriebetrieb).

Verlassen Sie sich nicht länger auf Vermutungen: Nehmen Sie Fluke's Serie 160!

**FLUKE®**

**FLUKE 164 MULTIFUNCTION COUNTER 100MHz**

Frequency A: 10.0000007 MHz  
V<sub>pk</sub>: 4.01 V

5.00 V  
1.00 V  
-2.00 V  
-40 ns

Scope: f 1.50 V Auto 20 ns/div 750 ns

Chan: A 150 V DC

PRESENTATION MODE: WAVEFORM, STORES 1,234, STORES MAX MIN

MEASURE FUNCTION, INPUT TRIGGER, OVER OPTIONS, SETUP MENUS, SELECT

**Fordern Sie weiteres Informationsmaterial an!**

# PCI-Recorder

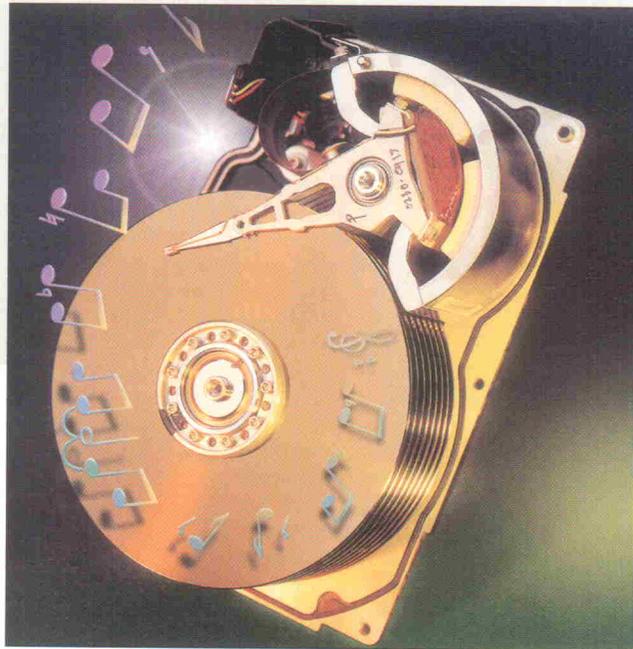
## Audio-Schnittstellenkarte für den PCI-Bus

Projekt

Martin Kirst, Uwe Kirst

Die Aufzeichnung, Speicherung und Bearbeitung von digitalen Audiosignalen auf dem PC erwächst gegenwärtig den Home-Recording-Kinderschulen und beginnt sich auch in 'seriösen' Tonstudios auf breiter Front durchzusetzen – nicht zuletzt bedingt durch den Preisverfall aller PC-Komponenten. Das teuerste Teil eines solchen Systems ist aber nach wie vor die Schnittstellenkarte zum Ankoppeln der S/P-DIF-Signale an den Rechner. Das hier vorgestellte Projekt beschreibt eine solche Karte – aber nicht für den ISA-Bus mit seinen bekannten Einschränkungen –, sondern für die moderne PCI-Variante.

Martin Kirst studiert Elektrotechnik an der TU-Braunschweig im 5. Semester; sein Bruder Uwe hat sein Physik-Studium an der Uni Kiel erfolgreich beendet (und ist jetzt auf Stellensuche).



Die Vorstellung dieses neuen Projekts ist aber nicht nur aufgrund der besonderen Features interessant (Aufnahme und Wiedergabe gleichzeitig, Mehrspur-Option, 24 Bit breite Auflösung), sondern soll auch einen Weg aufzeigen, wie ein PCI-Bus-Adapter konstruiert werden kann. Das hier eingesetzte Know-how und die während der Entwicklung gesammelten Erfahrungen können Entwicklern anderer PCI-Lokal-Bus-Bridges (PLBB) eine Hilfe sein.

Der PCI-Bus wird im allgemeinen als besonders kostengünstige Lösung angepriesen. Für den Entwickler selbst sieht die Situation erst einmal etwas anders aus. Es müssen nicht unerhebliche Startschwierigkeiten überwunden werden.

Die strengen Timing-Spezifikationen erfordern besondere Sorgfalt beim Schaltungsdesign. SMD-Gehäuse, typischerweise PQFP, sind vorgeschrieben, da PGA-Gehäuse zu hohe Leitungskapazitäten besitzen. Vorgaben, die der Entwickler unbedingt einhalten muß, sind beispielsweise, daß die minima-

le 'Input Setup Time' relativ zum Takt nur 7 ns betragen darf und daß alle von einem PCI-Agenten getriebenen Signale spätestens 11 ns nach der steigenden Taktflanke (CLK to Signal Valid Delay) auf dem Bus stabil anstehen. Die maximale Taktverzerrung zwischen zwei beliebigen Buskomponenten darf 2 ns nicht überschreiten.

Da jeder Agent das Taktsignal nur einmal kontaktieren und dabei mit maximal 10 pF kapazitiv belasten darf, muß ein Taktreiber her. Eine Abkoppelung vom PCI-Taktsignal kann aber nicht durch einfache Taktreiber erfolgen, da diese Treiber bereits eine Durchlaufverzögerung besitzen, die den erlaubten 'Skew' überschreitet. Es gibt zwar einige handelsübliche PLL-Schaltkreise, die in der Lage sind, das unverzögerte Taktsignal mit geringer 'Input to Output Skew' zu rekonstruieren (z. B. Cypress CY7B9910), die verteilte Realisierung der PLBB unter Verwendung mehrerer Bausteine ist jedoch insgesamt aufwendiger, fehleranfälliger und treibt die Kosten unnötig in die Höhe. Da sich die Komplexität unse-

res Designs in Grenzen hält, reichen bereits FPGAs mittlerer Größe (ca. 5000 bis 6000 Gatter) aus, um alles in einem Baustein unterzubringen. Die Timing-Vorgaben sind leichter einzuhalten, da lange Chip-zu-Chip-Verbindungen gar nicht erst auftreten können.

Eine Aufteilung in verschiedene ICs verschlingt außerdem viele I/O-Pins und schafft ein großes Verbindungsnetzwerk, das der Entwickler auf der Platine unterbringen muß. Außerdem verliert man an Flexibilität, da davon ausgegangen werden kann, daß nachträgliche Schaltungsänderungen neue Chip-zu-Chip-Verbindungen erfordern.

Um dieser Art von Schwierigkeiten grundsätzlich aus dem Weg zu gehen, setzen wir nur ein einziges IC ein.

### Auswahl der Bausteine

Für die Implementierung eines PCI-Bus-Interfaces kommen CPLDs, FPGAs oder ASICs in Frage. Der Einstieg in die ASIC-Technologie birgt ein hohes Risiko und kam für uns allein schon wegen der damit verbundenen hohen NRE-Kosten (Non Returning Engineering) nicht in Frage. ASICs amortisieren sich erst bei hohen Stückzahlen, die wir mit diesem Projekt voraussichtlich nicht erreichen werden.

CPLDs besitzen den Vorteil niedriger Laufzeiten, die zudem noch genau vorhergesagt werden können. Außerdem fallen auch keine Platzierungs- und Routingprobleme an. Die meisten CPLDs sind aber allein wegen ihrer beschränkten Größe nicht für unser Projekt verwendbar. Der größte verfügbare Xilinx-Baustein, das XC73144 CPLD mit 144 Makrozellen, reicht nicht aus, um die ganze Schaltung aufzunehmen.

Die Berücksichtigung der bisher diskutierten Gesichtspunkte legt nahe, die PLBB unter Verwendung von FPGAs zu realisieren.

Wir haben PCI-kompatible FPGAs von Cypress (Quick Logic), Altera, Actel und Xilinx auf Eignung für das Projekt untersucht.

Alle Hersteller haben Produkte in ihrem Programm, die die Spezifikationen in bezug auf

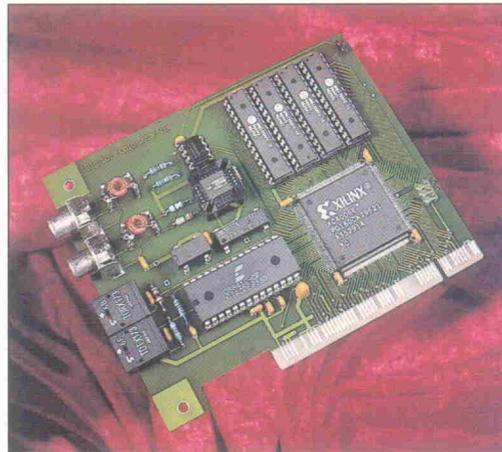
die Treiberleistung und die Timing-Vorgaben erfüllen. Da die nicht-terminierte Übertragungsleitung das Grundprinzip des Busses darstellt, müssen die Bausteine zudem besonders strengen Anforderungen beim Überspannungsschutz genügen. Die meisten Antifuse-basierten Bauteile sind zwar den SRAM-FPGAs in der Performance überlegen, lassen sich jedoch nur einmal programmieren.

Die FPGAs von Altera und Xilinx basieren auf SRAM-Zellen und sind daher in-circuit-rekonfigurierbar (ICR). Besonders in der Entwicklungsphase ist diese Eigenschaft sehr nützlich, da Fehler im Design schnell behoben werden können. Aber auch später kann es wichtig sein, den Baustein neu zu konfigurieren. Inkompatibilitäten mit bestimmten PC-Boards lassen sich so schnell beheben, und es können kleine Erweiterungen nachträglich hinzugefügt werden.

Bei FPGAs muß berücksichtigt werden, daß das Timing von der Platzierung der Logikblöcke und deren Verdrahtung innerhalb des Bausteins abhängt und meist nicht vorhergesagt werden kann. Die Xilinx-FPGAs der XC3000er und XC4000er Serie besitzen den Vorteil, daß ihre konfigurierbaren Logikblöcke (CLBs), die durch verschiedene Arten von Routingressourcen verbunden

werden können, von programmierbaren Ein-/Ausgabeblöcken mit integrieren Registern umgeben sind. Bei Verwendung der Flip-Flops in den I/O-Blöcken (IOBs) lassen sich die Forderung der 'Input Setup Time' und der 'Clock to Output'-Verzögerung unabhängig vom Routing einhalten.

Die Altera Flex 8000 Familie besitzt zwar ebenfalls I/O-Blöcke, diese beinhalten jedoch nur ein einziges Flip-Flop, so daß keine I/O-Flip-Flops für beide Datenrichtungen zur Verfügung stehen. Nachdem ein erster Prototyp, der mit einem FPGA 4008E des Marktführers Xilinx bestückt worden war, einwandfrei funktionierte, gab es kurzzeitig Überlegungen, auf Actel mit Antifuse-basierter Technologie umzusteigen. Actel-Bauteile besitzen ebenfalls zwei I/O-Flip-Flops pro PAD. Wir haben die Idee jedoch schnell wieder fallengelassen, da die PCI-kompatible Actel-Logik zwar angekündigt, aber noch nicht lieferbar war. Ein Preisvergleich ergab zudem, daß Actel keinen nennenswerten Kostenvorteil bietet. Daher sehen wir auch keinen Anlaß, die große Flexibilität der Xilinx-FPGAs aufzugeben. Die hohe Geschwindigkeit der XC4000E-Produkte machen es zudem möglich, eine voll PCI-kompatible Lösung in einem Chip unterzubringen. Die strengen Ti-



**Bild 1. Das Handmuster der Schnittstellenkarte. Im Gegensatz zur alten 'Take Five' eine geradezu 'flockige' Bestückung.**

ming-Vorgaben erfordern in einigen Fällen eine manuelle Platzierung, die ohne das Wissen über die interne Struktur des FPGA nicht möglich ist.

Die modular aufgebauten Logikblöcke der XC4000E-Familie bestehen aus zwei unabhängigen programmierbaren Funktionsgeneratoren F und G mit je vier Eingängen und einem H-Funktionsgenerator mit drei Eingängen, der auch die Ausgänge von F und G verschalten darf. Die Funktionsgeneratoren bestehen aus Lookup Tables. Die vier beziehungsweise drei kombinatorischen Eingänge adressieren die Tables, die jeder ein 1-Bit-Ergebnis zurückliefern. Die kombinatorischen Ausgänge der CLBs können mit dem Verbindungsnetzwerk verknüpft oder in zwei Flip-Flops der CLB eingespeist werden.

Die XC4000E LCAs (Logic Cell Arrays) besitzen noch weitere Goodies:

- schnelle synchrone oder Dual-Port-RAMs,
- IOBs mit Takt-Freigabeleitung,
- programmierbare Aus- und Eingangscharakteristik (TTL, CMOS).

Für das Design besonders nützlich ist es, daß die I/O-Blöcke zwei Flip-Flops mit einer Takt-Freigabeleitung besitzen. Dieser kommt eine besondere Aufgabe zu: Während eines PCI-Lesetransfers kann der Master erzwingen, daß Wartezyklen eingelegt werden. Damit in diesem Fall die Pipling nicht ins Stocken gerät, ist es erforderlich, daß die Daten der Output-Register ihren Inhalt für die Dauer des Wartezustandes behalten und nicht heraustakten. Die Takt-Freigabe-

leitung erlaubt Pipling ohne Performance-Einbußen.

Eine CLB kann in einem speziellen Modus als 16x2-Bit-RAM oder als 16x1-Bit-Dual-Port-RAM konfiguriert werden. Die RAM-Option wird in unserem Design nicht verwendet, ist aber bei Busmaster-Anwendungen für die Implementierung von Burst-FIFOs interessant (Xilinx Application Note).

## Software

Das Design der PLBB lehnt sich an eine Application Note von Xilinx ('Full compliant PCI Interface in XC3164A-2') an. Wir verwenden, anders als dort beschrieben, einen Baustein der 4000E-Serie und nahmen die Kodierung der Schaltung in VHDL statt Verilog vor. Die Application Note behandelt eine Anbindung von SRAM-Speicher an den PCI-Bus. Gegenüber der ursprünglichen Verilog-Beschreibung haben wir einige wesentliche Verbesserungen in der PCI-Bus-Bridge vorgenommen, ohne die die Schaltung nicht lauffähig wäre. Unter anderem reagierte das DEVSEL-Signal in der Beispielapplikation langsamer als erlaubt (subslow), und es gab einige Ungeheimheiten bei der Erzeugung des Stopp-Signals.

Für die Synthese der Schaltung stand uns die auf PCs unter Windows 95/ NT 4.0 lauffähige Software FPGA-Express von Synopsys - Marktführer auf dem Gebiet der Logiksynthese - zur Verfügung. Die Firma Synopsys, die für ihre Chip-Entwurfstools auf Workstation-Basis bekannt ist, engagiert sich neuerdings auch im PC-Bereich. Der FPGA-Express benutzt die gleiche Com-

## Take six?

Der große Erfolg der Hard-Disk-Recording-Karte 'Take Five' (die Schaltung wurde einige hundertmal erfolgreich nachgebaut) hat Autoren und Redaktion veranlaßt, ein funktionsmäßiges Update in Angriff zu nehmen. Herausgekommen ist dabei ein Projekt, das im Prinzip zwar das gleiche tut wie Take five, ansonsten aber kaum noch Ähnlichkeit mit dem Vorgänger aufweist.

Das neue Design sollte einige bisher unerfüllte Wünsche verwirklichen. Vor allen Dingen sollte die Beschränkung des ISA-Bus überwunden werden. Der inzwischen weitverbreitete neue PCI-Bus bietet den Vorteil einer sehr viel höheren Bandbreite: Theoretisch ist ein Wert von 132 MByte/s erreichbar. Eine weitere wesentliche Eigenschaft ist die vollautomatische Konfiguration von Erweiterungskarten (PnP).

Verarbeitung von 24-Bit-Signalen, Wiedergabe während der Aufnahme ist mit der neuen Hardware problemlos möglich. Eine Software-Update auf 8-Kanal-Wiedergabebetrieb über vier S/PDIF-Ausgänge ist geplant.

Auch sollten - wie bei der Take Five manchmal zu hören war - keine teuren und schwer beschaffbaren Spezialbausteine verwendet werden: Statt der FIFOs sind auf der PCI-Karte ausschließlich SRAMS eingesetzt, und der alte Yamaha Transmitter wurde zusammen mit dem PCI-Interface in einem FPGA untergebracht.

piller-Technologie wie die Synopsys Workstation-Programme 'Design Compiler' und 'FPGA Compiler', ist aber von Grund auf neu entwickelt worden. Der FPGA Express glänzt durch die optimale Nutzung aller Features der Xilinx-Bausteine. Besonders hilfreich für unser Design erwies sich, daß die Takt-Freigabeleitung der I/O-Flip-Flops unterstützt wird.

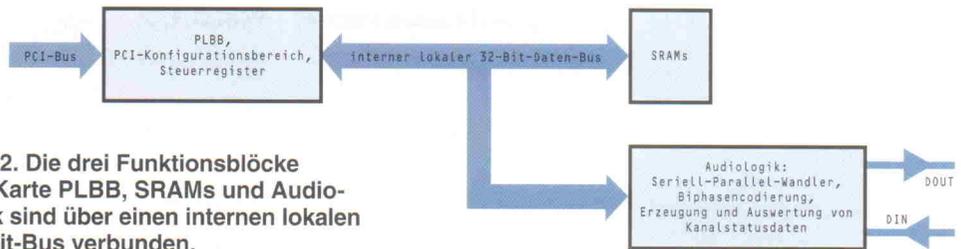
Zum Routen und zum Überprüfen des Timings kam die Entwicklungsumgebung Xilinx Foundation Series in der Ausführung Standard VHDL zum Einsatz.

### Das Schaltungs-konzept

Der PCI-Bus (Peripheral Component Interconnect) ist sowohl bei Intel-PCs als auch bei Apple-Rechnern und Unix-Workstations zu finden und setzt sich in jüngster Zeit immer mehr durch. Bisher gibt es zwar nur wenige Audiokarten mit PCI-Bus-Anschluß, weil die meisten Hersteller aus Kompatibilitätsgründen nicht auf feste IRQ-Zuordnung oder den DMA-Transfer, den der Soundblaster-Standard vorsieht, verzichten wollen. Unsere Neuentwicklung zielt jedoch eher auf den professionellen Anwender ab. Daher bereitet es keine Schwierigkeiten, von ISA auf PCI-Bus zu wechseln.

Der PCI-Bus ist eine 32 Bit (zukünftig auch 64 Bit) breite Schnittstelle mit gemultiplexten Adreß- und Datenleitungen, der mit 33 MHz getaktet ist. Ein besonderer Vorteil des PCI-Bus ist die hohe Bandbreite, theoretisch können 132 MBytes/s übertragen werden. Jedes Gerät, das mit dem Bus verbunden ist, agiert entweder als 'Target' oder besitzt die Funktionalität von 'Initiator' und 'Target'. Der 'Initiator' kann die Kontrolle über den Bus übernehmen und Adreß-, Daten- und Steuerleitungen betätigen (Busmaster). Das Gerät mit 'Target'-Funktion kann nur auf Datenanforderungen des 'Initiators' reagieren.

Die hier vorgestellte Audiokarte arbeitet nur in der 'Target'-Betriebsart, obwohl auf der Platine auch die für den 'Initiator' benötigten Steuerleitungen zum FPGA geführt werden, um sich für zukünftige Weiterentwicklungen die Busmaster-Option



**Bild 2. Die drei Funktionsblöcke der Karte PLBB, SRAMs und Audio-logik sind über einen internen lokalen 32-Bit-Bus verbunden.**

offen zu halten. Für eine PCI-Audiokarte kommen verschiedene Konzepte der Realisierung in Frage; eine Möglichkeit ist der Busmaster-Betrieb. Bei diesem Ansatz sollte besonderes Augenmerk auf die Buslatenz gelegt werden. Als 'Initiator' müßte die PLBB sicherstellen, daß Audiodaten für 30 µs ('access latency') zwischengespeichert werden können. Im worst case kann der Bus für diese Zeit von anderen Geräten blockiert werden. Die typische Latenzzeit beträgt meist nur 2 µs, kann aber in einigen Fällen nur schwer vorhergesehen werden. Insbesondere bei einer PCI-zu-ISA-Bridge wird die Latenzzeit nicht durch diese, sondern durch den nachfolgenden ISA-Adapter bestimmt.

Da innerhalb von 30 µs mehrere Abtastwerte liegen, muß ein FIFO zur Zwischenspeicherung vorgesehen werden. Dieser Speicher ließe sich zwar noch im FPGA unterbringen, erhöht aber den Entwicklungsaufwand der Schaltung beträchtlich. Eine Variante dieses Konzepts ist der Busmaster-Betrieb mit blockweiser Datenübertragung. Um das Problem mit der Buslatenz zu umgehen, könnte man einen größeren Speicher, beispielsweise mit Hilfe von externen SRAMs, vorsehen.

Unsere Schaltung ist jedoch nur als PCI-Target konzipiert. Der Verzicht auf Busmaster-Betrieb vereinfacht die Schal-

tung wesentlich und sollte auch zu keinen nennenswerten Geschwindigkeitseinbußen führen, da der Datentransfer im Burst-Modus vergleichsweise schnell abgewickelt wird. Auf spezielle FIFO-Bausteine als Zwischenspeicher wollten wir aus Kostengründen verzichten. Auf der Karte setzen wir statt dessen billige SRAMs ein. Der Speicher, der sich auf der Karte befindet, wird in den Adreßbereich des Rechners eingebündelt.

### Die Details der PCI-Bus-Bridge

Die Datenübertragung auf dem PCI-Bus geschieht meist in sogenannten Bursts. Burst-Zugriffe sind sowohl im I/O-Bereich als auch auf den Speicher vorgesehen. Die hier vorgestellte Audiokarte benötigt jedoch keine I/O-Adressen. Die Beendigung der Datenübertragung auf dem PCI-Bus kann sowohl vom Master als auch vom Target eingeleitet werden. Dieser kann den Datentransfer stoppen, indem er das Stopp-Signal auf Low-Pegel treibt. Für den Abbruch der Transferoperation kann es mehrere Gründe geben:

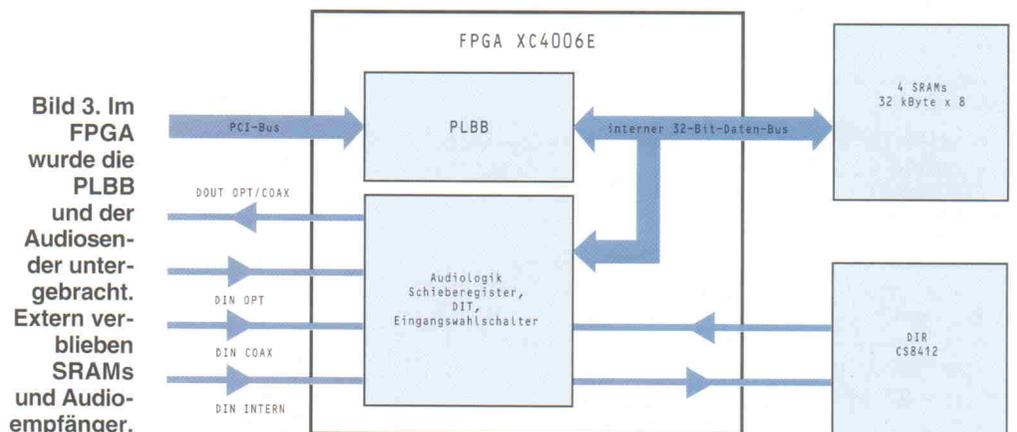
- Der Target besitzt nicht die Fähigkeit, Burst-Zugriffe auszuführen, und erzwingt durch Anlegen des Stopp-Signals Einzelwortzugriffe.
- Ein Burst-Zugriff muß abgebrochen werden, weil der

Burst-Zähler im Target überläuft.

- Der Target befindet sich momentan in einem Zustand, der keine Datenübertragung erlaubt. Die Ressourcen der PCI-Karte (z. B. Speicher, auf den zugegriffen werden soll) sind nicht verfügbar, weil von anderer Seite auf sie zugegriffen wird.

In unserer PCI-Audiokarte haben wir das STOP-Signal eingespart, um die PCI-Ablaufsteuerung möglichst einfach zu halten. Dieser Ansatz gewährleistet höchsten Datendurchsatz, da Burst-Zugriffe auf die Schaltung nie vom Target abgebrochen werden, erfordert aber andererseits einen schnellen ladbaren Burst-Zähler, der den gesamten Speicher auf der Karte adressieren kann. Ein komplexer Adreßzähler ist aber auch schon für den Audioteil notwendig, um fortlaufend Daten aus dem SRAM über den Digitalausgang auszugeben oder über den Digitaleingang ins SRAM zu transferieren. Dieser Zähler übernimmt gleichzeitig die Funktion des Burst-Zählers.

Ein PCI-Target zeigt durch Erzeugen des DEVSEL-Signals an, daß es einen Zugriff auf eine Adresse registriert hat, die sich in dem ihm durch das Basisadreßregister zugewiesenen Adreßbereich befindet. Das DEVSEL-Signal kann nach einem (fast), zwei (medium) oder drei (slow) Taktzyklen



**Bild 3. Im FPGA wurde die PLBB und der Audiosender untergebracht. Extern verbundene SRAMs und Audioempfänger.**

nach der Adreßphase von High auf Low wechseln. Unsere Karte arbeitet in der Slow-Betriebsart, weil die Timing-Vorgaben des verwendeten FPGAs keine schnellere Dekodierung erlauben.

## Übertragung von Nutzdaten

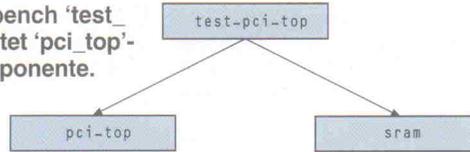
Daten werden übertragen, falls zu einem Zeitpunkt einer steigenden Taktflanke IRDY und TRDY auf Low-Pegel liegen (Signale sind low-aktiv). Target oder Master können auch Wartezyklen einlegen, indem sie TRDY oder IRDY zurücknehmen.

Um die PCI-Ablaufsteuerung zu vereinfachen, wird auf die Erzeugung von Wartezyklen während eines Burst durch die Audiokarte verzichtet. Initiator-Wartezyklen können selbstverständlich abgearbeitet werden.

Die maximale Transferrate von 132 MBytes/s ergibt sich aus der Überlegung, daß maximal während eines Burst-Zugriffes alle 30 ns ein 32-Bit-Wort übertragen wird. Die geplante Erweiterung auf 64 Bit und 66 MHz PCI-Takt, die in der Version 2.1 der PCI-Spezifikation bereits beschrieben sind, erhöht die Transferrate noch einmal.

Die maximal mögliche Spitzenbandbreite wird von vielen Anbietern werbewirksam angepriesen, ist aber mit Vorsicht zu genießen. Die effektive Bandbreite beispielsweise bei Festplattenkontrollern oder Netzwerkkarten liegt meist deutlich unter diesen Werten. Bei Performance-Überlegungen spielen auch andere Einflüsse wie die Güte der PCI-Host-Bridge oder das Host-Memory-Subsystem eine Rolle. Unsere Karte erreicht eine durchschnittliche REP-STOSD-Transferrate von 87 MByte/s (Intel HX Board mit Pentium-100-MHz-Prozessor) und ist damit in dieser Disziplin schneller als jede bisher in ELRADs Schwesterzeitschrift c't getestete PCI-Karte. Die guten Werte führen wir auf den unbeschränkten linearen Burst zurück. Daß der erste Zugriff nur verhältnismäßig langsam ausdekodiert wird, spielt in diesem Fall keine Rolle. Der STOSD-Befehl wird nur zum Löschen des Speichers auf der Karte verwendet. Beim Kopie-

**Bild 4. Die Testbench 'test\_pci\_top' verdrahtet 'pci\_top'- und SRAM-Komponente.**



ren (Speicher zu PCI, REP MOVSD) ergaben erste Messungen eine immer noch gute Datenrate von 52 MByte/s.

## Die Schaltungsbeschreibung

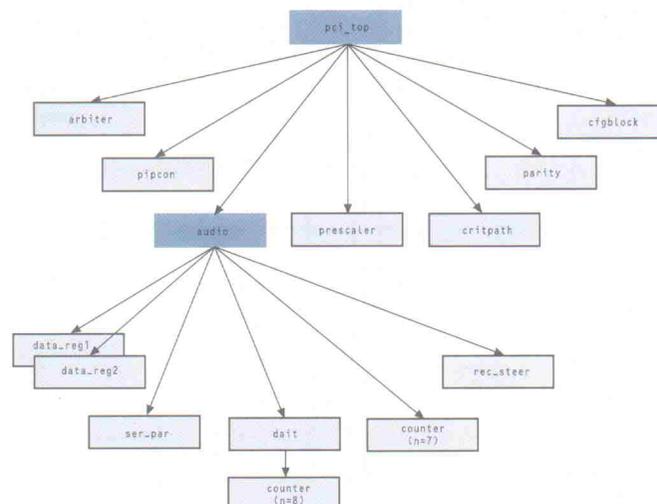
Die Schaltung läßt sich gut in drei Funktionsblöcke unterteilen: die PCI-Lokal-Bus-Bridge (PLBB), die SRAMs und die Audiologik (Bild 2). PLBB, SRAMs und Audioschaltung sind über einen internen lokalen 32-Bit-Bus verbunden. Die PLBB blendet den Speicher transparent im Adreßbereich des Rechners ein. Ein Arbitrator stellt die faire Zuteilung des lokalen Busses unter Audio- und PCI-Teil sicher. Die Audio-Komponente enthält Schieberegister zur Seriell-Parallel- und zur Parallel-Seriell-Wandlung und einen Audioausgang inklusive Schaltungen zur Biphasenkodierung, Paritätsberechnung und Erzeugung der Präambel und den Kanalstatusdaten. Extern untergebracht wurden die SRAMs für die Zwischenspeicherung der Audiodaten und eine Empfängerschaltung für digitale Audiodaten (Crystal CS8412) (Bild 3). Auf den Crystal-Chip wollten wir nicht verzichten, da er eine analoge PLL-Synchronisationsschaltung enthält, die nicht einfach rein digital realisiert werden kann.

Die PCI-Audiokarte wurde mit Hilfe der Hardwarebeschrei-

bungssprache VHDL entwickelt, diese ermöglicht Struktur- und Verhaltensbeschreibung. Anfangs möchten wir einen kurzen Überblick über die Struktur der Schaltung geben und dann in einigen uns wichtig erscheinenden Fällen im einzelnen auf die genaue Verhaltensbeschreibung eingehen. Das Abdrucken der VHDL-Listings würde den Rahmen des Artikels sprengen.

Das Design ist nicht streng hierarchisch aufgebaut, das heißt, auch die oberste Komponente der Strukturbeschreibung enthält teilweise Fragmente, die in Verhaltensbeschreibung formuliert sind. Für komplexe Schaltungsdesigns sind effiziente Testmethoden erforderlich. Daher existiert zum Simulieren der Schaltung eine ganz einfache Testbench (test\_pci\_top in Bild 4). Die Testbench ermöglicht das Erzeugen von simulierten Schreib- und Lesezugriffen auf dem PCI-Bus und erzeugt zu Simulationszwecken einen seriellen Datenstrom, wie ihn der Crystal-Empfänger bereitstellen würde.

Die Testbench 'test\_pci\_top' steht in der Hierarchie ganz oben, da in ihr die Komponenten der SRAMs und die Komponente pci\_top, die die eigentliche Schaltung enthält, miteinander verdrahtet sind. Die SRAM-Komponenten wurden zu Simulationszwecken eingeführt und wer-



**Bild 5. Der synthetisierbare Quellcode: die Komponente 'pci\_top' und deren Unterkomponenten.**

**Wir liefern:**

- Glimmer-Kondensatoren**
- HF-Induktivitäten**
- SMD-Induktivitäten**
- Entstördrosseln**

**Zertifiziert nach  
DIN EN ISO 9001**

**Fordern Sie Unterlagen an !**

**INKOS  
GmbH**

ELEKTRONISCHE BAUELEMENTE

Postfach 02 · D-79275 Reute/Breisgau  
Kandelstr. 19/1 · D-79276 Reute/Breisgau  
Tel. 0 76 41 / 30 44 · Fax 0 76 41 / 30 54  
e-mail: ws@inkos.com  
http://www.inkos.com

**Neu von  
Tektronix**



- ☛ Abtastrate 1 Gs/s gleichzeitig auf 2 Kanälen
  - ☛ Gewicht nur 1,6 kg
  - ☛ unglaublich helles Display
  - ☛ super leicht bedienbar
  - TDS 210 1.680,- DM**  
60 MHz Analog
  - TDS 220 2.480,- DM**  
100 MHz Analog
  - Optional:** Schnittstellen
- Alle Preise verstehen sich zuzüglich MwSt.

**Übrigens:** Bei uns erhalten Sie jederzeit sofort ein Testgerät.

**datatec**

Fizionstraße 34, 72762 Reutlingen  
Tel. 0 71 21 / 33 04 73, Fax 31 03 06

den später nicht mit synthetisiert. Nur die Komponente 'pci\_top' enthält ausschließlich synthetisierbaren Code. Das Ergebnis der Synthese wird in das FPGA programmiert.

Die Testbench simuliert einen PCI-Master, indem sie die Leitungen des PCI-Bus ansteuert und die Reaktion des Target analysiert. Die einzelnen Phasen der Datenübertragung, die der Master einleiten soll, werden in einer Textdatei vorgegeben. Die Software FPGA-Express von Synopsys ist ein reines Syntheseprogramm und beinhaltet keinen VHDL-Simulator. Aus diesem Grund muß zum Ausführen der Testbench auf andere Produkte zurückgegriffen werden (z. B. Synopsys VHDL System Simulator). Die Xilinx-Foundation-Standard-Systemsoftware beinhaltet keinen vollwertigen VHDL-Simulator, erlaubt es jedoch, mit wenigen Mausklicken Testsignale zu erzeugen und diese auf die Schaltung loszulassen. Die Ergebnisse werden in grafischer Form aufbereitet und angezeigt. Erste Tests sind daher einfach und komfortabel möglich; ein automatisches Reagieren auf Signale des zu testenden Designs kann jedoch nicht erfolgen.

### Daten- und Adreßpfade

Die Komponente 'pci\_top' enthält alle Daten- und Adreßpfade und verdrahtet weitere Unterkomponenten (arbiter, pipcon, audio, prescaler, critpath, parity, cfbgblock, in Bild 5). Zum grundsätzlichen Verständnis der Audiokarte betrachtet man am besten ein Diagramm, in dem alle Daten- und Adreßpfade eingezeichnet sind (Bild 6). Um die Übersicht zu wahren, haben wir die Steuersignale und die PCI-Ablaufsteuerung nicht ins gleiche Diagramm eingezeichnet. Die Unterkomponenten 'cfbgblock' und 'audio' sind in dieser Darstellung durch Kästen markiert.

Zwei 32 Bit breite Datenpfade verbinden den PCI-Bus und die Datenleitungen der SRAMs miteinander. Der eine Pfad ist für Hin-, der andere für Rückfluß verantwortlich. Auf dem Weg vom PCI-Bus zu den SRAMs passieren die Daten zwei Registerstufen, die in den I/O-Zellen des FPGA unterge-

bracht sind, und jeweils einen Multiplexer pro Richtung. Daten könne daher schnellstens in drei PCI-Taktzyklen vom PCI-Bus zum SRAM gelangen. Die Datenpipeline, die durch die I/O-Flip-Flops an beiden Ports des Chips gebildet wird, macht die Timing-Anforderungen an die Datenpfade unkritisch.

Zwei Quellen können das SRAM mit Daten beliefern: der PCI-Bus und das Audio-Schieberegister; ein Multiplexer nimmt die Umschaltung vor. Bei PCI-Lesezugriffen steuert ein zweiter Multiplexer, ob zwischengespeicherte Audiodaten vom SRAM oder Konfigurationsdaten zurückgegeben werden. Das intern erzeugte Request-Signal PCI\_REQ in der 'pci\_top'-Komponente zeigt einen PCI-Zugriff auf den Speicher beziehungsweise den Konfigurationsbereich an. In der Adreßphase müssen folgende Bedingungen zur Erzeugung des Signals erfüllt sein:

- Bei Speicherzugriffen muß einer der Kommando-Codes Memory-Read, Memory-Write, Memory-Read-Multiple, Memory-Read-Line, Memory-Write-and-Invalidate anliegen und die Adresse mit dem Inhalt des Basisadreßregisters übereinstimmen. Zusätzlich muß das Memory-Space-Bit im Command-Register des Konfigurationsbereiches gesetzt sein.
- Bei Konfigurationszugriffen muß neben den Kommandos Configuration-Read oder Configuration-Write die IDSEL-Leitung aktiviert sein.

Ein weiterer Aspekt der Implementierung ist die Adressierung der SRAMs, die im oberen Teil von Bild 5 dargestellt

ist. Der SRAM-Speicher ist, von der Audiologik aus gesehen, als Ringbuffer organisiert und wird kontinuierlich mit hereinkommenden Daten gefüllt und gleichzeitig um die Ausgabedaten erleichtert. Der in Bild 5 oben wiedergegebene Schaltungsteil zeigt sich sowohl für die Inkrementierung des Audiozählers als auch für das Hochzählen der PCI-Adresse während eines Burst-Zugriffes verantwortlich. Eine während der Adreßphase eingespeiste PCI-Adresse gelangt über das Register ADDR\_REG und die I/O-Flip-Flops zu den Adreßleitungen SR\_ADDR der SRAMs. Das I/O-Register wird intern in einem weiteren Register gespiegelt, um Timing-Probleme zu umgehen. Der Burst-Zähler muß mit 33 MHz hochzählen können. Die kurze Takt- zu Ausgangsverzögerung der I/O-Register wird benötigt, um die Zugriffszeit der SRAMs zu maximieren. Würde man die SRAM-Ausgänge zurückführen, würde die Verzögerung in der Schleife, in der der Inkrementierer untergebracht ist, die Zykluszeit des Taktes übersteigen. Bei ausschließlicher Verwendung von internen Registern leidet hingegen die 'Clock to

Pad'-Verzögerung, es müßten noch schnellere SRAMs zum Einsatz kommen. Die Kodierung des Zählers als Multiplexer-Flip-Flop-Struktur erlaubt die Einhaltung beider Forderungen. Die Ausgänge des Multiplexers treiben sowohl die internen CLB-Flip-Flops als auch die Register in den I/O-Zellen.

Der gleiche Inkrementierer wird auch zur Erhöhung der Audioadresse herangezogen. Da die Audioadresse nur alle 1/44100 s erhöht werden muß, ist das Timing wesentlich entspannter. Es ist eine zusätzliche äußere Schleife mit Register und Multiplexer vorgesehen. Dieser Multiplexer wurde mit Absicht noch vor den Burst-Multiplexer in den Adreßpfad eingefügt, um die Schleifenverzögerung des Burst-Zählers nicht weiter zu vergrößern.

Zur Erhöhung der Audioadresse sind zwei Taktzyklen notwendig, da zwei Register durchlaufen werden. Das Register hinter dem Inkrementierer dient als Zwischenspeicher der Audioadresse, falls gerade ein PCI-Transfer stattfindet und der Zähler als Burst-Zähler verwendet wird. roe

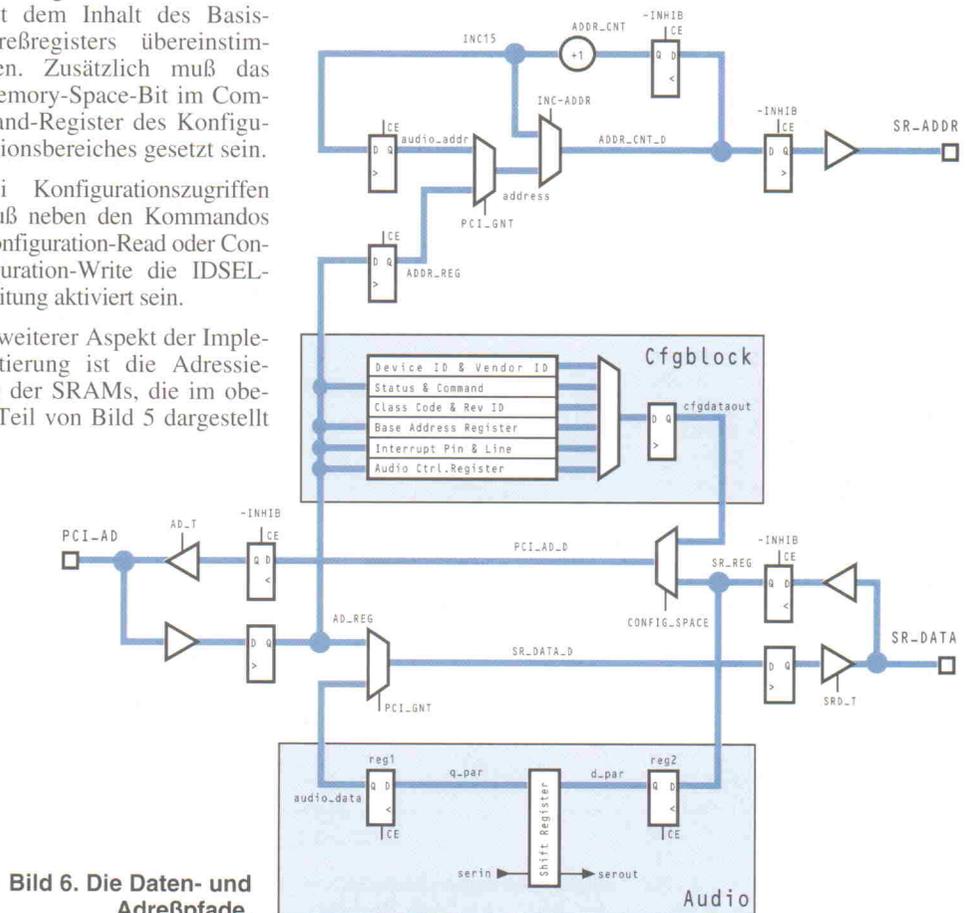


Bild 6. Die Daten- und Adreßpfade.



Mehr Durchblick.



# Klar, ich teste jetzt 3 Monate das unten angekreuzte Magazin!



**Meistabonnierte Computerzeitschrift in Deutschland**  
(lt. IVW III/96). 3 Ausgaben für nur 21,- DM statt 27,- DM im Einzelverkauf. **Jahresabo** (12 Ausg.) 97,20 DM ohne CD-ROM; 109,90 DM mit CD-ROM; Studentenabo (gegen Nachweis) 85,20 DM ohne CD-ROM; 97,90 DM mit CD-ROM.

**3 Monate für 21,- DM**

Das **c't-plus-Abol** Lesen Sie c't ein Jahr lang (Festabo), und Sie erhalten am Jahresende den kompletten c't 97 Jahrgang auf CD-ROM.



**Für den professionellen Netzwerk- und Telekommunikationsmarkt.**

3 Ausgaben für nur 16,- DM, statt 24,- DM im Einzelverkauf.

**Jahresabo** (12 Ausg.) 87,- DM; Studentenabo 76,- DM (gegen Nachweis).

**3 Monate für 16,- DM**



Die Elektronik-Fachzeitschrift mit dem konsequenten Praxisbezug. 3 Ausgaben für nur 15,- DM statt 22,50 DM im Einzelverkauf. **Jahresabo** (12 Ausg.) 79,20 DM; Studentenabo 69,- DM (gegen Nachweis).

**3 Monate für 15,- DM**



Die Zeitschrift für Unix, Internet und Netzwerke. 3 Ausgaben für nur 18,- DM statt 22,50 DM im Einzelverkauf.

**Jahresabo** (12 Ausg.) 81,- DM; Studentenabo 71,40 DM (gegen Nachweis).

Mit CD-ROM: Shareware für Unix

**3 Monate für 18,- DM**

**Anschrift:** (bitte in Druckbuchstaben)

Name/Vorname

Straße/Postfach

PLZ/Ort

**Schnupperangebot:** Ja, senden Sie mir die nächsten drei Ausgaben der angekreuzten Zeitschrift zum Vorzugspreis:

- c't magazin für computertechnik: 21,- DM**
  - Nach Ablauf des Test-Abos möchte ich das **c't-plus-Abol** mit **c't-ROM**. Das Abo läuft mindestens 1 Jahr und ist danach jederzeit zur jeweils übernächsten Ausgabe kündbar.
- iX Multiuser Multitasking Magazin: 18,- DM**
- ELRAD Magazin für Elektronik und technische Rechneranwendungen: 15,- DM**
- GATEWAY Magazin für Telekommunikation und Netzwerke: 16,- DM**

Wenn mich das Test-Abo überzeugt, brauche ich nichts weiter zu tun; ich bekomme das gewünschte Magazin weiterhin jeden Monat per Post und bezahle den oben angegebenen Preis für das Jahresabonnement. Das Abo kann ich jederzeit zur übernächsten Ausgabe kündigen – mit **Geld-zurück-Garantie**.

**Datum**      **Unterschrift**

Widerrufsrecht (gilt ab Vertragsabschluss): Mir ist bekannt, daß ich diese Bestellung innerhalb von 8 Tagen beim Verlag Heinz Heise GmbH & Co KG, Helstorfer Str. 7, 30625 Hannover, widerrufen kann und bestätige dies durch meine zweite Unterschrift. Zur Wahrung der Frist genügt die rechtzeitige Absendung.

**Datum**      **Unterschrift**

Bitte beachten Sie, daß zur Bearbeitung beide Unterschriften nötig sind.

Bitte freimachen, falls Marke zur Hand.

## Antwortkarte

Verlag Heinz Heise  
Zeitschriften-Vertrieb  
Postfach 61 04 07

30604 Hannover

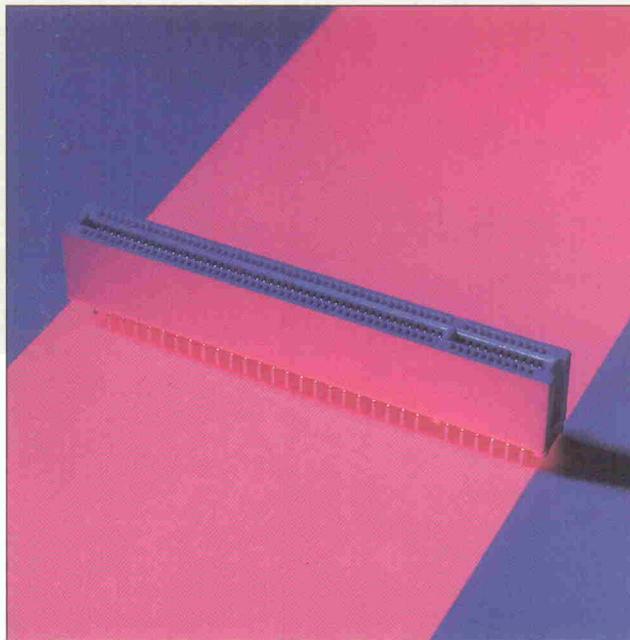
# Bus Basics

## Technische Grundlagen des PCI-Bus

Oliver Rovini

**Obwohl die Motivation zum PCI-Bus eher aus der Notwendigkeit eines schnellen, prozessorunabhängigen Bussystems für IBM-kompatible PCs entsprungen war, konnte man sich letztlich zu einem offenen Standard durchringen. Seither hat sich der Peripheral Components Interconnect Bus auch für Rechnerwelten jenseits des PC als der Erweiterungsbus etabliert. Als Fundament für PCI-kompatible Eigenentwicklungen stellt dieser Beitrag das Wesentliche aus den technischen Spezifikationen des PCI-Bus, Ausgabe 2.1 vor.**

*Dipl.-Ing. Oliver Rovini studierte technische Informatik an der FH Wedel. Derzeit ist er mit der Software- und Hardware-Entwicklung von PC-Karten bei der Firma Spectrum in Siek beschäftigt.*



**N**eben dem PC findet sich der PCI-Bus mittlerweile auch in einigen anderen Rechnersystemen wieder. Zu nennen wären hier zum Beispiel aktuelle Macintosh-Modelle auf Basis des PowerPC oder diverse Workstations mit DEC's Alpha-Prozessor. Diese Entwicklung führt dahin, daß man nun tatsächlich dieselben Erweiterungskarten auf unterschiedlichen Rechnerplattformen nutzen kann – sofern jeweils Treiber für das betreffende System verfügbar sind.

Der PCI-Bus ist für 32 Bit breite Daten bei maximal 33 MHz spezifiziert und optional auf 64 Bit und/oder 66 MHz erweiterbar. Die zur Zeit gebräuchliche Implementierung mit 32 Bit und bis zu 33 MHz kommt auf theoretische Burst-Übertragungsraten von 132 MByte/s. In der Praxis darf man bei einem schnellen PC-Board und einer schnellen PCI-Karte Werte von etwa 80...90 MByte/s erwarten. Dies gilt natürlich nur, wenn die beiden kommunizierenden Geräte den Bus ganz allein zur Verfügung haben.

Im Normalfall wird die Bandbreite des Busses aufgeteilt, beispielsweise mit 30 MByte/s für die SVGA-Grafikkarte, 10 MByte/s für einen SCSI-Festplattencontroller und 20 MByte/s für eine 100-MBit/s-Ethernet-Karte, Tastatur, Maus und ähnliches. Anwendungen wie eine aufwendige grafische Anzeige, etwa ein Meßaufbau mit Animation unter Windows, können den PCI-Bus bereits stark belasten. In diesem Fall muß die Übertragung von Daten zwischen PCI-Karte und Hauptspeicher mit der übrigbleibenden Bandbreite auskommen.

### Ausbau

Im Boarddesign muß auch der Bustakt irgendwo herkommen. Für den PCI-Bus wird er in aller Regel aus dem Prozessortakt generiert. Im PC läuft der PCI-Bus also je nach Prozessortakt mit maximal 25 MHz (Pentium 75), 30 MHz (P60, P90, P120) oder 33 MHz (P100, P133, P166, P200). Der Takt darf aber im Prinzip einen beliebigen Wert zwischen DC und 33 MHz annehmen und

zudem auch während (!) eines Zugriffs geändert werden.

Nach der elektrischen Spezifikation können an einem PCI-Bus bis zu vier Slots neben dem Hostsystem untergebracht sein. Über eine PCI-Bridge läßt sich ein weiterer Bus anhängen, und, falls dies wieder ein PCI-Bus ist, kann man das Spiel auch mehrfach wiederholen.

Die derzeit typische verkaufte Rechnerkonfiguration enthält einen PCI-Host (den Chipsatz), drei bis vier PCI-Slots sowie eine PCI-to-ISA-Bridge, an der wiederum die Standardkomponenten wie Keyboard, Schnittstellen und die ISA-Steckplätze hängen. Eventuelle On-board-Komponenten, zum Beispiel EIDE-Controller oder Grafikkarten, können sowohl als PCI-Komponente direkt am Bus oder als ISA-Komponente hinter der PCI-to-ISA-Bridge eingesetzt werden. Dabei bringt der PCI-Bus dann aber keinen Geschwindigkeitsvorteil mehr, denn das Nadelöhr bleibt weiterhin der ISA-Bus.

Jedes PCI-Gerät kann mehrere unabhängige Funktionen beibehalten (multi function device), die sich auch unabhängig über den Bus ansprechen lassen. Die meisten derzeit erhältlichen Geräte sind jedoch 'single function devices'.

Durch die weite Verbreitung des PCI-Busses kann man inzwischen auf eine Reihe fertiger Schnittstellenbausteine zurückgreifen. Einige davon sind universal einsetzbar, andere an spezielle Funktionen gebunden. Zum Beispiel arbeitet das in dieser ELRAD vorgestellte PCI Evaluation Board mit einem der PCI9060-Derivate der Firma PLX Technology (siehe Seite 42). Zumindest wenn dieser Chip verwendet wird, sollten die im folgenden zusammengestellten Informationen zur Busspezifikation ausreichen, um die Busanbindung eines selbst entwickelten PCI-Boards realisieren zu können. Ansonsten wäre natürlich auch das Studium der kompletten, zirka 300 Seiten starken PCI-Spezifikation möglich – was aber in vielen Fällen eine nur wenig sinnvolle Alternative ist.

Alle hier wiedergegebenen Angaben stützen sich auf die offizielle PCI Local Bus Specification, Revision 2.1 vom 1. Juni 1995 (Bezugsquelle siehe [1]).

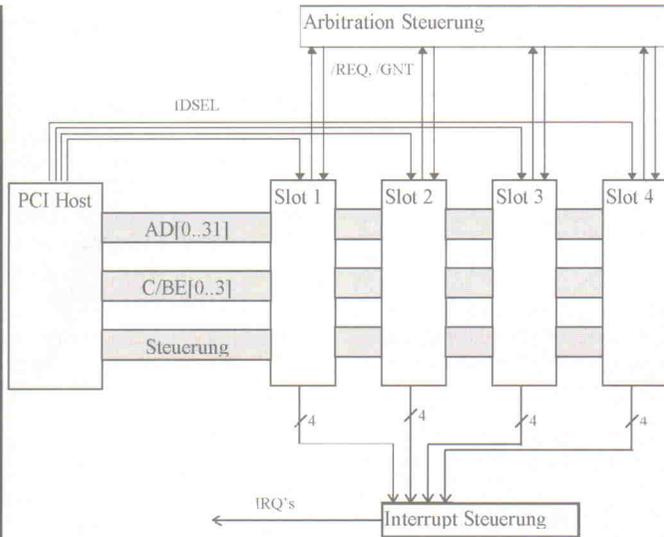


Bild 1. Übersicht – die Struktur eines PCI-Bussystems.

### Kontakte

Für die grundlegenden Funktionen des Busses werden insgesamt 47 Pins für Slave-Adapter sowie 49 Pins für Master-Adapter benötigt. Dazu kommen die Anschlüsse der Versorgungsspannung. Die wichtigsten Bussignale sind im folgenden kurz erläutert.

**CLK (Clock):** Alle Signale bis auf Interrupt und Reset kommen mit der steigenden Flanke. Der PCI-Takt beträgt je nach Board Design bis zu 33 MHz.

**/RST (Reset):** Reset aller PCI-Geräte. Asynchron zum Takt.

**AD[0...31] (Adress/Data):** Adressen und Daten gemultiplext. Die einzelnen Bytes des 32-Bit-Wortes werden über die Leitungen /C/BE[0...3] freigegeben.

**/C/BE[0...3] (Command/Byte Enable):** Enthält in der Adreßphase das Buskommando (verschiedene Lese- und Schreibarten) und in der Datenphase das Signal Byte Enable für die Datenleitungen.

**PAR (Parity):** Even Parity über AD[0...31] und /C/BE[0...3]. Das Parity Bit ergänzt die Anzahl der '1'-Bits auf den 36 Leitungen zu einer geraden Anzahl (siehe Beispiel auf Seite 37).

**/PERR (Parity Error):** Fehlermeldung des Geräts bei Daten-Parity-Fehler.

**/SERR (System Error):** Schwerwiegende Fehlermeldung des Geräts. Achtung, löst einen NMI (non maskable interrupt) aus.

**/FRAME (Cycle Frame):** Zeigt den Buszugriff eines Masters an. Beginn und Ende des Zugriffs werden über die /FRAME Leitung gesteuert.

**/IRDY (Initiator Read):** Bus Master ist bereit, die aktuelle Datenphase zu beenden.

**/TRDY (Target Ready):** Das ausgewählte Gerät ist bereit, die aktuelle Datenphase zu beenden.

**/STOP (Stop):** Das ausgewählte Gerät unterbricht die Transaktion. Die verschiedenen Arten des Abbruchs sind weiter unten erläutert.

**/DEVSEL (Device Select):** Ein Gerät bestätigt das Erkennen seines Adreßraumes. Für den Master zeigt das Signal an,

ob irgendein Gerät auf dem Bus selektiert wurde. Das /DEVSEL-Signal darf spätestens nach drei Takten gegeben werden, ansonsten bricht der Master den Zugriff ab.

**IDSEL (Initialization Device Select):** Chip Select für Initialisierung und Konfiguration des Devices. Für jedes Device ist eine eigene Leitung vorhanden. Achtung, aus irgendeinem Grund ist dieses Signal, im Gegensatz zu allen anderen Steuersignalen, high-aktiv.

**/REQ (Request, nur für Master):** Busanforderung; für jeden Master ist eine eigene Leitung vorhanden.

**/GNT (Grant, nur für Master):** Buszuteilung; für jeden Master ist eine eigene Leitung vorhanden.

Zu den genannten Leitungen sind noch einige optional verwendbare Pins am Steckplatz eines 32-Bit-PCI-Bus vorhanden.

**/PRSENT[1, 2] (Present):** Über diese beiden Pins signalisieren die Einsteckkarten dem Motherboard, daß eine Karte im Slot steckt. Außerdem kann über diese Bits die maximale Leistungsaufnahme mitgeteilt werden:

/PRSENT[1,2]	Bedeutung
11	no Board
10	max. 25 W
01	max. 15 W
00	max. 7,5 W

**/INTA (Interrupt Request):** Anforderung eines Interrupts bei einfachen Geräten.

**/INTB, C, D (Interrupt x):** Die Interrupt Leitungen B, C und D dürfen nur von Geräten mit mehreren Funktionseinheiten (multifunction device) benutzt werden.

**/LOCK (Lock):** Zeigt eine nicht unterbrechbare Aktion auf dem Bus an (semaphore).

**/SBO (Snoop Backoff) und SDONE (Snoop Done):** Signale für die Cache-Unterstützung.

**TDI, TDO, TCK, TMS sowie /TRST** sind Signale für die JTAG-Testschnittstelle. Die Pins TDI und TDO sollten verbunden werden.

Neben den Pins für die 32-Bit-Busversion ist noch eine Erweiterung auf 64 Bit Datenbusbreite und 66-MHz-Betrieb möglich. Hierfür sind nach einer weiteren Unterbrechung hinter Pin 62 nochmals 40 Pins definiert. Die Erweiterung umfaßt die Signale M66EN (66 MHz Enable), AD[32...63], /C/BE[4...7], /REQ64, /ACK64 sowie PAR64. Die meisten dieser Leitungen stellen Pendants entsprechender oben bereits genannter Pins für den 64-Bit-Bus dar. Auf ihre explizite Verwendung soll hier aber nicht weiter eingegangen werden.

### Protokolle

Die verschiedenen Zugriffsarten auf die PCI-Geräte lassen sich durch ein Kommando auf den Leitungen /C/BE[0...3] parallel zur Adreßphase unter-

### Pinbelegung PCI-Bus

Pin	Seite B	Seite A	Pin	Seite B	Seite A	Pin	Seite B	Seite A
1	-12V	/TRST	22	Ground	AD[28]	43	+3,3V	PAR
2	TCK	+12V	23	AD[27]	AD[26]	44	/C/BE[1]	AD[15]
3	Ground	TMS	24	AD[25]	Ground	45	AD[14]	+3,3V
4	TDO	TDI	25	+3,3V	AD[24]	46	Ground	AD[13]
5	+5V	+5V	26	/C/BE[3]	IDSEL	47	AD[12]	AD[11]
6	+5V	/INTA	27	AD[23]	+3,3V	48	AD[10]	Ground
7	/INTB	/INTC	28	Ground	AD[22]	49	Ground	AD[9]
8	/INTD	+5V	29	AD[21]	AD[20]	50	Keyway	Keyway
9	/PRSENT1	Reserved	30	AD[19]	Ground	51	Keyway	Keyway
10	Reserved	+5V	31	+3,3V	AD[18]	52	AD[8]	/C/BE[0]
11	/PRSENT2	Reserved	32	AD[17]	AD[16]	53	AD[7]	+3,3V
12	Ground	Ground	33	/C/BE[2]	+3,3V	54	+3,3V	AD[6]
13	Ground	Ground	34	Ground	/FRAME	55	AD[5]	AD[4]
14	Reserved	Reserved	35	/IRDY	Ground	56	AD[3]	Ground
15	Ground	/RST	36	+3,3V	/TRDY	57	Ground	AD[2]
16	CLK	+5V	37	/DEVSEL	Ground	58	AD[1]	AD[0]
17	Ground	/GNT	38	Ground	/STOP	59	+5V	+5V
18	/REQ	Ground	39	/LOCK	+3,3V	60	/ACK64	/REQ64
19	+5V	Reserved	40	/PERR	SDONE	61	+5V	+5V
20	AD[31]	AD[30]	41	+3,3V	/SBO	62	+5V	+5V
21	AD[29]	+3,3V	42	/SERR	Ground			

scheiden. Während der Datenphase enthalten diese Leitungen die Byte Enable Informationen. Diese Kommandos können von jedem PCI-Master abgesetzt werden, nachdem er Kontrolle über den Bus bekommen hat. Alle Geräte müssen die Konfigurationszugriffe (*Configuration Read* und *Configuration Write*) implementieren, der Rest ist optional.

Der Zugriff eines Masters wird durch Setzen der /FRAME-Leitung signalisiert. Das Gerät, das sich angesprochen fühlt, zieht daraufhin die /DEVSEL-Leitung auf low (positive Dekodierung). Ein Gerät auf dem PCI-Bus – und nur eines – darf auch eine subtraktive Dekodierung durchführen. Dabei werden alle Zugriffe angenommen, die keines der weiteren Geräte am Bus akzeptiert. Da ein Gerät mit subtraktiver Dekodierung erst warten muß, ob sich ein anderes Gerät angesprochen fühlt, ist diese Art der Adressierung natürlich langsamer.

Das Handshake zwischen Master und Slave erfolgt über die beiden Leitungen /IRDY (Master) und /TRDY (Slave). Mit diesen Signalen werden die Freigabe und die Annahme der Daten bestätigt. Durch Verzögern der entsprechenden /xRDY-Leitung lassen sich in jedem Zugriff von beiden Seiten Waitstates einsetzen.

## Initialisierung

Der PCI-Bus ist selbstkonfigurierend definiert. Dafür beinhaltet jedes PCI-Gerät einen definierten Satz von Registern, die während des Boot-Vorgangs ausgelesen werden.

Die Belegung dieser Register wird vom Entwickler festgelegt und läßt sich in einem Speicherbaustein auf der Karte ablegen. Bei dem in diesem Heft vorgestellten PCI-Entwickler-Board ist die Registerbelegung beispielsweise in einem seriellen EEPROM untergebracht, das nach dem Reset vom Schnittstellenbaustein auf dem Board ausgelesen wird.

Enthalten sind hier neben Informationen über das Gerät selbst (Hersteller, Gerät, Typenklasse, Möglichkeiten, Waitstates, Interrupt ...) die benötigten Speicherbereiche (bei 32-Bit-Zugriff maximal sechs Stück).

Nach dem Reset fragt das Hostsystem zuerst das Vorhandensein der installierten PCI-Geräte ab. Dies erfolgt durch einen Zugriff auf ein definiertes Register (Vendor ID). Zu diesem Zeitpunkt sind Zugriffe auf die noch unbekannt Karten nur mit dem Befehl *Configuration Read/Configuration Write* möglich.

Für jeden physikalisch vorhandenen Slot ist eine eigene IDSEL-Leitung vorhanden, die der Host auskodiert. Nachdem das System herausbekommen hat, ob und wo Karten im Rechner stecken, werden bei allen PCI-Geräten die benötigten Adreßräume ermittelt. Dies geschieht durch Schreiben des Wertes FFFFFFFFhex in die Adreßregister.

Jedes PCI-Gerät kann maximal sechs Speicherbereiche anfordern. Dabei wird der jeweils benötigte Adreßbereich im Adreßregister bitweise ausmaskiert. Werden zur Kodierung zum Beispiel Bit 0 bis Bit 9 verwendet (auskodieren mit FFFFFFFC00hex), ist der Bereich  $2^{10}$ , sprich 1024 Bytes groß. Es besteht die Wahl zwischen I/O-gemappten und Memory-gemappten Bereichen; jeweils unterhalb 1 MB beliebig im 32- oder 64-Bit-Adreßraum plaziert.

Als Antwort teilt das Hostsystem (BIOS) den einzelnen Geräten jeweils Adreßbereiche zu – sofern im Adreßraum genug Platz vorhanden ist, denn der I/O-Bereich ist nun einmal begrenzt. Nach der 'Anmeldung' sind die PCI-Geräte dann selbst für die Auskodierung ihrer Adreßräume verantwortlich.

Die zugewiesenen Adreßräume lassen sich später für den Zugriff aus den Konfigurations-

registern auslesen. Spätestens an diesem Punkt macht sich bemerkbar, daß man die (schöne?) einfache DOS-Welt hinter sich gelassen hat, denn ohne 32-Bit-Extender ist hier kein Zugriff mehr auf Memory-mapped-Adressen möglich. Als Krücke läßt sich der benötigte Adreßraum in den I/O-Bereich mappen, sofern der Adreßraum klein genug ist. Dabei werden jedoch sämtliche Geschwindigkeitsvorteile des PCI-Busses verschenkt.

I/O Mapping sollte im übrigen nach Möglichkeit nicht verwendet werden, da der I/O-Bereich sehr PC-spezifisch ist und von anderen Rechnersystemen eventuell überhaupt nicht zur Verfügung gestellt wird. Es ist ebenfalls möglich, einen Bereich doppelt anzufordern, also sowohl im I/O- als auch im Memory-Bereich. Für den wahlweisen Zugriff auf einen dieser beiden Bereiche ist dann jedoch ein entsprechend programmierter Treiber erforderlich.

Im Kasten auf der folgenden Seite ist anhand der PCI-Karte von Seite 42 nochmals ein Beispiel zur Anforderung von Adreßräumen für PCI-Geräte wiedergegeben.

## Busfunktionen

Ein beliebiges Gerät kann als *Busmaster* auftreten. Zu diesem Zweck sind zusätzlich die beiden Leitungen /REQ und /GNT anzuschließen. Beide Leitungen sind für jedes Gerät separat vorhanden. Die Arbitrierung erfolgt durch das Hostsystem, das durch Wegnehmen der entsprechenden /GNT-Leitung den Bus auch wieder frei bekommt. Der Bus-

## PCI-Kommandos

/C/BE[3...0]		Bedeutung
hex	bin	
0x00	0000	Interrupt Acknowledge
0x01	0001	Special Cycle
0x02	0010	I/O Read
0x03	0011	I/O Write
0x04	0100	Reserved
0x05	0101	Reserved
0x06	0110	Memory Read
0x07	0111	Memory Write
0x08	1000	Reserved
0x09	1001	Reserved
0x0A	1010	Configuration Read
0x0B	1011	Configuration Write
0x0C	1100	Memory Read Multiple
0x0D	1101	Dual Address Cycle
0x0E	1110	Memory Read Line
0x0F	1111	Memory Write and Invalidate

master muß dann den Zugriff augenblicklich beenden.

Ziel eines Zugriffs ist ein beliebiger Slave am Bus, so daß auch direkte Zugriffe zwischen zwei Geräten am Bus ohne Umweg über den Host möglich sind. Diese Fähigkeit benutzen sämtliche Busmaster-Geräte (etwa SCSI-Controller), um Daten schnell in den oder aus dem Hauptspeicher zu transportieren.

Wie bereits erwähnt, hat jedes PCI-Gerät einen eigenen Registersatz. Von diesen 256 Bytes sind 64 Bytes vordefiniert, der Rest steht für eigene Zwecke zur Verfügung. Ein Zugriff auf den Konfigurationsbereich erfolgt immer durch Setzen der IDSEL-Leitung parallel zu

## Berechnungsbeispiel Parity

AD[031...0] = 12345678hex =  
0001 0010 0011 0100 0101 0110 0111 1000bin  
=> /C/BE[0...3] = 1111bin

ergibt 17 Bits mit dem Wert '1'. Das Even Parity Bit ist somit ebenfalls '1', um insgesamt eine gerade Anzahl 1-Werte zu erhalten.



**SONDERANGEBOT**  
Gültig bis 31. März 1997

ULTIMATE TECHNOLOGY

Europa- zentrale: tel. 0031 - 35-6944444, fax 0031 - 35-6943345  
E-mail: sales@ultiboard.com

**JETZT AUCH WINDOWS 95 & NT**

ULTIboard Challenger 700 besteht aus dem Schaltplanprogramm ULTIcap, aus dem Layoutprogramm ULTIboard sowie dem Ripup & Retry Autorouter ULTIroute GXR. Das Programm verfügt über eine Kapazität von 700 Bauelementepins. Preis: DM. 849 zzgl. MwSt. und Versandkosten (DM. 976,35 incl. MwSt.). Sie können jederzeit Upgrades auf Systeme größerer Pinkapazitäten erwerben, incl. solchen, die den SPECCTRA Autorouter enthalten. Auf Wunsch senden wir Ihnen gerne eine kostenlose Demo-CD.

Distributoren:  
Taube Electronic, tel. 030 - 6952250, fax 030 - 6942338  
Maxxon, tel. 03-16265230, fax 03-16278588

**KOSTENLOS**  
0130-829411 D  
0660-7457 A  
0800-559738 CH

## Beispiel für die Anforderung von Adreßräumen

1) Das Hostsystem fragt nach dem System Reset die gewünschten Speicherbereiche durch Beschreiben der Adreßregister jedes Gerätes mit FFFFFFFFhex ab.

2) Die PCI-Karte fordert einen 1 MByte großen Adreßraum im Speicher sowie einen 256 Byte Bereich für die Steuerung, der sowohl im I/O-Bereich als auch im Memory-Bereich liegt, um dem Software-Treiber die Wahl des Zugriffs zu lassen. Eine '1' in Bit 0 fordert eine Adresse im I/O-Bereich an, eine '0' eine im Memory-Bereich. In Bit 1 und Bit 2 wird für den Me-

memory-Bereich die Art des Mappings angegeben (00 bedeutet hier 'beliebig im 32-Bit-Adreßraum'. Bit 3 gibt beim Memory Mapping die Möglichkeit des Prefetching an. Die restlichen Bits dekodieren, wie im Text beschrieben, die Größe des gewünschten Adreßraums aus (siehe 'Initialisierung').

3) Das Hostsystem teilt die Basisadressen für alle PCI-Karten mit (hier nur ein Beispiel, die tatsächliche Zuteilung hängt von der Rechnerkonfiguration ab). Ab diesem Zeitpunkt dekodiert die PCI-Karte die Zugriffe selbst aus.

Reset	1) Host	2) PCI Karte	3) Host
Adreßregister 0	FFFFFFFhex	FFF0000hex	FFA0000hex
Adreßregister 1	FFFFFFFhex	FFFFF01hex	000FC81hex
Adreßregister 2	FFFFFFFhex	FFFFF00hex	FFBFC00hex
Adreßregister 3	FFFFFFFhex	FFFFF00hex	0000000hex
...	...	...	...

/FRAME bei gleichzeitigem Anlegen der Registeradresse und des Kommandos *Configuration Read* oder *Configuration Write* auf den Leitungen /C/BE[0...3].

In den freien Adreßleitungen AD[0...1] wird die Art des Konfigurationszugriffs festgelegt. Für den Zugriff auf ein spezielles Gerät ist der Wert 00 (Type 0) zuständig. 01 initiiert einen Zugriff auf einen anderen Bus über eine PCI-Bridge. Die IDSEL-Leitung funktioniert als externes Chip Select und muß vom Hostsystem dekodiert werden. Der Zugriffsmechanismus auf die Konfigurationsregister ist im Hostsystem implementiert. Beim PC besteht er aus dem PCI-BIOS, daß seine Arbeit auf einen Software-Interrupt hin erledigt.

Der Standardzugriff auf dem PCI-Bus ist der *Burst*. Ein *Einzelzugriff* ist somit nichts anderes als ein nach dem ersten Datenwort beendeter Burst. Vom Ablauf her besteht kein Unterschied zwischen einem I/O-Zugriff und einem Memory-Zugriff. Beide werden durch Setzen der /FRAME-Leitung bei gleichzeitigem Anlegen der Adresse und des entsprechenden Bus-

kommandos gestartet. Das Ende des Zugriffs wird vom Master durch Zurücknehmen der /FRAME-Leitung parallel zum letzten Datenwort signalisiert. Beim Einzelzugriff erfolgt dies demzufolge bereits nach einem Takt. Die maximale Länge eines Bursts ist durch das PC-BIOS auf 128 Datenworte beschränkt.

Sowohl der Master als auch der Slave können einen *Transfer abbrechen*. Der Master wird einen Transfer abbrechen, wenn ihm der Bus entzogen wurde (/GNT weggenommen) und seine interne Verzögerung (latency timer) abgelaufen ist. Auf den für die Software eher fatalen Fehler, daß ein Gerät nicht mehr antwortet, reagiert der PCI-Master mit einem geordneten Abbruch – was zumindest den Bus in einem definierten Zustand beläßt. Beide Arten des Master-Abbruchs werden durch Zurücknehmen der /FRAME-Leitung signalisiert.

Der Slave signalisiert bei einem Zugriff den Abbruch eines Transfers durch Setzen der /STOP-Leitung. Der Zeitpunkt, zu dem /STOP gesetzt wurde, unterscheidet einen von drei Arten des Abbruchs:

**Retry:** Wenn /STOP anstelle von /TRDY gesetzt wird, so ist der Slave zur Zeit besetzt, etwa durch einen lokalen Zugriff auf der Karte, und es können keine Daten transferiert werden. Der Master wiederholt nach kurzer Zeit den Zugriff und kann diesen in aller Regel auch beenden.

**Disconnect:** Ein gleichzeitiges Setzen von /STOP und /TRDY beendet den Zugriff nach der aktuellen Datenphase. Der aktuelle Burst läßt sich nicht weiterführen; das Slave-Gerät kann die verlangte Antwortzeit nicht mehr erreichen. Ein Disconnect kann beispielsweise auftreten, wenn der Zugriff über eine Speichergrenze hinausgeht.

**Target-Abort:** Ein Target-Abort signalisiert durch gleichzeitiges Setzen der /STOP-Leitung und Zurücknehmen der /DEVSEL-Leitung einen fatalen Fehler auf Seiten des Slave. Der eingeleitete Zugriff ist nicht durchführbar, zum Beispiel bei einem Zugriff über die Grenzen des Adreßraumes des Gerätes hinaus. Der Zugriff kann auch zu einem späteren Zeitpunkt nicht korrekt beendet werden.

Eine fatale Situation tritt während der Initialisierung bei blockierenden Fehlern auf der lokalen Seite auf. Solange das PCI-Gerät durch die lokale Seite voll beschäftigt ist, wird es alle Zugriffe des Hostsystems durch *Retry* abbrechen. Da das PCI-BIOS im allgemeinen damit rechnet, den Zugriff auch irgendwann beenden zu können, führt dies in der Bootphase unweigerlich zu einem blockierten System.

## Unterbrechungen

Auf dem PCI-Bus sind vier Interrupt-Leitungen vorhanden (INTA...INTD). Alle Geräte mit nur einer Funktion dürfen lediglich die Interrupt-Leitung A verwenden, die anderen drei Leitungen sind für den Betrieb von Multifunction Devices vorgesehen.

In der PCI-Spezifikation selbst ist die weitere Verarbeitung der Interrupts nicht definiert, und die Platzierung der betreffenden Leitungen am Interrupt Controller hängt im Prinzip nur vom Board Design ab.

Die Interruptleitungen der einzelnen Slots können als durchgeschleifte Busleitung verbun-

den sein (chained interrupt), dürfen aber auch von jedem Slot einzeln an den Interrupt Controller geführt werden. Dafür muß der eingesetzte Software-Treiber aber Unterbrechungsanforderungen bearbeiten können, bei denen sich mehrere Geräte eine Interrupt-Leitung teilen (shared interrupt). Bei Auslösen einer Unterbrechung muß die Interrupt Service Routine zuerst durch Abfrage der Geräte den Auslöser des Interrupts bestimmen, um dann darauf zu reagieren.

Vom PC-BIOS wird normalerweise einem belegten PCI Slot automatisch einer der wenigen freien Hardware Interrupts zugeteilt (Plug and Play). In der Theorie gibt es dadurch keinerlei Interrupt-Konflikte mehr. Da aber bis heute in jedem PC noch Mengen an ISA-Komponenten eingebaut sind, kann es mit diesen nach wie vor noch zu doppelten Belegungen kommen. Im Rechner-BIOS lassen sich künftig die für ISA-Komponenten vergebenen Interrupts auch per Hand eintragen, damit sie nicht noch einmal für den PCI-Bus vergeben werden.

Die Vergabe von Hardware Interrupts für den PCI-Bus erfolgt während der Initialisierung. In einem Register des definierten Konfigurationsbereiches (Interrupt Pin) wird von jedem PCI-Gerät die jeweils benutzte Interrupt-Leitung mitgeteilt. Das BIOS vergibt daraufhin einen der vorhandenen Hardware Interrupts und trägt die Informationen hierüber in einem weiteren Register ein (Interrupt Line). Beim PC ist dies einfach die Nummer des Interrupts (0...15). Der Software-Treiber für das PCI-Gerät liest diese Information dann später zusammen mit den Basisadressen aus und installiert dementsprechend einen Interrupt Handler.

Nach Auslesen eines Interrupts ist der zugehörige Software-Treiber dafür verantwortlich, daß die Ursache der Unterbrechung behoben wird. Der Treiber veranlaßt somit das Löschen des Interrupts auf dem PCI-Gerät.

## Speicher direkt

Speicherzugriffe per direct memory access (DMA) im Sinne des ISA-Busses mit seinen gesonderten DMA-Kanälen gibt

es beim PCI-Bus nicht mehr. Sie sind auch nicht mehr nötig, da jedes PCI-Gerät als Busmaster auftreten kann, wenn bei der Entwicklung eine entsprechende Funktionalität implementiert wurde.

Als Busmaster kann ein Gerät selbstständig Daten aus seinem eigenen Speicherbereich in einen anderen Bereich, zum Beispiel den Systemspeicher, übertragen. Diese Art der Hintergrundverarbeitung entlastet den Prozessor des Rechners stark. Deshalb sollten alle PCI-Geräte, die große Datenmengen zu transportieren haben oder schnelle Transfers erfordern, als Busmaster auftreten können.

Die Vorteile eines Busmasters zeigen sich besonders bei 'echten' Multitasking-Betriebssystemen, da dort die gesparte Rechenzeit anderen Prozessen zur Verfügung gestellt werden kann. In 'single task'-Anwendungen, also unter DOS, obliegt es dem Programmierer, aus der Busmaster-Fähigkeit eines PCI-Gerätes Vorteile zu ziehen. Ein Zugriff, der nur auf das Ende einer Übertragung wartet, mag zwar einfach zu implementieren sein, verschenkt durch Leerlauf des Prozessors jedoch wieder die gewonnene Zeit.

Einige PCI-Schnittstellenbausteine (beispielsweise manche aus der PCI9060-Reihe von PLX) implementieren eine Art von DMA-Zugriff insofern, als sie über eigene DMA-Kanäle automatische Datentransfers auf dem PCI-Bus initiieren können. Der Schnittstellenbaustein tritt dabei gleichzeitig als PCI-Busmaster und als Master auf der lokalen Seite auf. Diese Funktionalität ermöglicht einen einfachen Master-Zugriff auf dem PCI-Bus, ohne größere Intelligenz auf der lokalen Seite unterzubringen und sich selbst um die Zugriffssteuerung kümmern zu müssen.

## Timing

Veränderungen aller genannten Bussignale erfolgen synchron zur ansteigenden Flanke des PCI-Taktes. Bis auf /REQ und

/GNT haben alle Signale die gleichen Setup- und Hold-Zeiten. Als minimale Input Setup Time sind 7 ns spezifiziert, als Hold Time minimal 0 ns. Für die Setup Time der Leitungen /GNT und /REQ sind 10...12 ns zulässig.

Der PCI-Takt darf generell einen beliebigen Wert zwischen DC und 33 MHz, bei optionaler Erweiterung bis 66 MHz, annehmen. Langsame Takte werden zum Beispiel für Power-down-Funktionen verwendet. Der Takt kann aber jederzeit, also auch während eines Zugriffs, durch das Hostsystem geändert werden. Aus diesem Grunde sollte man den lokalen Takt für ein Gerät nicht aus dem PCI-Takt gewinnen, insbesondere, wenn der Refresh für etwa vorhandene DRAM-Bausteine davon abhängt.

Bei allen Zugriffsarten muß das Zielgerät den Zugriff nach spätestens drei PCI-Takten über die /DEVSEL-Leitung bestätigen. Die maximale Antwortzeit für /DEVSEL wird in den PCI-Registern abgelegt.

## Konfiguration

Einen Zugriff auf den Konfigurationsbereich signalisiert

der Master in Takt 3 durch gleichzeitiges Setzen der /FRAME- und der IDSEL-Leitung des adressierten PCI-Gerätes (Bild 2). Das Gerät kann seine Adresse hier nicht auskodieren. Die IDSEL-Leitung ist nur gültig, wenn gleichzeitig /FRAME gesetzt ist. Es sei hier nochmals erwähnt, daß die IDSEL-Leitung für jeden Slot separat vorhanden ist und vom Motherboard auskodiert wird. Nur mit dieser Art der Steuerung ist ein Zugriff auf die einzelnen Karten direkt nach dem Reset möglich, wenn noch keine Adreßräume zugeteilt wurden.

Auf den Leitungen AD[0...31] wird die Adresse des angesprochenen Registers angelegt. Über die Leitungen /C/BE[0...3] wird das entsprechende Kommando mit den Adressen übertragen (*Configuration Read: 1010, Configuration Write: 1011*). Ab Takt 4 werden die gleichen Leitungen für die Byte-Enable-Information benutzt.

Der Master (Initiator) des Zugriffs signalisiert seine Bereitschaft für die Ausführung des Transfers über die /IRDY-Leitung; das jeweils adressierte Gerät (Target) über die Leitung

/TRDY. Gleichzeitig muß das angesprochene PCI-Gerät durch Setzen der /DEVSEL-Leitung den Zugriff bestätigen.

Beim Lesezugriff setzt das Zielgerät die /TRDY-Leitung, sobald die gewünschten Daten bereitliegen (Takt 5). Beim Schreibzugriff wird /TRDY gesetzt, sobald die Daten übernommen wurden (Takt 4). Beim Schreibzugriff hat /IRDY die Funktion eines Data-Enable-Signals, und beim Lesezugriff gilt dies für /TRDY.

Der Transfer ist beendet, wenn /DEVSEL, /TRDY und /IRDY gleichzeitig gesetzt sind (Takt 5 oder Takt 4) und zudem /FRAME zurückgesetzt wurde.

## I/O oder Memory

Für ein PCI-Gerät unterscheiden sich I/O- und Memory-Zugriffe nur durch die unterschiedlichen Kommandos an den Leitungen /C/BE[0...3]. Bei beiden Zugriffsarten müssen alle 32 Adreßbits auskodiert werden.

Der Zugriff startet von Seiten des Masters durch Setzen von /FRAME bei gleichzeitigem Anlegen der Adresse und des Buskommandos (ein Read oder Write Kommando, siehe oben).

Das angesprochene Gerät dekodiert selbstständig seine Adresse aus. Diese Adresse liegt in einem der während der Initialisierung angeforderten und vom Host zugeteilten Adreßräume.

Die positive Dekodierung bestätigt das PCI-Gerät durch Setzen von /DEVSEL in Takt 2 (Bild 3). Ab diesem Takt führen die Leitungen /C/BE[0...3] die Byte-Enable-Informationen für die angeforderten Daten.

Beim Burst-Zugriff sind in der Regel alle Byte-Enable-Leitungen gesetzt, da es kaum Sinn macht, von jedem 32-Bit-Wort ein oder zwei Bytes auszulassen. Rein formal enthalten die /C/BE-Leitungen aber auch

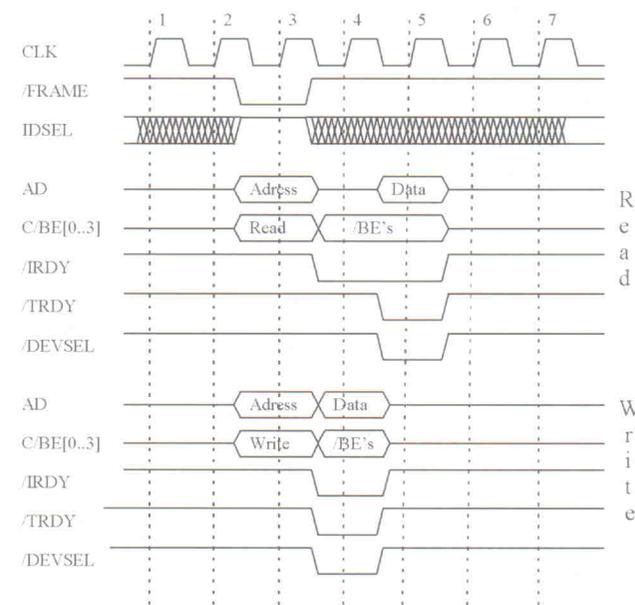


Bild 2. Separiert – der Zugriff auf den Konfigurationsbereich.

**10 JAHRE**

**ULTIBOARD**

**SONDERANGEBOT**

Gültig bis 31. März 1997

ULTIMATE TECHNOLOGY

**JETZT AUCH WINDOWS 95 & NT**

ULTIboard Challenger 700 besteht aus dem Schaltplanprogramm ULTIcap, aus dem Layoutprogramm ULTIboard sowie dem Ripup & Retry Autorouter ULTIroute GXR. Das Programm verfügt über eine Kapazität von 700 Bauelementpins. Preis: DM. 849 zzgl. MwSt. und Versandkosten (DM. 976,35 incl. MwSt.). Sie können jederzeit Upgrades auf Systeme größerer Pinanzahl erwerben, incl. solchen, die den SPECCTRA Autorouter enthalten. Auf Wunsch senden wir Ihnen gerne eine kostenlose Demo-CD.

Europa: ULTIimate Technology BV, Energiestraat 36, 1411 AT Naarden, NL  
zentrale: tel. 0031 - 35-6944444, fax 0031 - 35-6943345  
E-mail: sales @ ultiboard.com

Distributoren:  
Täube Electronic, tel. 030 - 699260, fax 030 - 694238  
Maxxim, tel. 03-16265230, fax 03-1627866

Internet: <http://www.ultiboard.com>

ULTIboard Version 5  
ULTIboard Library browser  
Spectra v6.0

**KOSTENLOS**  
0130-223411 D  
0550-7457 A  
0800-59738 CH

beim Burst-Zugriff die jeweils für das angeforderte Datum geltenden Byte-Enable-Informationen (Takt 5 und Takt 6 bei *Burst Read* und beim *Burst Write*).

**Read-Zugriff:** In Takt 3 bestätigt der Master mit */IRDY* seine Bereitschaft, Daten zu lesen. Sobald die Daten bereitstehen, setzt der Slave */TRDY*, und die Daten werden übertragen. Das Zurücknehmen von */FRAME* bei gesetztem */IRDY*-Signal signalisiert den letzten Zugriff – beim Einzelzugriff (single read) schon nach einem Takt, beim Burst erst in Takt 5 (Lesen von drei Worten).

**Write-Zugriff:** Auch hier bestätigt der Master in Takt 3 mit */IRDY* seine Bereitschaft. Die Daten liegen ab diesem Takt auf dem Bus. Der Slave bestätigt die Übernahme der Daten über die */TRDY*-Leitung in Takt 4 und Takt 6. Im Beispiel (Bild 4) wird der Zugriff vom Master bereits nach dem Schreiben von zwei Worten durch das Zurücknehmen von */FRAME* in Takt 5 beendet.

Sollte das vorgegebene Tempo (PCI-Takt) dem Master oder dem Slave zu schnell sein, etwa weil die lokale Seite asynchron und mit niedrigerem Takt arbeitet oder dort irgendwelche Ressourcen an Grenzen stoßen, so können beide den Zugriff verzögern (Waitstates). Der Master legt Waitstates ein, indem die */IRDY*-Leitung zurückgenommen wird. Der

Slave kann dementsprechend die */TRDY*-Leitung zurücknehmen, um sich Zeit zu verschaffen. Im Beispiel verzögert das Slave-Gerät */TRDY* beim Schreibzugriff für jedes Datum um jeweils einen Takt, der Zugriff erfolgt also nur noch mit halbem PCI-Takt.

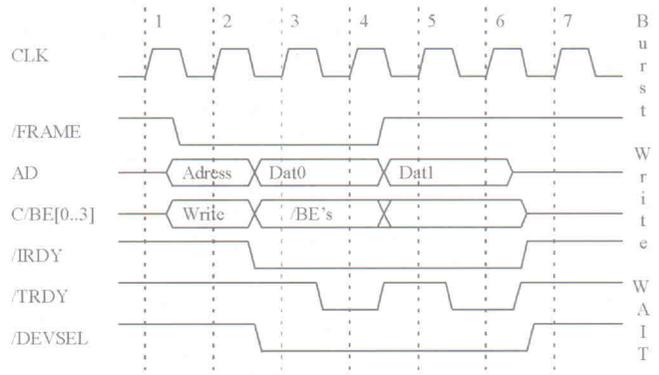
### Transferabbruch

Wie bereits erwähnt wurde, bricht der Master seinen Zugriff durch Wegnehmen des */FRAME*-Signals nach dem aktuellen Transfer ab.

Wenn hingegen das Slave-Gerät den Transfer abbrechen will, bieten sich dafür die ebenfalls schon genannten drei Möglichkeiten *Retry*, *Disconnect* oder *Target-Abort*. In Bild 5 sind drei Beispiele hierzu wiedergegeben, wobei der Master jeweils in Takt 1 durch Setzen von */FRAME* einen Zugriff startet, ganz gleich, ob es ein Lese- oder ein Schreibzugriff ist. Im nächsten Takt signalisiert er seine Bereitschaft für den Transfer über die */IRDY*-Leitung.

Beim *Retry* bestätigt der Slave den Zugriff nicht mit dem */TRDY*-Signal, sondern über die */STOP*-Leitung (Takt 3). Der Master reagiert hierauf durch Zurücknehmen von */FRAME* in Takt 4 und beendet damit den Zugriff.

Der *Disconnect* unterscheidet sich nur wenig vom *Retry*. Das */STOP*-Signal wird hier nicht



**Bild 4. Bei Bedarf warten – Burst Write und Waitstates.**

anstelle des */TRDY*-Signals gesetzt, sondern gleichzeitig mit diesem (Takt 3). Damit ist per Definition der aktuelle Zugriff abgeschlossen (*/TRDY* und */IRDY* gleichzeitig gesetzt). Das angesprochene Gerät 'weigert' sich aber weiterzumachen, etwa weil beim Schreibzugriff seine Eingangspuffer voll oder beim Lesezugriff seine Ausgangspuffer leer sind. Ein *Disconnect* kann auch direkt nach einer abgeschlossenen Datenphase auftreten, in diesem Fall wird */STOP* in dem Augenblick gesetzt, in dem */TRDY* zurückgenommen wird.

Der Master muß nach einem abgebrochenen Zugriff (*Retry* oder *Disconnect*) unbedingt wieder den Bus freigeben (*/REQ* zurücknehmen). Nur dann erhält das Slave-Gerät die Möglichkeit, seinen eventuell anstehenden Zugriff durchzuführen. Ein anderes Verhalten kann an dieser Stelle leicht zu einem 'Deadlock', also einem blockierten Bussystem, führen.

Nach einer minimalen Wartezeit darf der Master den Bus wieder anfordern und seinen Zugriff erneut versuchen. Ein Master muß zudem immer auch in der Lage sein, als Slave zu reagieren. Dies gilt selbst dann, wenn ein eigener Zugriff des Master sozusagen noch 'in der Luft hängt'. Andernfalls verhindert auch das Freigeben des Busses nicht unbedingt einen *Deadlock*.

Eine Möglichkeit für ein Zielgerät, den Transfer endgültig abzubrechen, ohne daß der Master einen erneuten Versuch unternimmt, bietet sich schließlich mit dem *Target-Abort*. Bei dieser Abbruchsart wird */STOP* gesetzt und gleichzeitig */DEVSEL* zurückgenommen (Takt 3, Bild 5, unten). Unabhängig von

seinem Zustand vor dem Abbruch darf */TRDY* dabei ebenfalls nicht gesetzt sein. Das bedeutet, daß ein *Target-Abort* auch erlaubt ist, nachdem bereits gültige Daten übertragen wurden. Der Zustand von */IRDY* und */TRDY* vor dem *Target-Abort* ist beliebig.

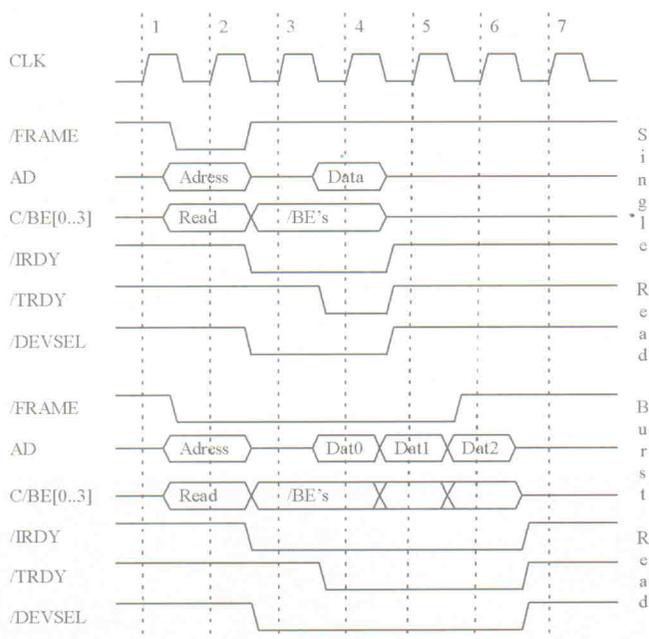
### Arbitration

Ein PCI-Master fordert den Bus durch Setzen seiner */REQ*-Leitung an. Ein Fallbeispiel hierfür ist in Bild 6 dargestellt. Gerät 1 fordert den Bus in Takt 2 an, Gerät 2 in Takt 3. Ein Master darf */REQ* nur für seinen aktuellen Zugriff benutzen, nicht aber, um sich den Bus auf Dauer zu sichern.

Der Bus Arbitrer teilt den Bus einem Gerät durch Setzen des entsprechenden */REQ*-Signals zu. Im Beispiel bekommt Gerät 1 den Bus in Takt 3, Gerät 2 in Takt 5 und Gerät 1 wieder in Takt 9. Mit der gleichen Leitung kann der Bus Arbitrer dem Gerät den Bus auch wieder entziehen, falls ein anderer Zugriffswunsch ansteht. In Takt 5 des Beispiels wird Gerät 1 der Bus wieder entzogen, obwohl sein */REQ*-Signal noch gesetzt ist.

Nachdem einem Gerät der Bus zugeteilt wurde, wird dieses Gerät seinen Zugriff durchführen (*/FRAME* setzen, Adresse anlegen ...). Sollte dem Gerät der Bus entzogen werden, so wird der aktuelle Zugriff noch abgeschlossen. Dies betrifft aber nicht den kompletten Burst, sondern nur das Übertragen des aktuellen Datums.

Ein PCI-Gerät hat nach der Busanforderung 16 Takte Zeit, um mit seinem Zugriff anzufangen (*/FRAME*). Sollte in dieser Zeit nichts passieren, so



**Bild 3. Vereinzelt oder als Burst – Datenlesen vom Bus.**

geht der Bus Arbitrierer davon aus, daß dieses Gerät nicht mehr in der Lage ist, irgend etwas zu unternehmen. Das betreffende PCI-Gerät wird in diesem Fall dann von der weiteren Buszuteilung ausgeschlossen und sein Versagen dem Betriebssystem gemeldet, das dann wiederum darauf (hoffentlich) vernünftiger reagieren kann.

Der Algorithmus zur Arbitrierung ist in der PCI-Spezifikation nicht festgelegt. Sollte also jemand in die Verlegenheit kommen, sich seinen kompletten PCI-Bus inklusive Initialisierung, Vergabe der Adreßräume, der Interrupts und einer Zugangssteuerung selbst aufzubauen, so steht es ihm dabei frei, einen eigenen Algorithmus zu entwickeln – solange die maximalen Verzögerungszeiten eingehalten werden.

### Elektrizität

Der PCI-Bus ist sowohl für 5 V als auch für 3,3 V definiert. Die Unterscheidung zwischen beiden Systemen wird über eine physikalische Unterbrechung des Steckers getroffen ('Keyway', Unterbrechung der Pinreihen, die für ein zwangsweise richtiges Einsetzen sorgen). Für die 5-V-Version liegt die Unterbrechung auf Pin 50 und Pin 51, für die 3,3-V-Version auf Pin 12 und Pin 13 (die Pins 50 und 51 enthalten dann Masse-Anschlüsse, siehe Pinbelegung). Diese physikalische Unterscheidung der Kartentypen verhindert das Einstecken

eines falschen Kartentyps, etwa einer 3,3-V-Karte in einen 5-V-Bus).

Da eine Universalkarte definiert ist, die gleichermaßen in beide Slots paßt, sind drei verschiedene Arten von Board-Steckern möglich. Das Universalboard muß zudem selbständig die benutzte Umgebung erkennen und seine I/O Buffer auf 3,3 V oder 5 V umstellen. Das Ziel dieser mehrfachen Definition ist der sanfte Umstieg von der 5-Volt-Technik auf 3,3 Volt. Wann allerdings tatsächlich einmal die ersten Motherboards zu bekommen sind, die nur noch mit 3,3-Volt-Signalen arbeiten, bleibt abzuwarten. Mit einem Universalboard bewegt man sich aber in jedem Fall auf der sicheren Seite.

Jeder PCI-Pin auf einer Erweiterungskarte darf eine maximale Kapazität von 10 pF aufweisen. Einzige Ausnahme ist der Takt, bei dem die Kapazität 12 pF betragen darf. Der Wellenwiderstand sollte im Bereich 60...100 Ω liegen. Es dürfen keine zwei Eingänge an einen Pin angeschlossen werden. Sämtliche Logik auf der Karte muß sich also hinter dem Schnittstellenbaustein verstecken.

Die maximale Leitungslänge zwischen PCI-Stecker und Logik ist auf 1,5 inch, also 3,81 cm begrenzt (2,5 inch oder 6,35 cm für den Takt). Speziell diese Bedingung beraubt den Board-Entwickler auch sämtlicher Freiheiten bezüglich der

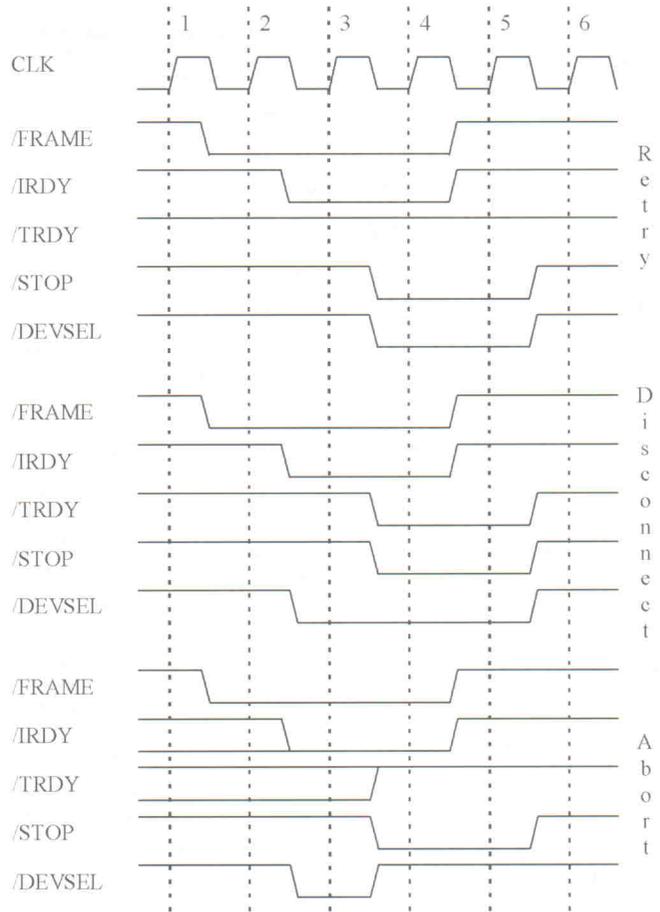


Bild 5. Have a break ... – Varianten des Transferabbruchs.

Plazierung des verwendeten Schnittstellenbausteins.

Die Leistungsaufnahme einer PCI-Karte darf, über alle vier Versorgungsspannungen (5 V, 3,3 V, -12 V, +12 V) zusammen gerechnet maximal 25 W betragen. Wie schon erwähnt, wird die maximale Leistungsaufnahme dem Motherboard

über die beiden PRSNT-Bits mitgeteilt.

An einem PCI-Bus dürfen maximal zehn definierte kapazitive Lasten (Loads) untergebracht sein. Ein direkt angeschlossenes Gerät zählt dabei als ein Load, ein Steckplatz als zwei Loads. Die gebräuchliche Form besteht aus zwei Loads auf dem Motherboard (das Hostsystem und eine PCI-to-ISA-Bridge) sowie vier freien Slots.

Weitere Informationen lassen sich der PCI Local Bus Specification und der PCI Bios Specification, jeweils in ihrer derzeit gebräuchlichen Version 2.1, entnehmen. Zu beziehen sind die Schriftstücke unter der unten angegebenen Adresse. *kle*

PCI Special Interest Group  
P.O. Box 14070  
OR 97214, Portland, USA  
☎ +01-5 03/7 97-42 07  
⚡ <http://www.pcisig.com>

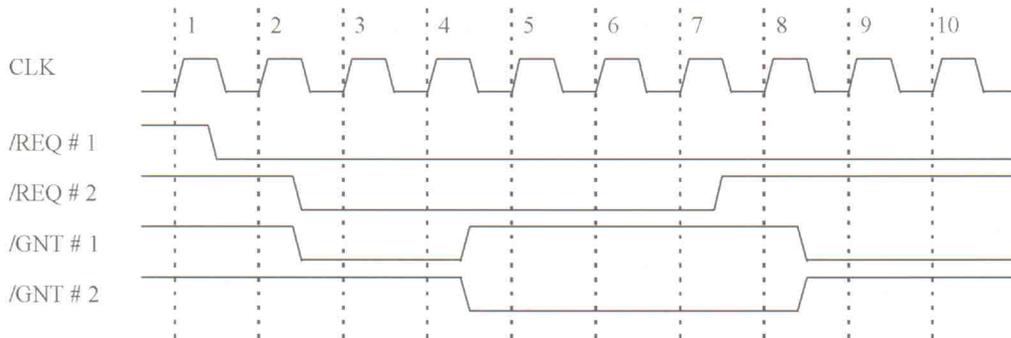


Bild 6. Zugewiesen – die Arbitrierung für Bus Master.

**10 JAHRE**

**ULTIBOARD**

**SONDERANGEBOT**

Gültig bis 31. März 1997

**ULTIMATE TECHNOLOGY**

**JETZT AUCH WINDOWS 95 & NT**

ULTIboard Challenger 700 besteht aus dem Schaltplanprogramm ULTIcap, aus dem Layoutprogramm ULTIboard sowie dem Ripup & Retry Autorouter ULTIroute GXR. Das Programm verfügt über eine Kapazität von 700 Bauelementpins. Preis: DM. 849 zzgl. MwSt. und Versandkosten (DM. 976,35 incl. MwSt.). Sie können jederzeit Upgrades auf Systeme größerer Pinkapazitäten erwerben, incl. solchen, die den SPECCTRA Autorouter enthalten. Auf Wunsch senden wir Ihnen gerne eine kostenlose Demo-CD.

Europa: ULTIMate Technology BV, Energiestraat 36, 1411 AT Naarden, NL  
zentrale: tel. 0031 - 35-6944444, fax 0031 - 35-6943345  
E-mail: sales@ultiboard.com

Distributoren:  
Taubo Electronic, tel. 030 - 699250, fax 030 - 6942338  
Maxxon, tel. 03-16285230, fax 03-16278586

Internet: <http://www.ultiboard.com>

**KOSTENLOS**  
0130-829411 D  
0660-7457 A  
0800-559738 CH

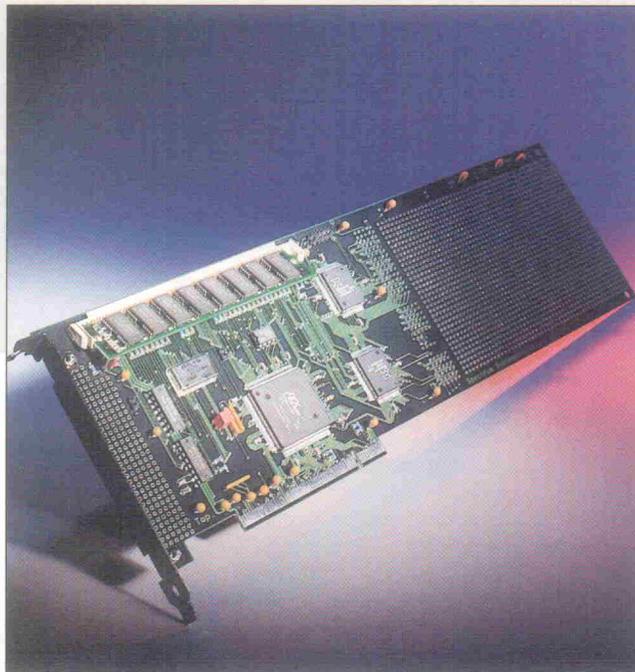
# Kontaktkarte

## PC-Evaluation-Board für Schaltungen mit PCI-Bus-Interface Teil 1: Hardware

Projekt

Oliver Rovini

Der Entwurf einer PCI-Karte erfordert eine geeignete Schnittstelle zum Bus. Steht bei der Entwicklung eines Boards jedoch die eigentliche Applikation im Vordergrund, bedeutet die Einbindung des Bus Interfaces letztlich nur zusätzlichen, eigentlich unerwünschten Aufwand. Vermeidbar wäre dieser häufig mit einer vorgefertigten Busanbindung. Ein Beispiel hierfür gibt dieser Beitrag anhand einer PCI-Prototypenkarte für den PC.



**D**as hier vorgestellte PC Board gestattet praktische Tests individueller Schaltungsentwicklungen am PCI-Bus. Gegebenenfalls kann es das Design und die Herstellung einer kompletten Prototypenplatte sowie die Implementierung eines mehr oder minder komplexen Bus Interfaces überflüssig machen. Je nach Applikation, können somit einige ansonsten notwendige, recht aufwendige Arbeitsschritte bei der Umsetzung einer Schaltungsidee in eine funktionstüchtigen PCI-Karte entfallen – zumindest in einer ersten Evaluationsphase.

Das Board bringt ein komplettes PCI-Interface auf Basis des PCI9060-Chips von PLX mit. Dazu kommen wahlweise vier oder 16 MByte RAM und Kapazitäten für individuell programmierbare Logikfunktionen. Elemente der jeweils anzubindenden Schaltung lassen sich bei Bedarf direkt onboard auf einem Lochrasterfeld aufbauen.

Dieser erste Teil des Projekts befaßt sich zunächst mit dem

Konzept und dem Aufbau der Hardware. Die Software-Anbindung zum PC wird dann Thema eines zweiten Beitrags sein. Im übrigen könnte zum besseren Verständnis der Funktionen und der verwendeten Signale der eine oder andere Blick in den vorhergehenden Artikel über die Grundlagen des PCI-Bus hilfreich sein (ab Seite 35).

### Schnittstellen-Chip

Kernstück des vorgestellten Testboards für den PCI-Bus ist der Interface Chip PCI9060 von PLX. Er trennt die PCI-Seite von der 'lokalen' Seite, also der Logik, dem Onboard-RAM und der eigenen, jeweils als Prototyp auf einem Lochrasterfeld installierbaren Schaltungsentwicklung.

Die verschiedenen Modi, die der PCI9060 für die lokale Seite anbietet, sind über die beiden Jumper J1 und J2 auf dem Board einstellbar. Diesbezüglich soll hier auf nähere Informationen aus Gründen des Artikelumfangs weitestgehend verzichtet werden – de-

halb nur soviel: Möchte man etwas anderes als den 'CX-Modus' mit 32 Bit Adressen parallel zu 32 Bit Daten benutzen, so läßt sich dies mit der hier vorgestellten Karte nur mit ein wenig zusätzlichem Programmieraufwand für die Ansteuerung des Speichers realisieren. Weiteres dazu ist dem Kasten auf Seite 46 und den verfügbaren Druckwerken zum PLX-Chip zu entnehmen [1].

Seine Konfiguration bezieht der Schnittstellenbaustein nach dem Reset aus einem seriellen EEPROM (IC5, 93CS46). In diesem sind zudem noch etwa 60 Bytes Kapazität für beliebige Anwenderinformationen vorhanden. Die notwendigen Leitungen Chip Select, Clock, Data In und Data Out sind direkt in ein Register des PCI9060 durchgeschleift und lassen sich beliebig bitweise setzen. Damit steht der eigenen Programmierung nichts mehr im Wege.

Jumper J5 klemmt das EEPROM bei Bedarf vom Chip ab. Nötig ist dies beim ersten Hochfahren des Boards sowie nach einer absoluten Fehlprogrammierung, weil ansonsten der PCI9060 nicht korrekt konfiguriert wird und sich dadurch der PC mit allergrößter Wahrscheinlichkeit noch während des Bootvorgangs verabschiedet.

### Speicherplatz

Der Prototypen-Karte wurde vorsorglich ein Steckplatz für ein PS/2-SIMM-Modul spendiert. Dieser läßt sich wahlweise mit einem 4- oder 16-MByte-Speichermodul bestücken. Die Auswahl des jeweils eingesetzten Moduls erfolgt über die beiden Jumper J3 und J4.

Die komplette Ansteuerung des Speichers inklusive Refresh ist als vorgefertigte Logik in IC2 vorhanden und kann bei Bedarf natürlich noch erweitert werden (Listing 1). Der vorgeschaltete Multiplexer (IC4, 74157) schaltet die Byte Enables des PCI9060 oder, bei Bedarf, den Refresh-Impuls auf die /CAS-Leitungen des RAM-Moduls. Damit sind Byte-, Wort- und Doppelwort-Zugriffe auf das RAM möglich (8-, 16- oder 32-Bit-Transfers).

Bei der Erzeugung des Refresh-Impulses wird auf die einfache Methode mit einem

Monoflop zurückgegriffen. Die Refresh-Zykluszeit ist damit zwar längst nicht so exakt bestimmt wie mit einem kaskadierten Zähler, für diese Schaltung ist das jedoch völlig unerheblich. Beim Refresh von dynamischen Speicherbausteinen ist unbedingt darauf zu achten, daß hier nicht der Takt des PCI-Bus genommen wird, da dieser per Definition bis auf DC heruntergehen kann (etwa im Stromsparmodus). Ein zuverlässiger Refresh ist dann nicht mehr zu erwarten, und die Datenbits fangen an zu kippen.

### Board-Kontrolle

Die Steuerung der Karte übernehmen zwei großzügig dimensionierte Logikbausteine des Typs MACH445 von AMD (IC2, IC3). Diese Bausteine haben unter anderem zwei Vorteile: Sie sind mit einem minimalen Hardware-Aufwand on-board-programmierbar, und die

passende Entwicklungsumgebung MachXL 2.1 ist kostenlos erhältlich (beispielsweise aus der ELRAD-Mailbox). Im Rohzustand sind die Chips hoffnungslos unterfordert; sie warten also auf eine Funktionserweiterung durch den Anwender.

Die zur Programmierung der beiden MACHs erforderliche Hardware besteht einzig aus einem 10poligen Flachkabel, das von der parallelen Schnittstelle eines PC zum Board-Stecker P2 geführt wird. An diesem Kabel hängen dann seriell hintereinander geschaltet die beiden programmierbaren Bausteine. Der MACH445 wurde im übrigen bereits in früheren ELRAD-Beiträgen beschrieben. Bei Bedarf können diese auch für die Konfiguration der Kartenlogik herangezogen werden [2].

Die einfache Programmierung der MACH-Chips hat natürlich auch einen Nachteil: Es ist ein

weiterer Jumper erforderlich, der im Notfall die Zuteilung des lokalen Busses 'per Hand' veranlaßt (J6). Ansonsten läuft der Rechner nach einer völligen Fehlprogrammierung nicht mehr hoch.

### Peripheres

Der Rest der Schaltung, der allerdings den überwiegenden Teil der Platine einnimmt, besteht aus zwei Lochrasterfeldern für eigene Aufbauten sowie einer fünffachen Anschlußleiste, die sämtliche Signale, Daten und Adressen des lokalen Busses zur Verfügung stellt. Zudem findet sich hier auch Kontakt zu den 50 freien I/O-Pins des zweiten MACH-Bausteins (IC3).

Ein ganzer Haufen Blockkondensatoren (bei den zu erwartenden Arbeitsgeschwindigkeiten unvermeidbar) sowie einige Widerstände vervollständigen die Schaltung.

Der Schaltplan in Bild 2 zeigt die wesentlichen Teile des Schaltungsaufbaus; Bild 1 die komplette Pinbelegung des PCI-Steckverbinders und alle Anschlüsse des Lochrasterfeldes. Die Anschlüsse des Steckverbinders sind eins zu eins mit dem Schnittstellenbaustein PCI9060 verbunden. Die Leitungen /REQ64, /ACK64, /SBO, SDONE, /INTB, /INTC, /INTD liegen allesamt auf  $V_{CC}$ , also +5 V.

### Bestückung

Das Board ist als vierlagige Platine mit jeweils innenliegender Versorgungs- und Masselage ausgeführt. Lediglich die Oberseite ist bestückt. Die Platine nutzt die maximal erlaubte Baulänge von 312 mm voll aus. Dies kann leider zu Platzproblemen bei einigen der häufig stark verbauten PC-Motherboards führen. Wohl dem, der einen Rechner mit Haupt-

Bild 1. Herausgeführt – alle Signale stehen am Lochrasterfeld auf der Karte zur Verfügung.

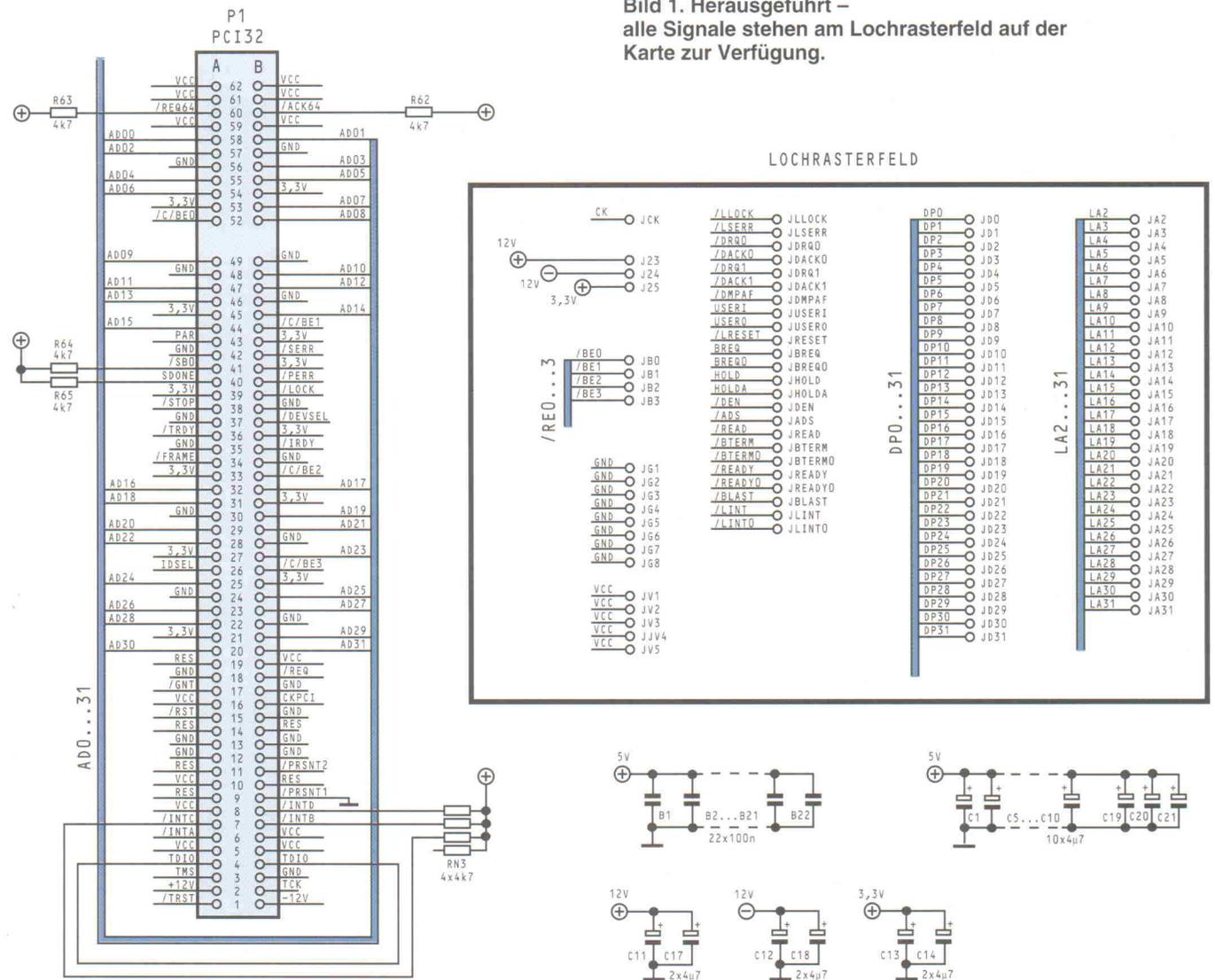
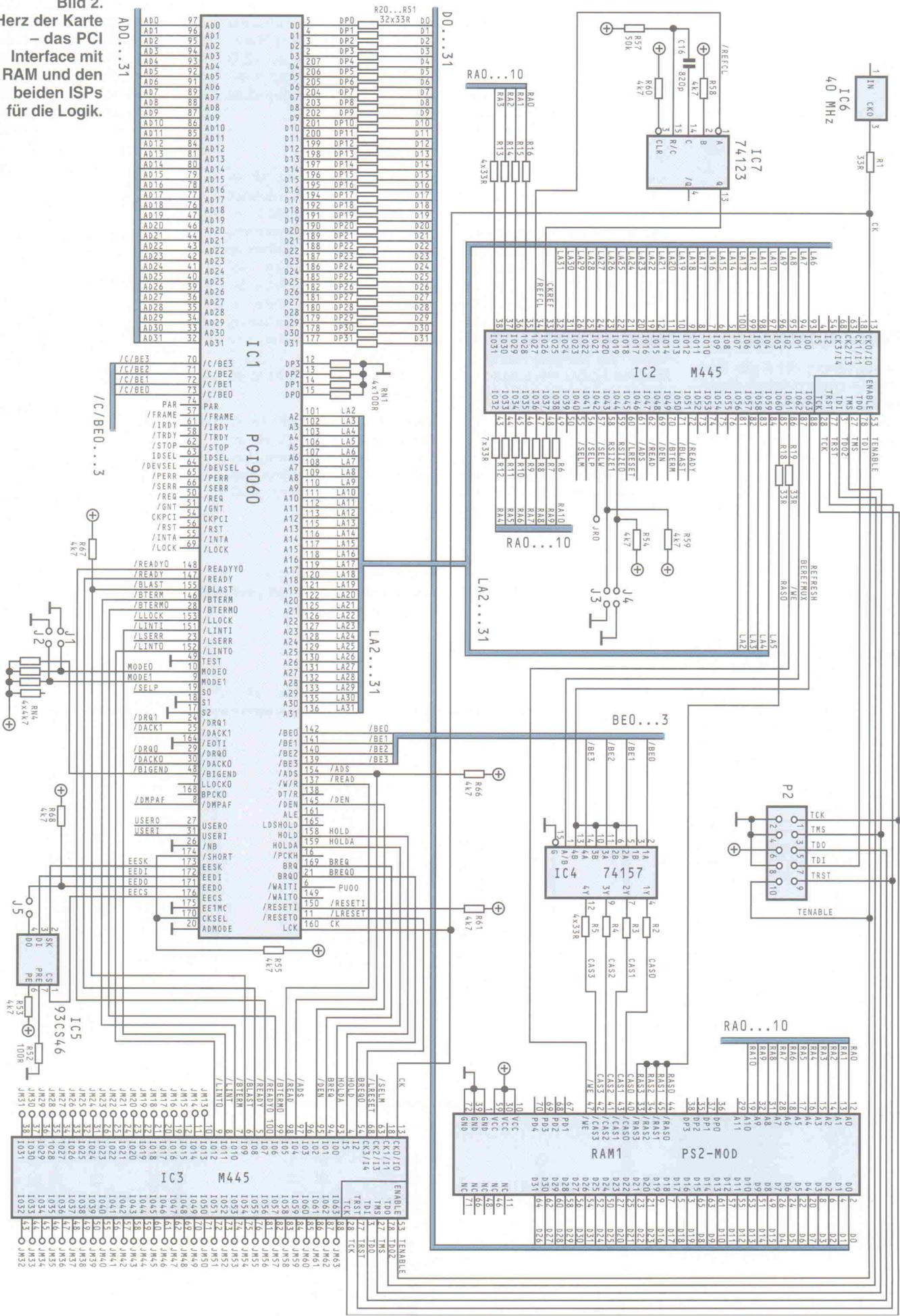


Bild 2.  
Herz der Karte  
- das PCI  
Interface mit  
RAM und den  
beiden ISPs  
für die Logik.



## Jumper-Funktionen

Jumper	Belegung	Funktion
J1, J2	o, o	Cx-Modus: 32 Bit Adr./32 Bit Daten, parallel
	o, g	Jx-Modus: 32 Bit Adr./32 Bit Daten, Multiplex
	g, o	Sx-Modus: 32 Bit Adr./16 Bit Daten, Multiplex
	g, g	reserviert
J3, J4	o, o	nicht verwendet
	o, g	4-MByte-SIMM
	g, o	16-MByte-SIMM
	g, g	nicht verwendet
J5	o	EEPROM abgeklemmt, Standardkonfiguration laden
	g	Konfiguration aus EEPROM laden
J6	o	IC3 übernimmt Buszuteilung
	g	Buszuteilung für den PLX-Chip direkt nach Anforderung

'o' = offen, 'g' = gesteckt

platine im aktuellen ATX-Format hat und nicht direkt hinter seinen Steckplätzen den Prozessor mit aufgeklebtem Lüfter, das Cache-Modul oder die PS/2-SIMMs findet.

Das Speichermodul kann trotz des mit 25° stark gekippten Einbaus etwas aus dem erlaubten Bestückungsbereich von 14,5 mm herausragen. Deshalb läßt sich ein Modul mit längerer Bauweise gegebenenfalls nicht einsetzen.

Die maximal erlaubte Leitungslänge für den Anschluß des Schnittstellenbausteins an den Bus ist auf 1,5 inch, also knapp 4 cm, begrenzt. Diese Tatsache legt praktisch auch direkt die Position des Interface-Bausteins auf der Platine fest.

Beim Anschluß der Leitungen vom Interface Chip an den Busstecker drängt sich die Frage auf, ob die Designer von PLX wohl die PCI-Steckerbelegung vorliegen hatten. Normalerweise sollte bei Eins-zu-eins-Verbindungen zwischen IC und Steckverbinder eigentlich nicht diese Menge sich kreuzender Leiterbahnen nötig sein. Zudem sind auch die Versorgungsanschlüsse etwas 'planlos' am Chip verteilt – was sich beim Versuch, all diese mit Kondensatoren zu blocken, sofort bemerkbar macht.

Der maximal mögliche und im Schaltplan für den Quarz angegebene lokale Takt von 40 MHz (IC6) wird mit dem vorgegebenen Boarddesign nicht ausgenutzt. Alternativ kommt ein 30-MHz-Quarz zum Einsatz, da ansonsten jeder Zugriff auf den RAM-Baustein im Burst drei anstelle der mit 30 MHz benötigten zwei Takte erfordern würde. Letztlich ergibt sich somit auf der lokalen Seite eine maximale Übertragungsrates von zirka 53 MByte/s beim üblichen Vierer-Burst. Moderne Motherboards schaffen ihrerseits beim Zugriff auf den eigenen Hauptspeicher selten wesentlich mehr als 40 MByte/s und sind dadurch selbst der Faktor, der bei einer Datenübertragung zwischen Karte und Rechner-RAM die Geschwindigkeit begrenzt.

Da der PLX-Chip ein SMD-Raster mit 0,5 mm vorgibt, ist das Auflöten der Bauteile nichts mehr für die Handlötstation. Eine etwas bessere Lötanlage muß es dann doch schon sein. Dies nicht zuletzt, weil die geringen Pinabstände und die ansonsten verwendeten SMD-Bauelemente zu Leiterbahnbreiten von nur 8 mil (0,2 mm) führen – was an der Grenze zur Feinstleiterechnik liegt. Um es hier gleich vorwegzunehmen: das vorgestellte

Board wird deshalb auch ausnahmsweise nicht, wie sonst üblich, als unbestückte Platine erhältlich sein. Aus den oben genannten Gründen wäre dies nur wenig sinnvoll.

## ISP für Logik

Die beiden programmierbaren 445er-Bausteine IC2 und IC3 bieten jeweils 128 interne Makrozellen, 64 Ein-/Ausgänge sowie sechs Eingänge, von denen vier wahlweise als Clockeingang nutzbar sind.

IC3 wartet fast vollständig leer auf eine Neuprogrammierung durch den Anwender. Die minimale Funktionalität dieses Bausteines liegt in der Zugriffssteuerung des lokalen Busses (HOLD und HOLDA) sowie in der Verknüpfung der beiden Ready-Leitungen READY und READYO:

EQUATIONS

holda.clkf = clk

holda := hold

ready = readyi\*readyo

Die Zugriffsteuerung des lokalen Busses ließe sich auch leicht durch eine Verbindung der beiden Pins realisieren. Die programmierte Lösung bietet aber eine einfache Möglichkeit, einen lokalen Master auf dem Rasterfeld aufzubauen und diesem den Zugriff auf den Bus zu erlauben. Ein solcher lokaler Master kann über den PLX-Chip auch problemlos als Busmaster auf dem PCI-Bus auftreten und damit den Hauptspeicher oder andere Karten erreichen.

Die Rückführung der Ready-Leitungen für die Speichersteuerung (READYI) und den PCI9060 (READYO) auf den Eingang des PLX-Chips (READY) ist nötig, weil die Programmierung der DMA-Register total aus der Systematik fällt. Diese werden nicht wie alle anderen Register des PLX-Chips direkt über einen eingblendeten Adreßbereich programmiert, sondern praktisch einmal durch den Chip 'hindurch', über den lokalen Bus und dann zurück in den Baustein geschrieben. Dies

## Erzeugen von Chip Enable

Adreßbereich	Auswahl
00xxxxxhex	PS/2-Modul.
01xxxxxhex	PLX-Chip. Wird zum Adressieren der DMA Register oder zum Erreichen aller lokalen Register des Chip durch einen lokalen Master benötigt.
02xxxxxhex	Zugriff auf IC3, /SELM wird gesetzt.
03xxxxxhex	Zugriff auf eigene Logik auf dem Lochrasterfeld. Die Chip-Enable-Leitung ist als /SELW herausgeführt.

# PCI

LOCAL BUS

## hat sich weltweit als Bus Standard etabliert

- Planen Sie ein PCI Design?
- Bereiten Ihnen 130 MB/sec Kopfzerbrechen?
- Haben Sie schon eine Bauchlandung mit einer FPGA Lösung gemacht?

Die Firma AMCC bietet Ihnen mit der S593X Chip-Familie das ideale Bindeglied zur leistungsfähigen Anbindung Ihrer „Add-On“-Schaltung zum PCI Bus.

### Eigenschaften der S593X Chip-Familie:

- Compliant zur 2.1 Spezifikation
- Master- und Slave Funktion
- Integriertes FIFO
- Mailboxregister
- NVRAM Support
- NULL Wait States

Zum schnellen Start steht ein vollständig dokumentiertes EVAL (inkl. SW Quellcode) zum Preis von DM 995,-(zzgl. MwSt.) zur Verfügung. Haben wir Ihr Interesse geweckt? Ein umfangreiches Informationspaket liegt für Sie bereit!



TEKELEC  
AIRTRONIC

## Lösungen mit System

Tekelec Airtronic GmbH

Kapuzinerstraße 9 • 80337 München

Telefon (0 89) 51 64-0 • Fax (0 89) 51 64-110

Internet: sales@tekelec.de

# Interface Chip PCI9060

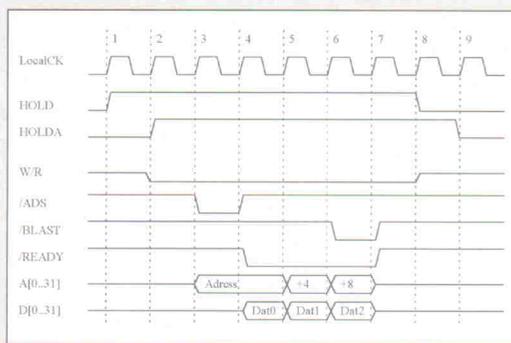
Der PCI Bus bietet viele Möglichkeiten und viele verschiedenen Protokolle. Will man dies alles mit selbstprogrammierter Logik erschlagen, so bleibt viel zu tun. Die 45 (Slave) beziehungsweise 47 (Master) Signale des Busses wollen alle gesetzt werden, 16 verschiedene Kommandos gilt es zu erkennen und unterschiedlich zu bearbeiten, und außerdem müssen mindestens 64 Bytes an PCI-Registern zur Verfügung gestellt werden. Da das Ganze bei 33 MHz verarbeitet wird, stößt man schnell an die Grenzen programmierbarer Logik. Dennoch gibt es auch selbstprogrammierte PCI-Schnittstellen, wie die Schaltung des PCI-Recorders auf Seite 30 in diesem Heft belegt. Wenn die Schnittstelle aber möglichst wenig Entwicklungsarbeit bereiten soll, etwa um mehr davon in die Funktionalität der eigentlichen Schaltung eines Boards stecken zu können, bietet sich ein einfacherer Weg zur PCI-konformen Karte an.

Inzwischen haben bereits einige Halbleiterhersteller PCI-Schnittstellenbausteine auf dem Markt, die einen Großteil der gesamten PCI-Funktionalität zur Verfügung stellen und von der lokalen Seite eines PCI Boards aus einfach und sicher zu benutzen sind. Der hier eingesetzte PCI9060 von PLX Technology ist ein solcher Interface Chip. Ein Minimalboard mit diesem Baustein würde neben dem Chip selbst lediglich ein paar Blockkondensatoren, einen lokalen Takt und ein externes EEPROM für die gewünschten Parameter erfordern. Insgesamt gesehen, dürften die vom PCI9060 gebotenen Funktionen bereits für meisten PCI-Karten ausreichen:

- Umschalten zwischen 'Little-Endian' (Reihenfolge Low-Byte, High-Byte) und 'Big-Endian' (umgekehrt) auf der lokalen Seite. Die Byte-Reihenfolge des PCI-Bus im Little Endian Format wird dabei byteweise in die auf der lokalen Seite eingestellte umgesetzt. Damit ist der direkte Anschluß von

Prozessoren mit Big-Endian-Byte-Reihenfolge möglich.

- integrierte Konfigurationsregister. Mit Default-Werten geladen, garantieren sie eine sichere Verbindung zum PCI-Bus.
- Slave- oder Master-Zugriffe auf den PCI-Bus.
- Unterstützung von allen PCI-Kommandos (Configuration Read/Write, I/O Read/Write, Memory Read/Write, Interrupt, ...).
- programmierbares Mapping der PCI-Adressen auf beliebige lokale Adressen.
- programmierbarer DMA-Zugriff mit der maximalen Übertragungsrates (peak performance) von 132 MByte/s. Der PCI-Adapter tritt dabei als Busmaster auf, ohne daß dafür eigene Intelligenz auf dem Board erforderlich ist.
- Lese- und Schreib-FIFOs für PCI-Zugriffe ohne Waitstates.
- wahlweise 16- oder 32-Bit-Zugriffe auf der lokalen Seite; getrennt einstellbar für zwei Adreßbereiche. Die Daten und Adressen können je nach Bedarf gemultiplext werden oder parallel anliegen.
- von lokaler und PCI-Seite zu beschreibende und auslesbare Mailbox-Register für das einfache Übertragen von Informationen zwischen PCI Board und Hostsystem (Software-Treiber).
- Doorbell Register. Von der PCI-Seite beschrieben, lösen sie einen lokalen Interrupt aus; von der lokalen Seite aus beschrieben einen PCI-



**Bild 3. Buszugriff - Lesen im CX Mode.**

Interrupt (und damit einen PC-Hardware-Interrupt).

- Konfiguration ist aus einem seriellen EEPROM ohne weitere Logik ladbar.
- lokaler Takt asynchron zum PCI-Takt ist möglich.
- das Erzeugen von Konfigurationszugriffen ermöglicht es, den PCI9060 als Hostbaustein in einem PCI-Bus einzusetzen.
- I<sub>2</sub>O Messaging Unit (9080)

Die lokale Schnittstelle der PCI9060 Bausteine entspricht der von Intels i960-Prozessor. Damit besteht die Möglichkeit, ohne viel externe Logik ein intelligentes RISC-System aufzubauen. Die einfache lokale Schnittstelle mit einer Handvoll Steuerleitungen ist sehr einfach in einem programmierbaren Baustein, etwa einem MACH, unterzubringen. Somit läßt sich mit wenig Aufwand ein reines Slave-Interface entwickeln.

Die verschiedenen PLX-Bausteine unterscheiden sich nur in der gebotenen Funktionalität - und natürlich dem Preis. Ansonsten sind sie aber bis auf den PCI9050 pin- und registerkompatibel (Tabelle).

Als Beispiel für einen einfachen Slave-Zugriff auf das

PCI Board über einen der PLX-Bausteine ist in Bild 3 ein Lesezugriff im CX Mode (32 Bit Daten, 32 Bit Adressen, nicht gemultiplext) auf der lokalen Seite gezeigt.

Die Zugriffsteuerung für den lokalen Bus wird über die beiden Leitungen HOLD und HOLDA abgewickelt. Solange nur der Schnittstellenbaustein als Master auf der lokalen Seite zugreifen kann, reicht es aus, die HOLD-Leitung einfach auf HOLDA durchzuschleifen oder - wenn man programmierbare Logik verwendet - HOLD getaktet auf HOLDA weiterzuleiten.

In Takt 3 wird der Zugriff mit /ADS eingeleitet und nach der Übertragung von drei Worten in Takt 6 durch Setzen von /BLAST parallel zum letzten Zugriff wieder beendet. Das Ziel des Zugriffs, zum Beispiel die Steuerung eines RAM-Moduls, bestätigt jeden Zugriff durch Setzen des /READY-Signals. /READY bietet bei Bedarf gleichzeitig die Möglichkeit, Waitstates in den Zugriff einzufügen.

Auch hier ist der Standardzugriff der Burst. Er wird durch Setzen von /BLAST beendet. Beim Einzelzugriff wird demzufolge /BLAST schon mit der ersten Adresse gesetzt.

## Ausstattung der PCI90xx

	Direct Master	Direct Slave	DMA	Mailbox	Big/Little Endian	PCI/Local Bus Asynchronous	Local Bus Width	Extras
PCI9060	✓	✓	✓	8	-	✓	8/16/32	
PCI9060SD	-	✓	✓	4	✓	✓	8/16/32	
PCI9060ES	✓	✓	-	4	✓	✓	8/16/32	
PCI9036	-	✓	-	0	-	-	32	
PCI9080	✓	✓	✓	8	✓	✓	8/16/32	I <sub>2</sub> O
PCI9050	-	✓	-	0	✓	✓	8/16/32	5 Adreßbereiche 4 Chip Selects

macht sowohl ein externes Chip Enable (/SELP) für den PCI9060 erforderlich, als auch eben die erwähnte Verknüpfung der Ready Leitungen. Das benötigte Chip Enable generiert IC2 aus den vergebenen Adreßbereichen (siehe Tabelle 2).

Der Zugriff auf die verschiedenen Bereiche erfolgt über das interne Remapping der Adressen durch den PCI9060-Schnittstellenbaustein. Die genaue Syntax hierzu wird den Software-Beispielen zum Memory-, I/O- und DMA-Zugriff im kommenden Teil dieses Projekts zu entnehmen sein.

Ferner erledigt IC2 den gesamten Zugriff auf den RAM-Baustein. Dies umfaßt die Einleitung eines Refresh-Zyklus abhängig vom Monoflop, die Lese- und Schreibzugriffe auf das RAM-Modul (entweder als Einzelzugriffe oder als 4er-Bursts) sowie die Steuerung des Adreßmultiplexer für die RAS- und die CAS-Adressen. Diese Funktionalität läßt zwar noch eine Vielzahl der Makrozellen im eingesetzten MACH445 frei, aber insbesondere der Adreßmultiplexer belegt einen Großteil der I/O-Pins.

IC3, der zweite und fast leere MACH-Chip, bietet dem Anwender im Zusammenhang mit dem großzügig dimensionierten Lochrasterfeld und den zur Verfügung gestellten Signalen die Möglichkeit, vielfältige eigene Schaltungsentwicklungen aufzubauen. Die Möglichkeiten reichen hier von einfachen Slave-I/O-Karten über D/A- oder A/D-Anwendungen bis zur selbstentwickelten Schaltung mit Busmaster-Fähigkeiten.

Der nächste Teil dieses Projekts wird die PC-Programmierung zur Ansprache des Prototypenboards vorstellen. *kle*

#### Literatur

- [1] PLX Technology: PCI Bus Interface and Clock Distribution Chips, <http://www.plx-tech.com>
- [2] Schriefer/Rothert, Der 445 MACHTs, Controller-Modul und MACH445-Evaluationboard kompakt kombiniert, ELRAD 12/95, S. 60 und 1/96, S. 71
- [3] Mach 445 Datenblätter und MachXL 2.1 Entwicklungssystem Advanced Micro Devices Inc., Tel. 0130-813875, <http://www.amd.com>

```

;**** Adress Select *****
/select = /la[25]* /la[24] ; 00: RAM Zugriff
/selp   = /la[25]* la[24] ; 01: PLX Register
/selm   = la[25]* /la[24] ; 10: MACH Zugriff
/selw   = la[25]* la[24] ; 11: WRAP Zugriff

;**** Refresh Monoflop *****
refcl.clkf = ck
/refcl     := /ckref* refcl ; Start Monoflop
           + /rfdelay      ; 2 Takte Puls (>40ns)
refcl = vcc

rfdelay.clkf = ck
/rfdelay     := /ckref* refcl

;**** CAS before RAS *****
refstart.clkf = ck
refstart.t := /refstart* /refrun ; Refresh läuft
           + refstart* /refcl ; Refresh merken
           + /refstart* /lreset

refrun.clkf = ck
refrun.t := /refrun* /refstart* memacc* delay* ads* memstart
          + /refrun* refcnt1* refcnt0
          + /refrun* /lreset

; **** Zähler für Refresh *****
refcnt1.clkf = ck
refcnt1.t := /refcnt0
           + refcnt1* /lreset

refcnt0.clkf = ck
refcnt0.t := /refrun
           + refcnt0* /lreset

;**** CAS und RAS setzen *****
refresh.clkf = ck
refresh := /refrun

ras.clkf = ck
/ras := /refresh* /refrun ; Refresh
      + /memacc* memstop ; Speicherzugriff
      + /memacc* mem0 ; nach memstop 01,11
      + /ads* /select* /refrun* delay ; Vor Memacc
      + /memstart* /refrun* delay ;

; **** Mux entspricht CAS *****
berefmux.clkf = ck
/berefmux := /memacc* /mem1 ; Memzugriff 00 + 01
           + /memacc* mem1* mem0* memstop

memstart.clkf = ck
memstart.t := /memstart* /lreset
           + memstart* /ads* /select
           + /memstart* /memacc

memacc.clkf = ck
memacc.t := /memacc* /lreset
           + memacc* /memstart* /refrun* delay
           + memacc* /ads* /select* /refrun* delay
           + /memacc* /memstop* mem1* /mem0
           + /memacc* /blast* mem1* /mem0

memstop.clkf = ck
memstop.t := /memstop* /ads* /select
           + memstop* /blast* /select

; **** Zähler für Memzugriff: *****
; **** 00 01 10 11 10 11 10 11 10 11 00 00 *****
mem0.clkf = ck
mem0.t := /mem0* /lreset
        + /memacc
        + mem1* mem0* memacc

mem1.clkf = ck
mem1.t := /mem1* /lreset
        + /mem1* mem0
        + mem1* mem0* memacc

; **** Write Enable *****
we.clkf = ck
/we := read* /refrun* /select

; **** Ready *****
readyi.clkf = ck
/readyi := /memacc* mem0

;**** Verzögerung zwischen zwei Zugriffen *****
delay.clkf = ck
delay := /ras

;**** Adress Mux *****
MUX = /ras ; Verzögerung

ra[0..10] = /MUX* la[2..12]
          + MUX* la[11..21]* /rsizel* /rsize0
          + MUX* la[12..22]* /rsizel* /rsize0
          + MUX* la[13..23]* /rsizel* /rsize0

/muxen = vcc

```

Listing 1. Nachladbar – die Logikgleichungen für die RAM-Ansteuerung und die Board-Kontrolle.

# GEBE

## Peripheriegeräte

1001 Wunschtastaturen

**GEBE - Ihr Spezialist für Standard-Tastaturen und individuelle Tastaturbaugruppen!**



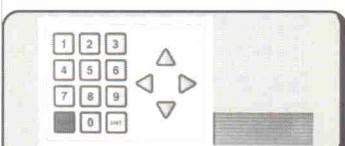
**Silikonschaltmatten**



**Langhubtastaturen**



**Piezotastaturen**



**Folientastaturen**



**Ein-/Ausgabebaugruppen**



**Industrietastaturen**



**Platzspartastaturen**

Bitte Kataloge anfordern!

**CeBIT '97**  
HANNOVER  
Halle 9 / D07

**HANNOVER MESSE '97**  
Halle 12 / G11

**GeBE Peripheriegeräte GmbH**  
Mahnbrück Nr. 4  
D-08233 Treuen  
Tel.: (03 74 68) 650-0 Fax: 650-50

# Der Luchs

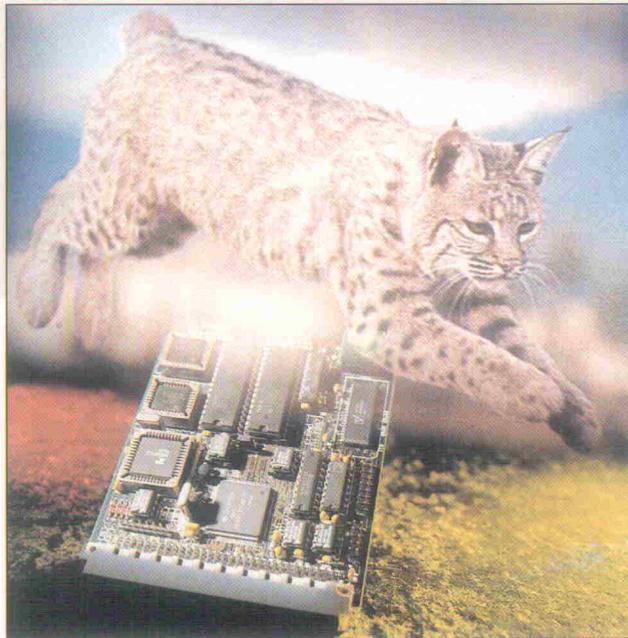
## Eurokarte und Hochsprachenumgebung für Hitachis RISC-Controller SH7032, Teil 1

Projekt

Hans-Jörg Himmeröder

Als Teil der SH-Familie hat Hitachi mit dem SH7032 einen 32-Bit-Controller geschaffen, der mit reichhaltiger Peripherie, einem 'verständlichen' Befehlssatz und RISC-typischer Geschwindigkeit – in der Spitze bis 20 MIPS – daherkommt. Könnte dies der richtige Kern für einen modernen Nachfolger des 68HC11-basierenden MOPS sein?

Hans-Jörg Himmeröder ist als Mikrocontroller-Spezialist der Schöpfer von KAT-Cen auf 68332-Basis sowie 68HC11-Boards, die unter dem Namen MOPS Gegenstand diverser ELRAD-Projekte waren.



**M**it dem Erfolg der MOPS-Boards und der zugehörigen Entwicklungssoftware kamen seitens der Anwender immer häufiger Wünsche nach mehr Speicher oder höherem Systemtakt. Beides ist in den HC11-Systemen allerdings nicht ohne Aufwand und Schaltungskniffe machbar. Außerdem sollte schon ein mehr als spürbarer Fortschritt in Sachen On-board-Speicher und Rechenleistung beim Luchs herauskommen.

Nach längerer Suche beschlossen die Entwickler, die Mikrocontroller-Familie SH7000 näher anzusehen. Diese 32-Bit-MCU besticht durch einen reichhaltigen Registersatz (16 Universalregister, drei Kontrollregister, vier Systemregister, alle 32 Bit breit), 32 Bit breite, interne Datenpfade, einen RISC-Befehlssatz mit fester Instruktionslänge von 16 Bit und eine Zykluszeit von 50 ns für Basisbefehle (bei 20 MHz Systemtakt). Dazu gesellt sich ein Hardware-Multiplizierer, der eine 16x16-Multiplikation oder einen Multi-

ply/Add ( $16 \times 16 + 42$ ) in maximal drei Takten ausführt.

Der im Luchs verwendete SH7032 birgt zudem 8 KByte On-chip-RAM, Controller für DMA und DRAM, zwei serielle Schnittstellen für synchronen und asynchronen Betrieb, insgesamt 40 I/O-Ports und einen A/D-Wandler (acht Kanäle mit 10 Bit Auflösung). Dazu kommt die gut ausgestattete Timer-Abteilung: eine 16-Bit-Timer-Pulse-Unit, ein programmierbarer Pattern-Controller und Watchdog.

Das von Hitachi angebotene Evaluation-Board überraschte durch die enorme Platinengröße und die vergleichsweise geringen Möglichkeiten. Damit war der Weg zum Luchs-Board vorgezeichnet. Auch die mitgelieferte Software (DOS-Assembler, DOS-Monitor, GNU-C-Compiler) ist – wenn gleich kostenlos – nur umständlich zu bedienen. Und Fragen zu Software-Problemen akzeptiert die Hotline nicht, da dies bei Freeware unüblich ist. So entstand bereits in der er-

sten Woche die Grundversion der Luchs-Software auf dem Hitachi-EVB.

Wer die MOPS-Software unter DOS kennt, wird sich sofort zurechtfinden. Die Oberfläche der Luchs-Variante ist identisch gestaltet. Zusätzlich gibt es eine Windows-Version, die im Erscheinungsbild schöner ist, aber funktionell nichts wesentlich anderes bietet. Mit beiden Software-Varianten kann man Programmtexte erstellen und übersetzen, es gibt einen leistungsfähigen Monitor sowie die Möglichkeit, fertige Programme direkt ins Flash-EPROM zu brennen und den Luchs als Stand-alone-System zu konfigurieren.

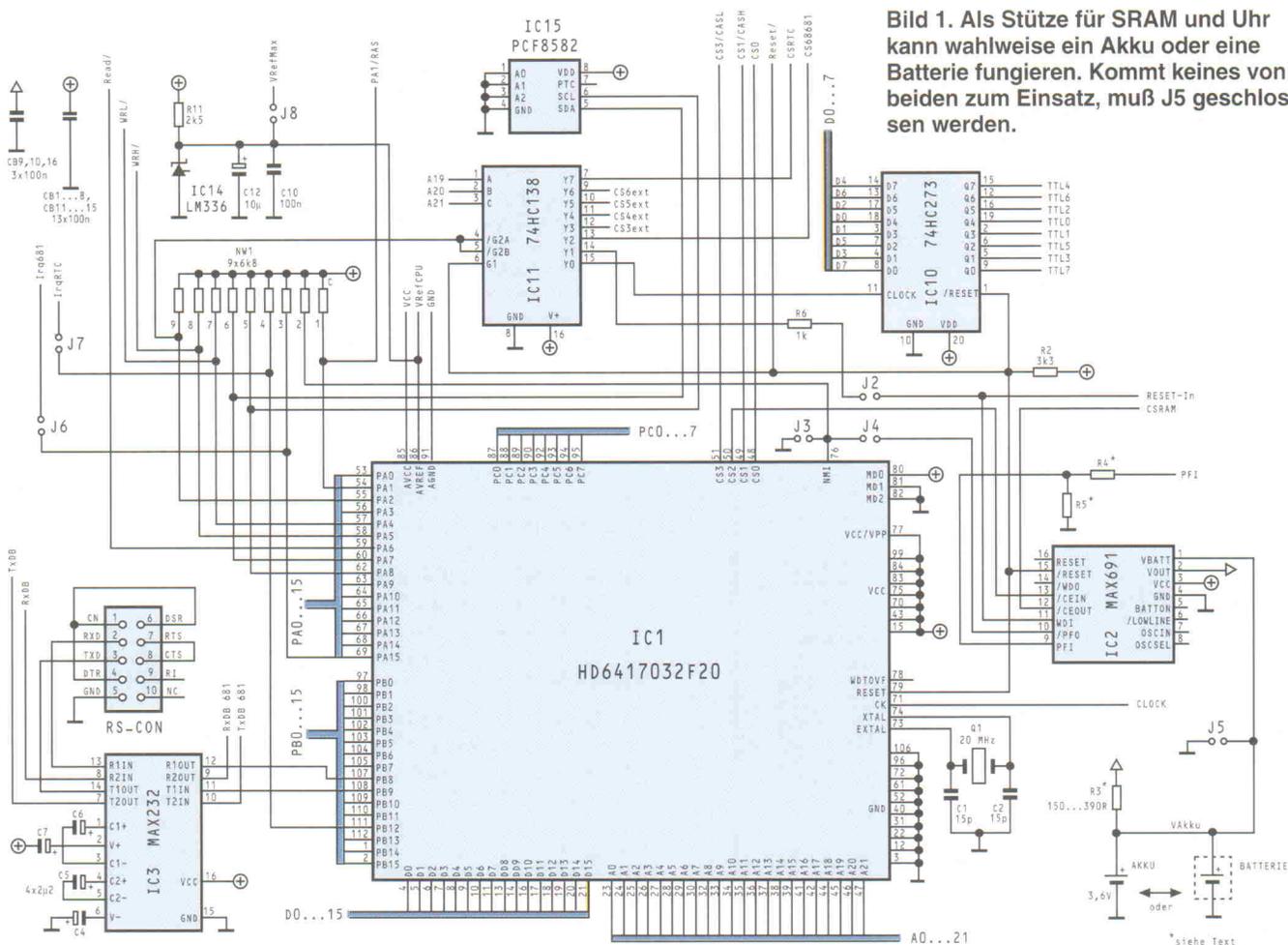
### Anatomie

Das Luchs-Board ist im wesentlichen mit Bauteilen ausgerüstet, die eine Eigenbestückung ermöglichen. Zwei Komponenten bilden die Ausnahme: Die CPU SH7032 (IC1, Bild 1) besitzt keine Fassung. Hier käme nur eine mit rund 200 Mark recht teure Yamaichi-Wechselfassung für ICs im 112poligen Quad-Flat-Pack-Gehäuse in Frage. Deshalb gibt es die Platine nur mit vorbestückter MCU.

Die zweite Ausnahme bildet das optionale DRAM (IC19) im 42poligen SOJ-Gehäuse. Obwohl dessen Pins verglichen mit der CPU den doppelten Abstand aufweisen, ist auch dieser Baustein nicht ohne Spezialwerkzeug handhabbar.

Dank der reichhaltigen On-chip-Peripherie des SH7032 bleibt die Schaltung recht übersichtlich. Als Systemwächter fungiert ein  $\mu$ P-Überwachungschip MAX691 (IC2). Dieser Baustein kümmert sich um korrektes Aufsetzen des Systems und den Datenschutz der SRAMs. Er hält Reset für 50 ms auf Low, nachdem die Betriebsspannung beim Hochfahren 4,65 V (typ.) überschreitet. Ein manuelles Rücksetzen ist möglich, indem man den /Reset-Eingang (Pin C31 der VG-Leiste) für mindestens 1,6 Sekunden auf Low zieht. Das /CS-Signal für die beiden SRAMs leitet der MAX691 nur weiter, wenn die Versorgungsspannung von 5 V anliegt. Dies verhindert falsche Schreibzugriffe beim Hoch- oder Herunterfahren des Luchs. Ne-

**Bild 1.** Als Stütze für SRAM und Uhr kann wahlweise ein Akku oder eine Batterie fungieren. Kommt keines von beiden zum Einsatz, muß J5 geschlossen werden.



benbei arbeitet IC2 als Watchdog: Die Steckbrücke J2 schaltet ein Chip-Select-Signal auf den Watchdog-Eingang (WDI) durch. Ist dieser Eingang beschaltet (weder offen noch auf Vcc/2 gelegt), dann muß mindestens alle 1,6 Sekunden eine Flanke an WDI erscheinen.

Eine Besonderheit stellt die Option dar, auf ein Power-Fail-Signal der Versorgungsspannung zu reagieren: Unterschreitet die Spannung an Pin 9 des MAX691 einen Pegel von 1,3 V, dann geht der Power-Fail-Ausgang (/PFO) auf Low. Bei gestecktem Jumper J4 wird dann ein NMI (nicht maskierbarer Interrupt) ausgelöst. Die passenden Werte des Spannungsteilers R4/R5 muß man fallweise ermitteln. Auch die Reaktion auf einen via /PFO ausgelösten NMI muß der Anwender selbst programmieren.

Bei ausgeschalteter Stromversorgung übernimmt der wahlweise bestückte Akku oder die Batterie den Erhalt der SRAM-Daten (IC4 und IC6, Bild 3). Falls weder Akku noch Batte-

rie vorhanden sind, muß J5 gesteckt werden. Daneben versorgt dieser Puffer die Echtzeituhr RTC72421 (IC8). Die Stromstärke liegt zwischen 10 µA und 100 µA. Sie hängt im wesentlichen von der Qualität der SRAMs ab. Mit einem voll aufgeladenen 60-mAh-Akku lassen sich bis zu zehn Monate überbrücken.

### Angesprochen

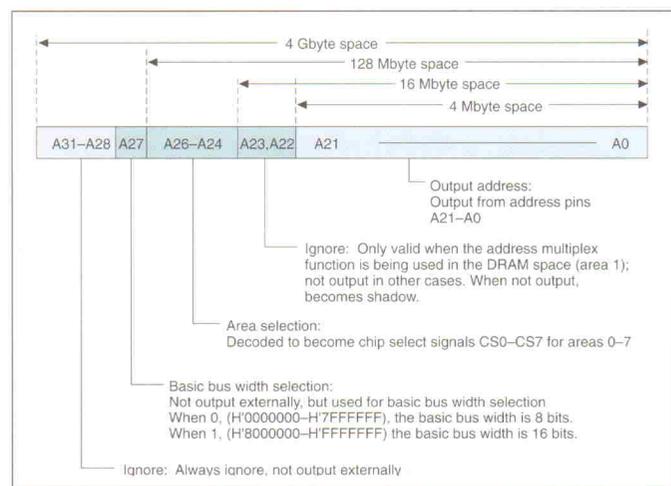
Als 32-Bit-CPU vermag der SH7032 theoretisch 4 GByte Speicher zu adressieren. Von den 32 Adreßbits führt der Controller jedoch nur 22 direkt nach außen (A21...0), drei weitere (A26...24, Bild 2) nutzt er intern zur Erzeugung von acht Chip-Select-Signalen (CS7...0). Insgesamt verfügt die MCU über 40 Portpins (PA0...15, PB0...15 und PC0...7), die teils frei verfügbar, teils mit Steuersignalen belegt sind (vgl. Tabelle 'I/O-Zuordnung', S. 52).

Auf der Luchs-Platine läuft der µC im MCU-Modus mit externem Speicher, die Mode-Pins MD1 und MD2 liegen auf

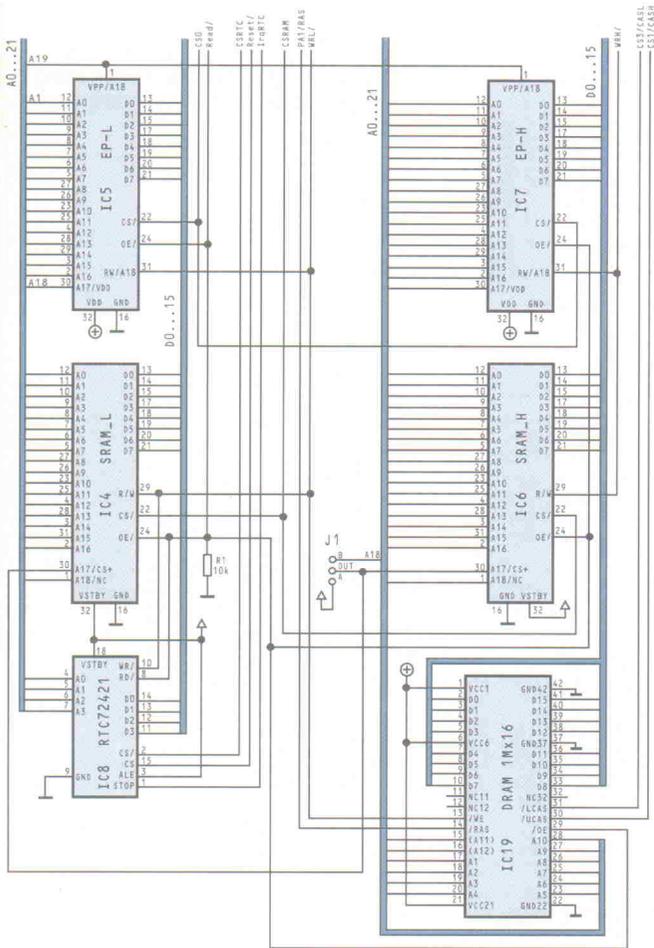
Low. Grundsätzlich unterscheidet der Controller mittels des Adreßbits A27, ob er byte- oder wortweise auf die Daten zugreift: Ist A27 = 0, so erfolgt ein 8-Bit-Zugriff. Die Ausnahme bildet die erste Seite. Adressen im Bereich \$00000000...00FFFFFF sind auf beide Arten erreichbar, wie

der Zugriff hier erfolgt, entscheidet der Pegel an MD0.

Ist MD0 wie beim Luchs auf High gelegt, dann greift die MCU wortweise zu. Speicher oder Ports zwischen \$01000000 und \$07FFFFFF spricht die MCU nur byteweise an (Ausnahme: interne I/O-Re-



**Bild 2.** Der SH7032 führt nicht alle internen Adreßbits heraus, A23 und A22 sind nur im Speicherblock 1 bei DRAM-Anschluß gültig. A26...24 werden intern 3-zu-8 auf CS7...0 demultiplext.



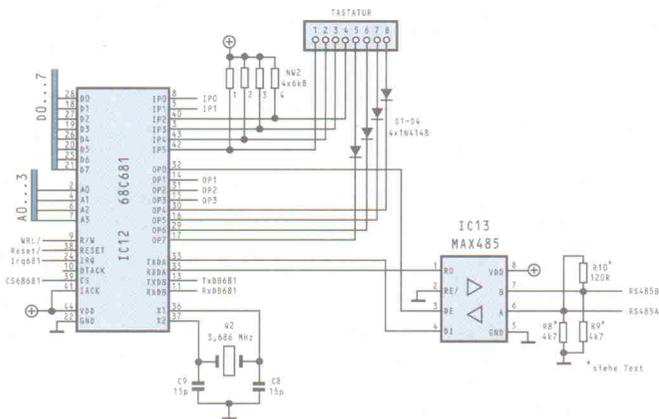
**Bild 3.** Anstelle gewöhnlicher EPROMs kann man für IC5 und IC7 auch Flash-Speicher bestücken. Damit wird der Luchs im System programmierbar.

gister). Auf Daten im Block \$08000000...0FFFFFFF greift die MCU wortweise zu. In den einzelnen Bereichen werden die Adressen nicht vollständig ausgenutzt, so daß Spiegelungen vorkommen.

Den Festspeicher (IC5 und IC7, vgl. Bild 3) 'sieht' der µC bei \$00000000 respektive

\$08000000 (vgl. Tabelle 'Hausnummern'). Falls Flash-EPROMs (Am29F010 oder '040) zum Einsatz kommen, ist auch ein Programmieren im System möglich. Die 128-KByte-SRAMs (IC4 und IC6) erscheinen ab \$0A000000.

Der im SH7032 integrierte DRAM-Controller steuert



**Bild 4.** Quasi als Abfallprodukt zum Tastaturport stellt der DUART XR68C681 zwei zusätzliche serielle Schnittstellen bereit, von denen eine als busfähiges RS-485-Interface ausgelegt ist.

### Jumperei

- J1A stecken, wenn IC4 und IC6 mit SRAM 43256 (32 KB) oder 431000 (128 KB) bestückt sind
- J1B stecken, wenn IC4 und IC6 mit SRAM 434000 (512 KB) bestückt sind
- J2 /WDI des MAX691 (IC2) aktivieren
- J3 Anschluß für /NMI-Taster
- J4 /PFO-Ausgang des MAX691 (IC2) an /NMI legen
- J5 stecken, wenn weder Batterie noch Akku bestückt sind
- J6 /IRQ des DUART-Bausteins 68C681 (IC12) freigeben
- J7 /IRQ der Echtzeithr RTC72421 (IC8) freigeben
- J8 gleiche Referenzspannung für externe AD/DA-Wandler und CPU-ADU verwenden (IC14 oder IC18)

über die Chip-Select-Signale CS1 (/CASL) und CS2 (/CASH) sowie den Port PA1 (/RAS) einen 16-Bit-DRAM-Baustein (IC19). Dieser Speicher liegt unterhalb des SRAM bei \$09000000...09FFFFFF. Falls beide RAM-Typen vorhanden sind, nutzt der Luchs sie als zusammenhängenden Bereich.

Für das Auffrischen des DRAM sorgt der interne Refresh-Timer des SH7032. Damit steht dieser Zeitgeber nicht mehr als Intervall-Timer zur Verfügung. Die Pullup-Widerstände in NW1 und R1 sorgen dafür, daß der Speicher während des Bootvorgangs – während die I/O-Konfiguration noch nicht programmiert ist – passende Signale 'sieht', damit die MCU aus dem EPROM starten kann.

Die Ansteuerung weiterer Peripherie wie DUART, Echtzeithr und TTL-Port erfolgt über einen 3-zu-8-Demultiplexer 74HC138 (IC11). Um möglichst viele Bausteine ansprechen zu können, ist die Zugriffszeit für den I/O-Bereich (vgl. Tabelle 'I/O-Raum') langsam eingestellt, die jeweiligen Ausgänge des HC138 liegen für fünf Zyklen (ca. 220 ns bei 20 MHz) auf Low-Pegel. Zugriffe auf \$06xxxxx-Register sind nur byteweise möglich.

Das Luchs-Betriebssystem nutzt zwei Timer der MCU: Channel 0 dient zur Erzeugung eines Millisekundentaktes. Dieser wird beispielsweise beim Auslesen der Tastaturmatrix benötigt. Der Watchdog-Timer dient zur Steuerung des Multitasking. Als System-Watchdog sollte deshalb der MAX691 fungieren.

Die serielle Schnittstelle 0 des '7032 übernimmt die asynchrone Kommunikation mit dem Hostrechner. Den korrekten Signalpegel stellt IC3 (MAX232) sicher. Die zweite serielle Schnittstelle übernimmt die Ansteuerung der optionalen, externen AD/DA-Wandler (IC16, IC17).

Die Verbindung zur Entwicklungsplattform erfolgt über den RS-232-Anschluß RS\_CON. Man kann sich ein passendes Kabel mittels einer 10poligen anpreßbaren Pfostenfeldbuchse, etwas Flachbandkabel und einem 9poligen anpreßbaren Sub-D-Stecker herstellen. Dabei verbindet man die Pins 1 miteinander. Allerdings muß zwischen Sub-D-Stecker und PC-Schnittstelle noch ein Signalkreuzer (Nullmodem-Adapter) sitzen, da die RS-232-Schnittstelle des Luchs wie der PC als Datenendgerät beschaltet ist.

### Hausnummern

Adreßbereich (hex)	Funktion
00000000...00FFFFFF	(Flash)EPROM
01000000...04FFFFFF	nicht verwendet
05000000...05FFFFFF	interne I/O-Register des SH7032
06000000...06FFFFFF	zusätzliche I/O-Ports
07000000...07FFFFFF	nicht benutzt
08000000...08FFFFFF	(Flash)EPROM (gespiegelt von \$00000000...00FFFFFF)
09000000...09FFFFFF	DRAM
0A000000...0AFFFFFF	SRAM
0B000000...0BFFFFFF	nicht benutzt
0C000000...0CFFFFFF	internes RAM des SH7032

## I/O-Raum

Adresse (hex)	Funktion
06000000	8-Bit-Output für LCD (IC10, 74HC273)
06080000	Trigger für externen Watchdog (IC2, MAX691)
06100000	DUART (IC12, XR68C681)
06180000	frei (/CS3ext)
06200000	frei (/CS4ext)
06280000	frei (/CS5ext)
06300000	frei (/CS6ext)
06380000	Echtzeituhr (IC8, RTC72421)

Mittels zweier Port-Pins, PA7 (SDA) und PA8 (SCL), realisiert der Luchs eine I<sup>2</sup>C-Bus-Schnittstelle. Über diese kann die MCU dank ins Betriebssystem integrierter Routinen beispielsweise ein serielles EEPROM (IC2, PCF8582) ansteuern.

## Anzeige

Der LCD-Port eignet sich zum Anschluß von Displays, die mit dem LC-Controller HD44780A00 oder dazu kompatiblen ausgerüstet sind. Diese Anzeigen bieten 1...4 Zeilen zu je 8 bis 40 Zeichen und sind in sehr unterschiedlichen Ausstattungen erhältlich. Die LCD-Routinen des Luchs-Betriebssystems verwenden die Betriebsart mit 4-Bit-Datenzugriff.

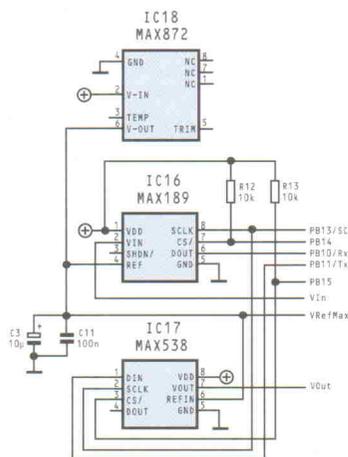
So ist es möglich, mit einem 8-Bit-TTL-Port (IC10, 74HC273) den kompletten Transfer durchzuführen. Die Datenleitungen D0...3 bleiben unbenutzt. Da der '273 unidirektional arbeitet, speichern die Luchs-LC-Treiberrountinen die Zeichen intern in einem Variablenfeld, damit Scrolling möglich wird.

Der LCD-Port erscheint auf den ersten Blick ungewöhnlich belegt. An den meisten LC-Displays befindet sich ein Anschlußfeld mit 2 × 7 oder 2 × 8

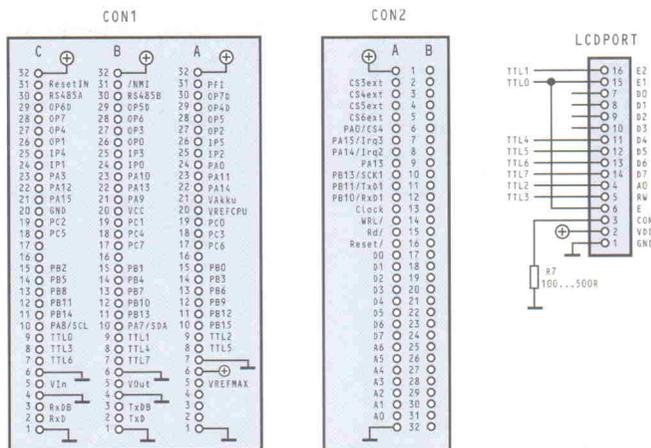
Pads für ein zweireihiges Pfostenfeld. Dieses Pfostenfeld wird sinnvollerweise an der Rückseite des Display angelötet, damit es nicht nach vorne zur Anzeigeseite hin absteht. Dadurch entsteht eine 'Verdrehung' der Pinbelegung. Das zugehörige LC-Pfostenfeld der Luchs-Platine ist bereits entsprechend belegt. So kann man ein einfaches 14- oder 16poliges Flachbandkabel mit zwei Pfostenfeldbuchsen als Verbindung nutzen.

Hat das vorhandene Display die Anschlüsse nicht zweireihig, sondern nebeneinander angeordnet, muß man die Flachbandleitungen im 'Wechselschritt' anbringen: äußerste Ader an Pin 2, zweite Leitung an Pin 1, dritte an Pin 4 und so weiter. Bei 14poligen Anschlüssen bleiben die Pins 15 und 16 auf der Luchs-Seite frei. Bei Displays mit bis zu 80 Zeichen, die ein 2×7-Anschlußfeld besitzen, ist die Verdrahtung in der Regel problemlos, da die Pinbelegungen zusammenpassen.

Anders sieht es bei LCD-Modulen mit 4 × 32 oder 4 × 40 Zeichen aus, dort sind die Anschlußbelegungen recht unterschiedlich, so daß ein simples Flachbandkabel nicht immer paßt. In jedem Fall sollte zur Inbetriebnahme das Datenblatt zum Modul vorliegen: Auch wenn manche LC-Displays eine fast passende Belegung zu haben scheinen, scheitert der Anschluß bei genauerem Hinsehen an der entgegengesetzten Belegung von V<sub>ss</sub> und V<sub>cc</sub>,



**Bild 6. Die externen 12-Bit-A/D- und D/A-Wandler steuert der SH7032 über seine zweite serielle Schnittstelle im Synchronbetrieb.**



**Bild 5. An der 96poligen VG-Leiste CON1 steht ein Systembus mit allen wesentlichen Signalen zum Anschluß externer Peripherie bereit. I/O-Erweiterungen erhalten ihre 'Direktiven' über CON2.**

daher ist Vorsicht beim Test geboten.

## Tastenwerker

Ursprünglich sollte ein Tastaturport zum Einsatz kommen, der möglichst keine Prozessoranschlüsse belegt. Die Suche nach einem geeigneten Chip ergab jedoch nichts Überzeu-

gendes in der Kategorie Parallelport, so daß der Entwickler auf den Doppel-UART 68C681 (IC12, Bild 4) zurückgriff. Dieser Baustein bietet ausreichend Ports, um eine 4×4-Matrixastatur auszulesen. Kommt keine Tastatur zur Anwendung, dann stehen 7 Ausgangs- und 6 Eingangspins zur freien Verfügung.

**FG Ring- und Schnittbandkern-Transformatoren**  
- Serien- und Sonderausführungen -

Montage stehend

oder liegend

- 30 Jahre Erfahrung im Trafobau
- Neu! Schnittbandkerntrafos TRV 5 - 300 VA
- Flach-Ringkerntrafos RKZ, nach VDE 0550 50 - 400 VA
- Ringbandkerntrafos RK, nach VDE 0550 24 - 1000 VA
- 100 V Anpassungstrafo 6 - 500 VA
- Flachtrafos, vergossen, nach EN 60742 10 - 30 VA
- Kleintrafos, vergossen, nach EN 60742 1,2 - 2,8 VA
- Trenntransformatoren nach EN 60742 5 300 VA
- für Sonderausführungen in Schnitt- und Ringkerntechnik erbiten wir Ihre gezielte Anfrage, auch Einzelstücke
- Konstanthaltertrafos sowie Drosseln und Spulen auf Anfrage

**FG-ELEKTRONIK**  
Dipl.-Ing. Franz Grigelat GmbH  
D-90607 Rückersdorf

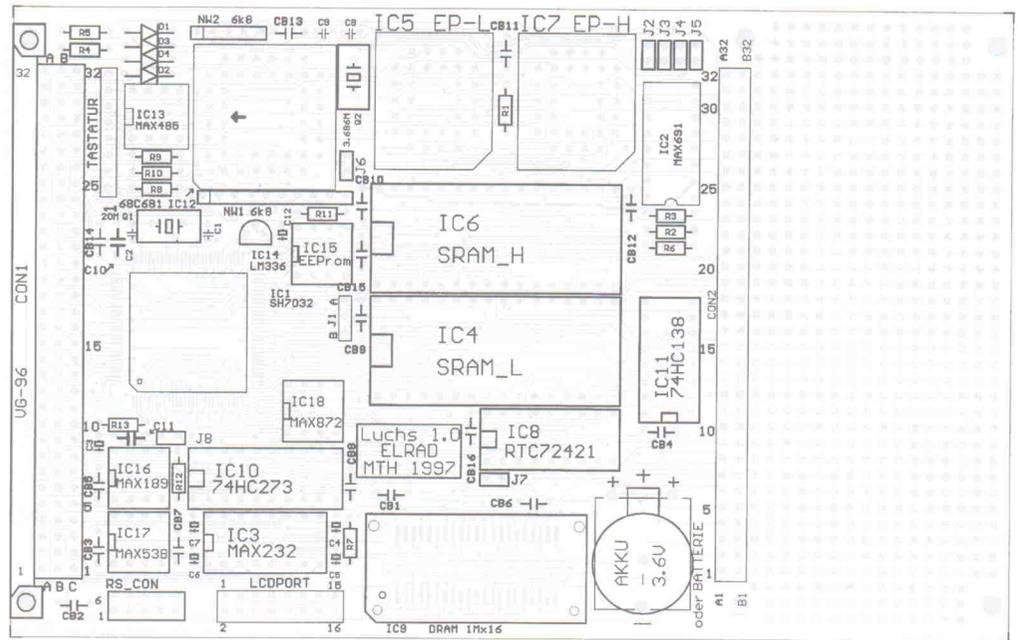
Telefon 09 11 / 57 01 01  
Fax 09 11 / 57 01 00  
und 57 60 00

**Bild 7. Das Multilayerboard ist mit dem µC sowie optional dem DRAM vorbestückt, da diese oberflächenmontierten Bauteile mit üblichen Labormitteln kaum fehlerfrei zu handhaben sind.**

An die I/O-Leitungen des 68C681 kann eine Matrixtastatur mit maximal 4 Zeilen und 4 Spalten angeschlossen werden. Zur Entkopplung dienen die Dioden D1...4 und das Widerstandsnetzwerk NW2. Es dürfen natürlich weniger Zeilen oder Spalten benutzt werden, dann entfallen die zugehörigen Matrixtasten. Statt der 8poligen Stifteleiste Tastatur kann man die korrespondierenden Pins (IP2...5, OP4D...7D) der VG-Stifteleiste CON1 (Bild 5) nutzen.

Neben den I/O-Ports stellt der DUART – in seiner eigentlichen Funktion – zwei asynchrone serielle Schnittstellen bereit. Aus der Quarzfrequenz von 3,6864 MHz können die gängigen asynchronen Datenraten (75...115200 Bit/s) abgeleitet werden. Eine Schnittstelle (Kanal 0) geht ohne Handshake-Leitungen über den Pegelwandler IC3 an CON1. Der Kanal 1 kann optional über den MAX485 oder einen anschlusskompatiblen Baustein als RS-485-Schnittstelle fungieren.

Die Terminierungswiderstände R8...10 sind nur einzusetzen, wenn der Luchs am Ende eines RS-485-Bus hängt. Ihre Werte



muß der Anwender je nach Applikation festlegen [2, 3]. Die Transmit-Leitung des RS-485-Treibers (aktiv High) wird durch OP0 des '681 freigeschaltet. Statt des MAX485 kann man bei Verfügbarkeit auch einen '483er oder '487er einsetzen. Diese Typen erzeugen aufgrund begrenzter Flankensteilheit deutlich geringere Störstrahlungen, dafür beträgt ihre maximale Übertragungsrate 250 kBit/s.

Auch wenn man nur die I/O-Leitungen des 68C681 nutzen möchte, muß zum einwandfreien Betrieb der Quarz Q2 nebst C8 und C9 bestückt werden. Weitere Informationen zu Besonderheiten des 68C681 im

Luchs gibt die Dokumentation zur Betriebssystemsoftware.

### A nach D

Analogmessungen direkt auf einer Prozessorkarte sind stets mit Vorsicht zu genießen, da die unvermeidliche Welligkeit der Versorgungsspannung und die hochfrequenten Signale der Adreß- und Datenleitungen mehr oder weniger große Auswirkungen auf die Meßqualität haben.

Die MCU verfügt mit Port C über acht Analogeingänge, die auf einen 10-Bit-Wandler laufen. Nach Messungen des Entwicklers können diese Eingänge nicht überzeugen. Der

Anwender sollte deshalb prüfen, ob seiner Applikation die nutzbare Auflösung des internen ADU ausreicht. Mehr als 7 Bit sollte man jedoch nicht erwarten. Als 2,5-V-Referenz für den integrierten ADC ist eine Konstantspannungsquelle LM336-2,5 (IC14) vorgesehen.

Eine höhere Auflösung bietet der seriell gesteuerte A/D-Wandler MAX189 (IC16, Bild 6). Dessen Sockel auf dem Luchs-Board ist vor allem zur Applikationsprogrammierung im Prototypenstadium vorgesehen. Von den 12 Bit des MAX189 sind in der Schaltung 8...9 Bit effektiv nutzbar. Eventuell kann man durch Mittelung mehrerer

## I/O-Zuordnung

Signal	CON1	CON2	interne Verwendung	Signal	CON1	CON2	interne Verwendung
CS0			/CS für die EPROMs	PB2	C15		frei (TP2, TIOCA3)
CS1			/CASH, DRAM-Select High-Byte	PB3	A14		frei (TP3, TIOCB3)
CS2			/CS des SRAM	PB4	B14		frei (TP4, TIOCA4)
CS3			/CASL, DRAM-Select Low-Byte	PB5	C14		frei (TP5, TIOCB4)
PA0	C25	A6	frei (/CS4, TIOCA0)	PB6	A13		frei (TP6, TOCXA4, TCLKC)
PA1			/RAS, DRAM-Ansteuerung	PB7	B13		frei (TP7, TOCXB4, TCKLD)
PA2			/CS6 zur Dekodierung von I/O-Ports	PB8	C13		RxD0, Receive vom Host
PA3	A26		frei (/CS7, /Wait)	PB9	A12		TxD0, Transmit zum Host
PA4		A14	/WRL, Write-Select Low-Byte	PB10	B12	A12	frei (TP10, RxD1)
PA5			/WRH, Write-Select High-Byte	PB11	C12	A11	frei (TP11, TxD1)
PA6		A15	/RD, Read-Select	PB12	A11		frei (TP12, /IRQ4, SCK0)
PA7	B10		frei (/BACK) bzw. SDA für I <sup>2</sup> C-Bus	PB13	B11	A10	frei (TP13, /IRQ5, SCK1)
PA8	C10		frei (/BREQ) bzw. SCL für I <sup>2</sup> C-Bus	PB14	C11		frei (/CS des MAX189, TP14, /IRQ6)
PA9	B21		frei (/IrqOut, /ADTRG)	PB15	A10		frei (/CS des MAX538, TP15, /IRQ7)
PA10	A24		frei (DPL, TIOCA1)	PC0	A19		frei
PA11	B24		frei (DPH, TIOCB1)	PC1	B19		frei
PA12	C24		frei (/IRQ0, DACK0, TCLKA)	PC2	C19		frei
PA13	A23	A9	frei (/IRQ1, /DREQ0, TCLKB)	PC3	A18		frei
PA14	B23	A8	frei (/IRQ2, DACK1)	PC4	B18		frei
PA15	C23	A7	frei (/DREQ1) bzw. /IRQ3 für Tastatur	PC5	C18		frei
PB0	A15		frei (TP0, TIOCA2)	PC6	A17		frei
PB1	B15		frei (TP1, TIOCB2)	PC7	B17		frei

## Stückliste

### Basisversion

R1	10k (4k7...15k)
R2	3k3 (4k7...10k)
NW1	9 × 6k8 (3k3...10k)
C1,2	15p (12...22p)
C4...7	2µ2 (1...10µ)
CB1...16	100n
IC1	HD6417032F20 (HD6417034 mit OTP)
IC2	MAX691CPA (MAX693/695, ADM691/693/695)
IC3	MAX232 (ADM232, ICL232)
IC4, 6	SRAM 43256, DIL32, (431000, 434000)
IC5, 7	EPROM 27C1001, PLCC32, (27C2001, Am29F010/040)
IC11	74HC138 (74HCT138)
Q1	20 MHz (10...19,66 MHz)
CON1	96polige VG-Leiste (VG-Buchse)
J1	Pfostenfeld 1 × 3
J2...J5	Pfostenfeld 4 × 2
J6, 7	Pfostenfeld 1 × 2
RS_CON	Pfostenfeld 5 × 2
<b>Option DUART</b>	
R8, 9	siehe Text (4k7)
R10	siehe Text (120R)
NW2	4 × 6k8 (3k3...10k)
C8, 9	15p (12...22p)
D1...4	1N4148 (BAT43)
IC12	XR68C681CJ, PLCC44, (SCC68692C1A44)
IC13	MAX485CPA (MAX483/487, ADM485, 75176)

Q2	3,686 MHz (3,686411 MHz)
----	-----------------------------

### Option A/D intern

R11	2k5 (2k2...2k7)
C10	100n
C12	10µ (2µ2...6µ8)
IC14	LM336-2.5 (LM236-2.5, LM385-2.5)

### Option AD/DA extern

R12,13	10k (4k7...15k)
C3	10u (2µ2...6µ8)
C11	100n (47...68n)
IC16	MAX189 (MAX187)
IC17	MAX538
IC18	MAX872 (Ref03, Ref43)

### Sonstiges

R3	150...390R (nur mit NC-Akku)
R4,5	siehe Text
R6	1k (100...820R)
R7	100...500R
IC8	RTC72421
IC9	DRAM 5118160, 1024-Cycle-Refresh (5116160)
IC10	74HC273 (74HCT273)
IC15	PCF8582E
NC-Akku	3,6V (Batterie 3V)
LCDPORT	Pfostenfeld 8 × 2
Tastatur	Pfostenfeld 1 × 8
CON2	Pfostenfeld 1 × 32 (VG-Buchse 32polig)

Socket für IC5...7  
(2 × DIL32, 2 × PLCC32) sowie  
IC12 (PLCC44)

Mögliche Bestückungsalternativen  
oder Hinweise sind in Klammern  
angeben.

Werte eine Verbesserung erzielen, das ist im Einzelfall zu prüfen. Um die Genauigkeit dieses Wandlers möglichst weit auszunutzen, sollte man beispielsweise auf Maxims Applikationshinweise in [4] zurückgreifen und den Baustein optoentkoppelt mit eigenständiger Versorgungsspannung einsetzen.

In Gegenrichtung arbeitet der serielle D/A-Umsetzer MAX538. Er wandelt seriell eingetaktete 12-Bit-Daten in eine Spannung von 0...2,5 V. Eine geringe Restwelligkeit ohne äußeren Glättungskondensator am Ausgang des DAU ist unvermeidlich.

Als Referenzspannungsquelle für die A/D- und D/A-Umsetzer kann ebenfalls IC14 fungieren, dazu ist J8 zu stecken. Eine höhere Genauigkeit bietet IC18, ein MAX872. Dieser Baustein verfügt sogar über einen Temperatureingang (690 mV bei +25 °C, +2,3 mV/K), den man bei Be-

darf für Kompensations- oder Überwachungszwecke heranziehen kann. Auf dem Luchs-Board ist dieser Ausgang derzeit nicht beschaltet.

## Bahn frei

Zur ersten Inbetriebnahme sind lediglich die Bauteile der Basisversion (siehe Stückliste) notwendig. Als Jumper ist nur J1 – und eventuell J5 – zu stecken (vgl. Kasten 'Jumper').

Die Stromversorgung übernimmt ein geregeltes 5-V-Netzteil, das maximal 500 mA liefern muß. Am Pin 3 (TxD) des RS-232-Anschlußfeldes RS\_CON sollte ein Signal erkennbar sein: Auf ein kurzes High (etwa +8 V) folgt ein langes Low (ca. -8 V). Das Ganze läuft je nach Systemtakt mit etwa 4 kHz ab.

Bei Messungen an den Controller-Pins unter Spannung ist Vorsicht geboten: Rutscht man mit der Spitze des Meßfühlers

ab, ist ein Kurzschluß zwischen zwei benachbarten Pins kaum zu vermeiden. Das kann im ungünstigsten Fall das Aus für den SH7032 bedeuten. Gleiches gilt für das DRAM.

Der 'Futterbedarf' des Luchs hängt von der Bestückung (Bild 7), dem Systemtakt und der Belastung durch angeschlossene Peripherie ab. Aufgrund des stark unterschiedlichen Leistungsbedarfs von Speicherbausteinen sind die folgenden Werte mit nicht belasteten Anschlüssen nur zur Orientierung gedacht.

Takt [MHz]	Basis- [mA]	Vollversion [mA]
20	120	150
16	110	135
10	90	110

Alle nicht beschriebenen Schnittstellen und Portleitungen sind frei verfügbar beziehungsweise werden in der Basisversion nicht verwendet. Einen eingehenden Blick in die Programmieroberfläche und den On-Board-Monitor gibt der zweite Teil in der nächsten ELRAD-Ausgabe. ea

## Literatur

- [1] *Hardware Manual Single-Chip RISC Microcomputer SH7032 and SH7034, HD6417032, HD6477034, HD6437034, Hitachi, 1995, z. B. auf der CD-ROM Hitachi Electronic Components Databook, in der ELRAD-Mailbox (05 11/53 52-4 01, Datei SH7HWMAN.LZH) oder im Web via <http://www.hitachi-eu.com/>*
- [2] *Joe Vo, A Comparison of Differential Termination Techniques, Application Note 903, National Semiconductor, 1993, in der ELRAD-Mailbox (NS\_AN903.PDF) oder via <http://www.national.com/>*
- [3] *John Goldie, Failsafe Biasing of Differential Buses, Application Note 847, National Semiconductor, 1992, in der ELRAD-Mailbox (NS\_AN847.PDF) oder via <http://www.national.com/>*
- [4] *MAX187/MAX189, +5V, Low-Power, 12-Bit Serial ADCs, Maxim, 1993, in der ELRAD-Mailbox (MAX187\_9.PDF) oder via <http://www.maxim-ic.com/>*

## Branchentreff Messtechnik



MessComp '97



11. Kongreßmesse  
für industrielle Messtechnik

9.-11. September 1997  
Rhein-Main-Hallen Wiesbaden

Fordern Sie kostenlose Unterlagen an ...

... über die Ausstellung von:

NETWORK GmbH, Wilhelm-Suhr-Str. 28, D-31558 Hagenburg,  
Telefon 0 50 33/70 57, Telefax 0 50 33/79 44,  
Internet <http://www.networkgmbh.de>

... über den Kongreß von:

Prof. Bonfig, Inst. für Messtechnik, Universität GH Siegen,  
D-57068 Siegen, Tel. 02 71/740 44 18 + 19, Fax 02 71/740 23 96

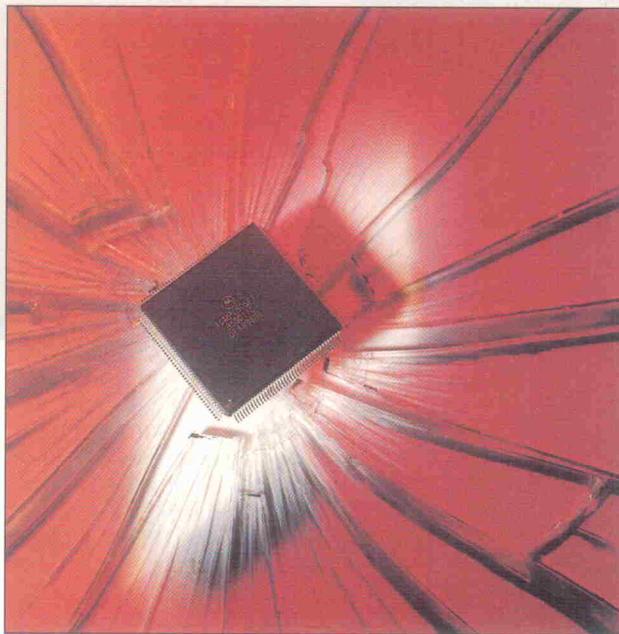
# Durchschlagend

## Motorolas 32-Bit-RISC-Controller auf PowerPC-Basis

Entwicklung

Wilhelm Eikenberg

Apples Mac verhalf der PowerPC-Prozessor zu einem zweiten Frühling. Hier löste er die mittlerweile in die Jahre gekommene 68k-CPU ab. Nun schickt sich Motorola an, mit dem MPC505 den leistungsfähigen RISC-Kern auch an Embedded-Umgebungen zu gewöhnen.



**M**otorolas 68000er-Kern kann auf ein langes und vielfältiges Leben in Desktop-Anwendungen wie dem Macintosh oder Embedded-Applikationen, beispielsweise im Automotive-Bereich, zurückblicken. Allerdings scheint diese CISC-Architektur mit der Zeit ausgereizt.

Deshalb haben sich IBM, Motorola und Apple vor wenigen Jahren zusammengeschlossen, um gemeinsam eine moderne RISC-CPU-Familie namens PowerPC zu schaffen. Die Ableger dieser Serie laufen schon seit einiger Zeit in verschiedenen Rechnermodellen von Apple, IBM und Motorola.

Als einer der ersten Vertreter für Embedded-Anwendungen steht jetzt, nach einigen Designverbesserungen seit der Ankündigung, Motorolas MPC 505 als Serienprodukt zur Verfügung. Er soll anspruchsvollen Applikationen die nötige Durchschlagskraft in Rechenleistung und Speichermöglichkeiten bieten.

Der 505 ist wie die M68300-Controller modular aufgebaut

(Bild 1), das heißt, er besteht aus mehreren funktionellen Einheiten, die über den *Inter-module Bus* (IMB2) den Vorgaben des Rechenkerns lauschen. Diese Module sind die *Peripheral Control Unit* (PCU), die *System Interface Unit* (SIU), der 4 KByte große Befehls-Cache und das ebenso große Onchip-SRAM.

Auch wenn dieser Prozessor noch keine integrierte Peripherie enthält, ist deren Anschluß an den IMB2 vorgesehen. Das wohl wichtigste Feature ist der schon von den M68k-Controllern bekannte *Background Debug Mode* (BDM, [1]), ein direkt im Chip integrierter Debugger. Der Prozessor arbeitet mit Taktfrequenzen zwischen 16 kHz und 44 MHz. Obwohl seine Versorgungsspannung bei 3,3 V liegt, ist er TTL-Interface-kompatibel.

### RISCarter Kern

Das Architekturmodell der RISC-CPU (RCPU, [3]) gliedert sich – wie bei den PowerPCs üblich – in drei Schalen: Die *User Instruction Set Archi-*

*ecture* (UISA) ist die innere Schale (Bild 2). Sie entspricht dem User-Mode der M68k-CPU und bildet den kleinsten gemeinsamen Nenner. Programme, die sich auf die hier enthaltenen Befehle und Register beschränken, sind ohne Neuübersetzung auf allen PowerPC-Prozessoren ablauf-fähig.

Innerhalb der UISA liegen die *General Purpose Register* (GPR) für Festpunktrechnung (Integer) und Fließkommaverarbeitung (Floating Point Register, FPR). Die von den M68k-Prozessoren gewohnte Trennung in Daten- und Adreßregister ist beim PowerPC aufgehoben. Alle 32 GPR sind 32 Bit breit und untereinander gleich. Dasselbe gilt für die 32 FPR, sie bieten jedoch 64 Bit Verarbeitungsbreite.

Da der Prozessor mehrere Befehle pro Takt starten und beenden kann, sind mehrere Statusregister nötig, um die Zustandsinformationen über die Ergebnisse aufzunehmen. Folglich besteht das *Condition Register* (CR) aus acht identischen 4-Bit-Gruppen, die die Flags enthalten. Schließt die RCPU im selben Takt mehrere Instruktionen ab, so benutzt sie verschiedene Felder im CR, die anschließend den Programmablauf beeinflussen.

Neben der entsprechenden Funktionalität für die FPU kontrolliert das *Floating Point Control und Status Register* (FPSCR) unter anderem die Rundungsmechanismen. Weiterhin werden auch mögliche Fehlerquellen, die Exceptions, beispielsweise für Division durch Null oder Überlauf, freigegeben respektive gemeldet. Die Floating-Point-Arithmetik der PowerPCs entspricht der Norm IEEE 754.

Zusätzlich enthält die RCPU Register für besondere Zwecke, die *Special Purpose Register* (SPR). Dazu gehören das *Extend Register* (XER), das *Count Register* (CTR) und das *Link Register* (LR). XER erweitert das Condition-Register, es enthält unter anderem das Carry-Flag (CA), das Overflow-Flag (OV) sowie einen 7-Bit-Zähler für String-Operationen.

Im LR speichert der Prozessor bei einem Unterprogrammaufruf die Adresse des nachfolgenden Befehles. Zur Imple-

Dipl.-Ing. Wilhelm Eikenberg studierte Elektrotechnik an der Bundeswehrhochschule sowie Datentechnik an der TU Braunschweig. Daran schloß sich eine Tätigkeit im Bereich Hard- und Software-Entwicklung bei Krupp Atlas Elektronik an. Seit 1987 ist er im Bereich Schulung im Trainingszentrum von Motorola in München tätig.

mentierung eines Stack muß man den hier abgelegten Wert über ein GPR, das dient als Pointer, im Hauptspeicher ablegen. CTR bildet einen Abwärtszähler, dessen Wert bei der Ausführung eines bedingten Sprungbefehles geprüft werden kann. Benötigt man diese Funktion nicht, dann kann das CTR wie das LR als Zeiger fungieren.

Üblicherweise erzeugt ein Compiler nur Code für die UISA, um die Portabilität sicherzustellen. Die Benutzung aller anderen Ressourcen in den Betriebsarten VEA und OEA erfordert hier die Programmierung in Assembler.

## Draufgesetzt

Die nächste Schale ist die *Virtual Environment Architecture* (VEA). Sie ergänzt die UISA um zwei Register für eine 64-Bit-Zeitbasis. Diese kann im User-Modus nur gelesen werden und gibt einen Zählerwert aus, der mit einem aus der internen PLL abgeleiteten Takt hochzählt. Zu beachten ist hierbei, daß im Stromsparenden Sleep-Modus auch der interne Takt abgeschaltet ist, dabei wird dieser Zähler nicht erhöht.

Die äußerste Schale bildet die *Operating Environment Architecture* (OEA), die dem Supervisor-Modus der M68k-CPU entspricht. Die hier enthaltenen SPR kontrollieren die Exceptions und stellen Informationen für die Exceptionhandler bereit, sie steuern den Befehls-cache und die Zeitbasis. Die Breakpoint-, Comparator- und Zählregister für den integrierten Debugger sind ebenfalls hier zu finden.

Obwohl die CPU eine RISC-Architektur besitzt, ist weder die Anzahl noch die Komplexität der Befehle reduziert. Die PowerPCs verfügen über mehr Instruktionen als viele CISC-Prozessoren. Trotzdem weist die RCPU Merkmale von RISC-Prozessoren auf, beispielsweise den Verzicht

auf ein Mikroprogramm oder die feste Opcode-Länge von 32 Bit.

Die Integerbefehle arbeiten mit den Datentypen Byte (8 Bit), Halfword (16 Bit), Word (32 Bit) und Multiple Word (String). Die Floating-Point-Instruktionen verwenden einfach (32 Bit) oder doppelt (64 Bit) genaue Daten. Da die Befehle in getrennten Ausführungseinheiten ablaufen, kann der MPC gleichzeitig integer und fließend rechnen. Wegen der meist längeren Ausführungszeit von Fließkommaoperationen kann ein nach einer FP-Instruktion gestarteter Integerbefehl erstere 'überholen'. Eventuelle Datenabhängigkeiten erkennt und behandelt die RCPU selbständig.

Eine dritte Einheit, die *Branch Unit*, sucht in der Befehlspipeline nach Sprüngen und versucht diese frühzeitig – bevor sie das Ende der Pipeline erreicht haben – durch Befehle vom Sprungziel zu ersetzen (Branch Folding). Bei unbedingten Sprüngen ist dies kein Problem.

Hängt die weitere Programmausführung jedoch von einer

erst noch zu prüfenden Bedingung ab, so benutzt die RCPU ein Bit im Opcode, um die Sprungrichtung vorherzusagen. Da dieses Bit bereits zur Übersetzungszeit festgelegt wird, heißt dieses Verfahren *Static Branch Prediction*. Hierbei wird das Programm also entlang eines vom Programmierer oder Compiler vorhergesagten Pfades ausgeführt (spekulative Programmausführung).

Solange die Vorhersage noch nicht bestätigt wurde, gibt es gewisse Einschränkungen bei den ausführbaren Befehlen. So darf beispielsweise der Speicher nicht beschrieben (Store) oder es darf von bestimmten Speicherstellen nicht gelesen werden (speculative Load). Als vierte Einheit behandelt die *Load and Store Unit* alle Lese- und Schreibbefehle, die Daten zwischen den verschiedenen Einheiten transportieren. Dazu gehört über das externe Businterface auch der außerhalb des Prozessors liegende Adreßraum, in dem sich weiterer Speicher oder Peripheriebausteine befinden können.

Zur Beschleunigung der Programmausführung enthält der MPC505 einen Befehls-cache

(vgl. Bild 1). Dieser ist als 2-Wege-Cache mit 128 Sets pro Weg ausgelegt. Je Set hält der Cache vier Befehlswoorte. Damit beträgt die Gesamtgröße 4 KByte. Die Ersetzung erfolgt nach der Least-Recently-Used-Strategie (LRU). Dabei wird der am längsten nicht benutzte zwischengelagerte Befehl als erster gegen einen aus dem Programmspeicher geholten ausgetauscht.

Als Besonderheit bietet das Cache die Möglichkeit, jede einzelne Zeile gegen Ersetzung zu schützen (lock), das heißt, sie wird bei einem Cache-Miss nicht gegen eine neue Zeile ausgetauscht. So lassen sich zeitkritische Routinen im Cache fixieren.

## Systemkante

Die SIU (*System Interface Unit* [4]) ist die komplexeste Einheit auf dem MPC505. Sie ist für eine Fülle von Aufgaben zuständig: Externes Bus-Interface (EBI), Kontrolle der internen Busse, Taktaufbereitung, Chip-Select-Signale, Reset, System-schutz und Bedienung der I/O-Ports.

Ein Registerblock erlaubt die Konfiguration der einzelnen Submodule: Mit dem *SIU Module Configuration Register* (SIUMCR) kann man unter anderem die Reaktion auf das interne FREEZE-Signal festlegen, das den Prozessor in den Background-Debug-Modus überführt. Weiterhin wird hier der Zugriff auf Register für Chip-Select und Debug geregelt. Außerdem kann die Sichtbarkeit interner Zugriffe auf dem externen Bus für Debug-Zwecke programmiert werden.

Um die Portierung von Software zwischen den verschiedenen Prozessoren der MPC-Familie (MPC500, MPC600, MPC800) zu erleichtern, teilt das *Processor Version Register* (PVR) in den Bits 0...15 den Prozessortyp und in den Bits 16...31 die Revisionsnummer mit. Externen Spei-

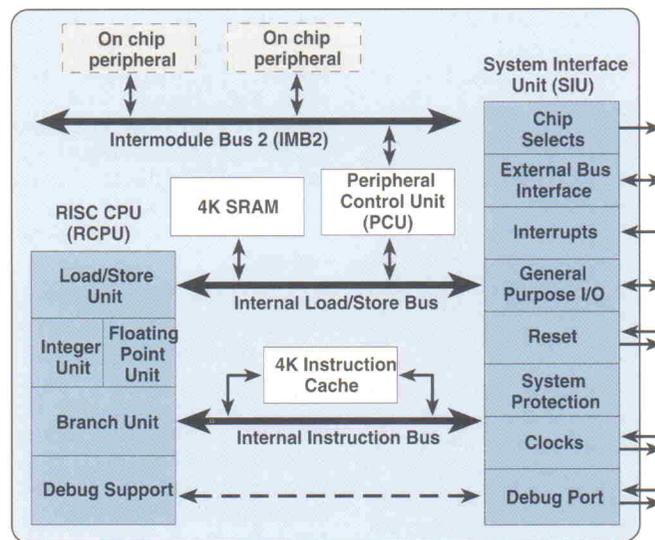


Bild 1. Oben ohne: Der MPC505 stellt die erste Stufe des Ausbaus dar, er enthält noch keine Onchip-Peripherie wie serielle Schnittstellen oder eine Time-Processor-Unit.

**Zuständige Stelle nach EMV-Gesetz / Akkreditiertes EMV-Prüflabor**

**BERATUNGEN • MESSUNGEN • SEMINARE**

**FORSCHUNG & ENTWICKLUNG**

Potsdamer Str. 18 A, D-14513 Teltow (bei Berlin)  
Tel.: +49 (0)3328 43 01 41; Fax: +49 (0)3328 43 01 42

Internet: <http://www.euro-emc-service.de>

**EURO EMC SERVICE®**

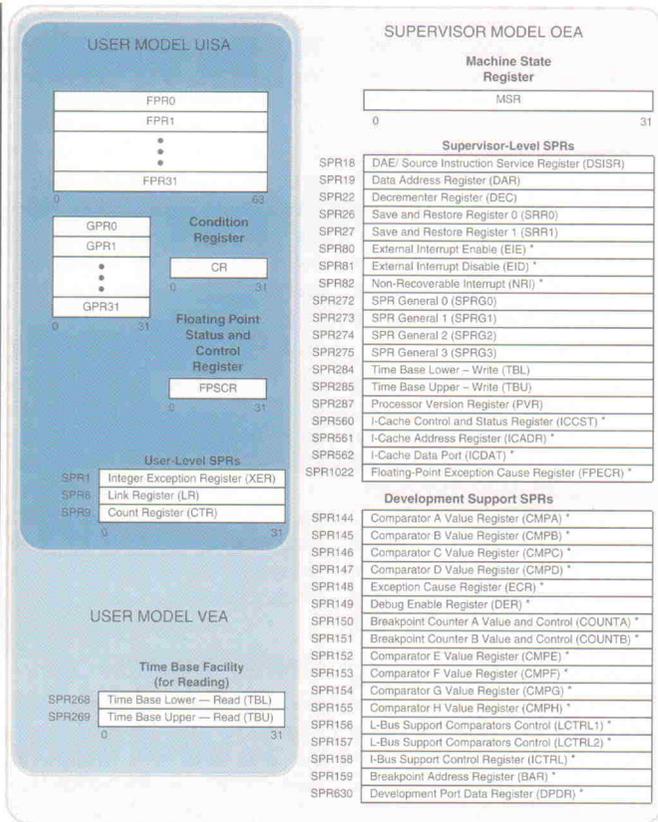
**Dr. Hansen GmbH**

- EMV-Test's aller Normen von der Leiterplatte bis zur Anlage
- Prüfungen nach **Niederspannung**richtlinie
- Prüfungen nach **Kfz-Richtlinie**
- **Telekom- und Funkgeräte**prüfung, Zulassungs-Service
- Modifikationen, Entstörungen und Analysen
- Schnelle professionelle Lösungen - **Mail Order Service**

Bahnhofstr. 39, CH-8965 Berikon 2 (bei Zürich)  
Tel.: +41 (0)56 633 73 81; Fax: +41 (0)56 633 73 81

e-mail: [europa.emc.service@t-online.de](mailto:europa.emc.service@t-online.de)

Wir stellen aus: CeBit 1997, Halle 22, Stand B36 sowie Hannover Messe, Halle 18, Stand K16



**Bild 2. Schichtenweise: Je nach Betriebsart gestattet die RISC-CPU den programmtechnischen Zugriff auf User- und Systemregister.**

cher spricht der MPC505 über das externe Businterface mit 16 oder 32 Bit Datenbreite an. Die Anzahl der außen erscheinenden Adreßbits ist zwischen 16 und 32 einstellbar. Dabei führen die Ports A und B die oberen 16 Bit des Adreßbus heraus.

Apropos Bits: Im Gegensatz zu den meisten anderen Mikrocontrollern verwendet die PowerPC-Architektur eine umgekehrte Bezeichnung der Bits. Das höchstwertige Adreß- respektive Datenbit heißt hier A0 oder D0. Diese Nomenklatur stammt aus der RS/6000-Prozessorfamilie von IBM, die den Urahn der PowerPC-Serie darstellt.

Damit nach dem Reset von einem externen EPROM gebootet werden kann, ist der *Chip Select Boot* (CSBOOT) aktiv. Den Zugriff auf außen liegende Komponenten wie Speicher oder Peripherie regeln zwölf Chip-Select-Registerpaare bezüglich des Adreßbereichs (4 KByte...64 MByte), der Datenbreite sowie der Geschwindigkeit (0...7 Wait-States). Die CS-Signale können außerdem als Chip-Enable (/CE), Write-

Enable (/WE) oder Output-Enable (/OE) konfiguriert werden.

## Security

Zum Bereich Systemschutz gehören der Software-Watchdog, der Busmonitor und der periodische Interrupt-Timer (PIT). Der Software-Watchdog besteht aus einem 24 Bit breiten Zähler, der von einem programmierbaren Startwert aus abwärts zählt und beim Nulldurchgang einen Reset auslöst. Um dies zu verhindern, muß die Applikation regelmäßig eine bestimmte Datenfolge in das *Software Watchdog Service Register* (SWSR) schreiben. Der Busmonitor überwacht die korrekte Abwicklung externer Buszyklen.

Wird ein externer Zyklus nicht über die Chip-Select-Leitungen, sondern per Offchip-Adreßdecoder ausgeführt und nicht innerhalb einer einstellbaren Zeit von außen an /TA quittiert, so erzeugt der Busmonitor das Fehlersignal /TEA. Dieses löst eine Exception aus.

Um den Systemtakt kümmert sich das Clock-Modul. Es er-

zeugt mittels einer programmierbaren PLL aus einem externen 4-MHz-Signal den internen Takt (16 kHz bis 44 MHz). Daraus wird das ebenfalls einstellbare CLK-OUT-Signal für den externen Bus abgeleitet. Der *Programmable Interrupt Timer* (PIT) erzeugt mit einer aus dem Takt abgeleiteten Frequenz einen Interrupt. Hierdurch geht der Prozessor in den Supervisor-Modus über und kann ein privilegiertes Programm abarbeiten.

## Periphere Kontrolle

Die *Peripheral Control Unit* (PCU) enthält unter anderem einen Interrupt-Controller. Dieser sammelt alle Unterbrechungsanforderungen der SIU sowie der internen oder externen Peripherie und meldet einen einzelnen Interrupt zur RCPU.

Die anstehenden Interrupts setzen jeweils ein Bit im *Pending Interrupt Request Register* (IRQPEND). Da das IRQPEND Wortbreite besitzt, ist die Anzahl der Interrupt-Quellen auf 32 beschränkt. Mittels Setzen eines Bits im *Interrupt Enable Register* (IRQENABLE) kann jede dieser Quellen einzeln freigegeben werden. Das *Enabled Active Interrupt Requests Register* (IRQAND) stellt die logische Und-Verknüpfung von IRQPEND und IRQENABLE dar. Hieraus erfährt die RCPU die Quelle der Unterbrechungsanforderung und kann ihr eine Priorität zuordnen.

Anders als bei den M68k-Prozessoren gibt es bei den MPCs keinen zeitraubenden Interrupt-Acknowledge-Zyklus, es wird keine Vektornummer vom Interrupter gelesen. Eine Service-routine behandelt alle Unterbrechungsanforderungen. Sie kann mittels des Befehls *Count Leading Zeros Word* (CNTLZW) die Nummer der Interrupt-Quelle aus dem IRQAND herausfinden und damit über einen Sprungverteiler zur eigentlichen Service-Routine verzweigen.

Als letzten wesentlichen Bestandteil enthält der MPC505 ein 4 KByte großes SRAM, das über den L-Bus erreichbar ist. Der Zugriff auf diesen Speicher erfolgt innerhalb eines Taktzyklus. Die Lage des Speicher ist mit dem LMEM-

BASE-Register in der SIU auf vier verschiedene Basisadressen einstellbar.

## Unterstützung

Zur Erleichterung der Programmentwicklung enthält der MPC505 eine Reihe von Hilfen. Dazu gehört zunächst die Möglichkeit, die internen Zugriffe über I- und L-Bus nach außen auf dem Adreß- und Datenbus sichtbar zu machen ('Show cycles'). Mittels spezieller Signale ist es möglich, den Ablauf des Programmes in Echtzeit zu protokollieren. Hierzu wird beispielsweise das Starten oder Beenden eines Befehls oder das Ausführen eines Sprunges an ein externes Aufzeichnungsgerät gemeldet.

Diese Daten können dann mit dem Programmcode korreliert werden. Weiterhin lassen sich die Aktivitäten auf dem internen L-Bus mit vier Komparatoren überwachen. Dabei kann man beispielsweise nach Adressen und/oder Daten verschiedener Größe suchen. Wird der interne Komparator fündig, löst er eine Breakpoint-Exception aus.

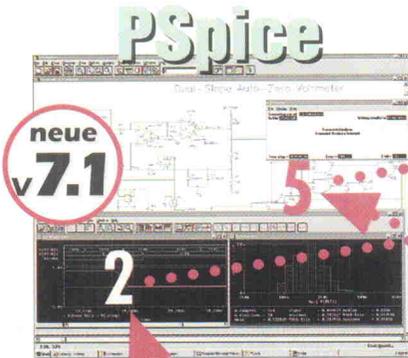
Das wohl wichtigste Feature stellt der eingebaute Background-Debugger (BD) dar. Per direkter Verbindung des Chips mit einer einfachen Interface-Karte für den Parallelport eines PC kann dieser sowohl den internen Zustand der RCPU als auch den Speicher lesen und verändern.

Einen Überblick über derzeit für die MPC-Controller verfügbare Entwicklungswerkzeuge erscheint in der nächsten ELRAD. ea

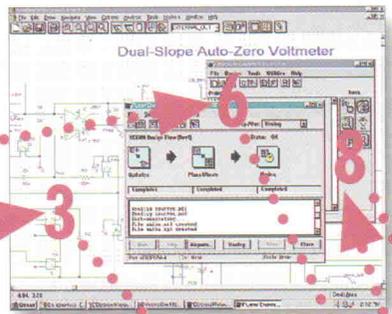
## Literatur

- [1] Josef Fuchs, *Noteingang, Background-Debug-Modus des MC68332*, ELRAD 7/95, S. 42
  - [2] *MPC505 Technical Summary*, Motorola, MPC505TS/D Rev. 1
  - [3] *MPC500 Family RCPU Reference Manual*, Motorola, RCPURM/AD
  - [4] *MPC505 SIU Reference Manual*, Motorola, SIURM/AD
- [2...4] sind im Web via <http://www.mcu.motsp.com/> oder in der ELRAD-Mailbox (05 11/53 52-4 01, 505TSR.LZH, RCPURM.LZH und SIURM.LZH) erhältlich

# Es wird Ihre Vorstellung von Elektronik-Design grundlegend ändern – From Start to Finish!



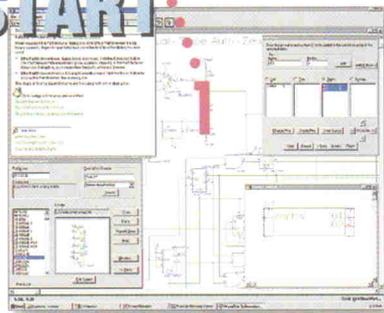
Präzise Analyse von gemischten A/D-Schaltkreisen mit der High-End Version von PSpice A/D 7.1



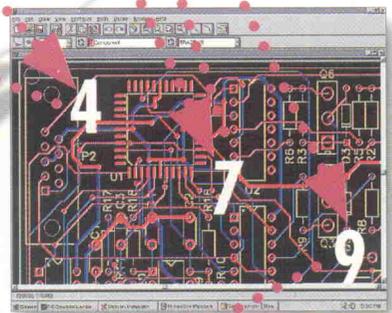
Logiksynthese mit freier Kombinationsmöglichkeit von FPGA- und gemischt analog-digitalen Schaltungsteilen

## DesignLab™ Start to Finish

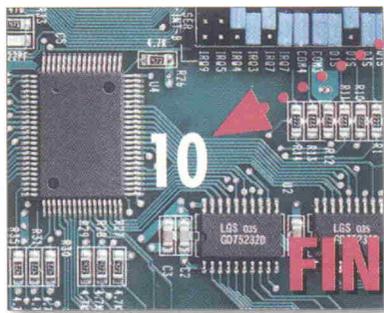
START



Aus dem Schaltplan-Fenster haben Sie Zugriff auf alle Entwurfsstadien. Starten Sie Ihr Design mit der Bausteinauswahl.



Schneller und unkomplizierter Übergang vom Schaltplan zum Leiterplattenlayout mit unlimitedem Spectra-Autorouter



FINISH

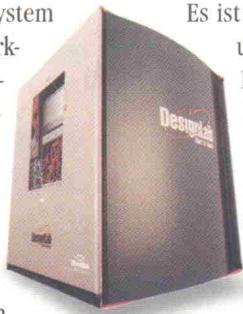
## PSpice Performance, aber in allen Design-Disziplinen

Wie wäre es, wenn Sie eine bessere Schaltung in kürzerer Zeit entwickeln könnten? Wenn Sie ein einziges EDA-System zur Verfügung hätten – nicht eine Sammlung von Werkzeugen. Ihr neues System hätte eine einheitliche Bedienoberfläche für alle Facetten Ihres gemischt analog/digitalen Designs. Keine verlorene Zeit mehr durch Fehler beim Konvertieren, Übersetzen oder wiederholten Erfassen von Entwürfen. Per Mausklick könnten Sie zwischen den verschiedenen Entwurfsstufen vor- und zurückspringen, Änderungen vornehmen, die Ergebnisse betrachten und Ihren Entwurf kontinuierlich, von Anfang bis Ende, verbessern.

Jetzt können Sie es, denn hier ist es: Das neue MicroSim DesignLab.

Es ist das weltweit wahrscheinlich erste und einzige vollintegrierte Desktop-EDA-System, das Sie von Anfang bis Ende begleitet. Testen Sie, wie einfach es ist eine bessere Schaltung in kürzerer Zeit zu entwickeln. Rufen Sie jetzt an und verlangen Sie gratis die neue MicroSim DesignLab Test-CD und den Katalog.

**Gratis**



Von PSpice auf DesignLab supergünstig upgraden. Gebührenfreie Preis-Hotline anrufen: 0130/751812



**HOSCHAR**  
Systemelektronik GmbH

Technologiepark Karlsruhe  
Postfach 2928 • D-76016 Karlsruhe  
Tel.: 0180/5 30 35 03  
Fax: 0180/5 30 35 09  
Freephone aus Österreich: 0660/8903

### Abruf-Gutschein

- Ja**, senden Sie uns gratis die DesignLab-CD (mit PSpice 7.1) und den EDA-Katalog
- Ja**, wir sind schon PSpice-Anwender. Senden Sie uns gratis die DesignLab-CD (mit PSpice 7.1), den EDA-Katalog und ein Upgrade-Angebot für S/N:

am besten kopieren und per Fax an: 0180/5 30 35 09 oder per Post an Hoschar GmbH Postfach 2928 D-76016 Karlsruhe 14

Name
Firma/Abteilung
Straße
PLZ/Ort
Tel./Fax

Produkte/Markennamen sind eingetragene Warenzeichen der jeweiligen Herstellerfirma.  
© 1997 Hoschar Systemelektronik GmbH, H549-04 - P&P, Hitech Promotion

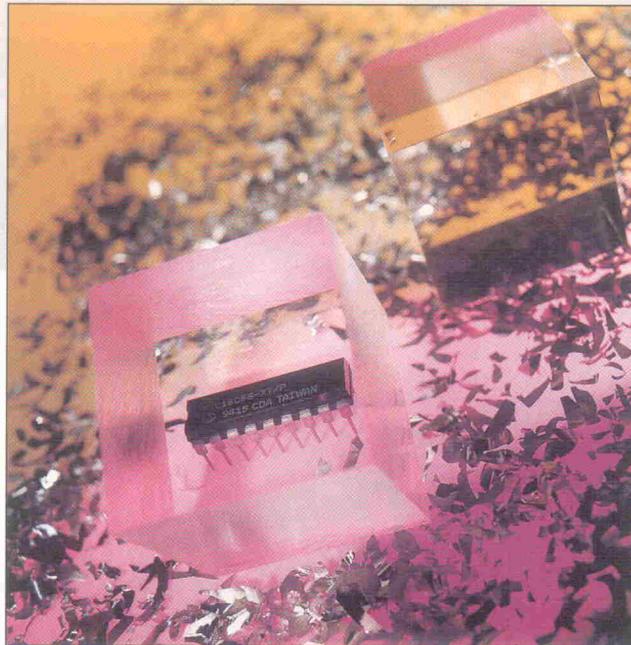
# Klarsicht

## Transparente RAMports DS1380/1381

Entwicklung

### Safinaz Volpe

Für einfache Steuerungsaufgaben genügt oft schon ein kleiner Mikrocontroller. Jedoch überfordert die anfallende Datenflut bisweilen den mageren internen Speicher. Dann kann ein externes RAM mehr Platz schaffen. Aber die ebenso knappen Portleitungen möchte man dafür dennoch nicht opfern. Aus dieser Not helfen Portbausteine mit integriertem RAM.



Die RAMport-Bausteine DS1380/1381 von Dallas Semiconductor bestehen aus  $2K \times 8$  Bit großen statischen RAMs mit einem besonderen Kniff: Die acht Portleitungen, die zum Datenaustausch benötigt werden, lassen sich über Transfer-Gates durchschleifen und so weiterhin zur Ein- und Ausgabe nutzen. Während der DS1380 einen Pin für den optionalen Anschluß einer Pufferbatterie besitzt, ist der DS1381 von Haus aus ein NV-RAM (Non Volatile). Dieser Baustein hält die Informationen dank integrierter Lithium-Zelle auch ohne externe Stromversorgung mindestens zehn Jahre im Speicher.

Der Aufbau des RAMports (Bild 1) läßt sich in vier Funktionsblöcke einteilen:  $2K \times 8$ -Speicher, RAM-Interface, Port-Multiplexer und Versorgungsspannungsüberwachung. Angeschlossen wird der RAMport über zehn Leitungen mit dem Mikrocontroller. Dabei dienen acht Ports (PI1...8) zum Datenaustausch. Zwei

weitere Anschlüsse dienen zum Ein- beziehungsweise Austakten von Daten (CLK) und zur Selektierung des Speichers (/MEM).

Die acht Signale PI1...8 können über den Multiplexer entweder zum RAM-Interface

oder einfach auf die Leitungen PO1...8 durchgeschleift werden. Die Pins PO1...8 stellen eine direkte Abbildung der Portleitungen des Mikrocontrollers dar. Das RAM-Interface steuert den Datentransfer zwischen dem eigentlichen Speicher und dem Port-Multiplexer. Eine Versorgungsspannungsüberwachung meldet, falls Vcc unter einen kritischen Wert abfällt und schützt dann den Speicherinhalt.

### Versteckspiel

Der RAMport wird über zwei Anschlüsse gesteuert: CLK und /MEM. Ist der Eingang /MEM auf High, so werden die acht Leitungen PI1...8 zwischen RAMport und Mikrocontroller über Transfer-Gates an die Pins PO1...8 weitergegeben. Mit Low am Eingang /MEM wird das RAM selektiert. Die Übertragung zwischen RAMport und Mikrocontroller geschieht dann in drei Schritten: Im ersten übertragenen Byte werden die drei höchstwertigen Adreß-Bits A8 bis A10 und der Befehl zum Lesen (10101) beziehungsweise Schreiben (01010) angegeben. Dabei ist das Bit A8 das LSB. Das zweite Byte besteht aus den acht niederwertigen Adreß-Bits A0 (LSB) bis A7 (MSB). Das dritte Byte besteht bei einem Lesebefehl aus dem Datenbyte, das im RAM adressiert war und bei einem Schreibbefehl aus den Daten, die in das RAM geschrieben werden sollen.

Jedes der drei Bytes wird beim Schreibbefehl über einen Low-Puls am CLK-Pin eingelesen

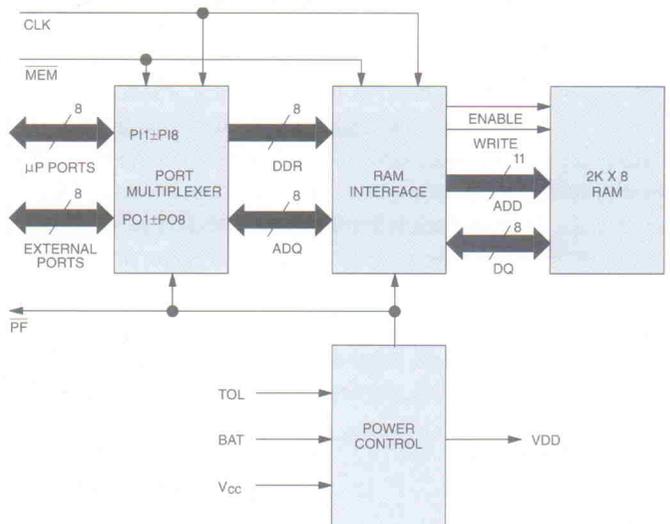
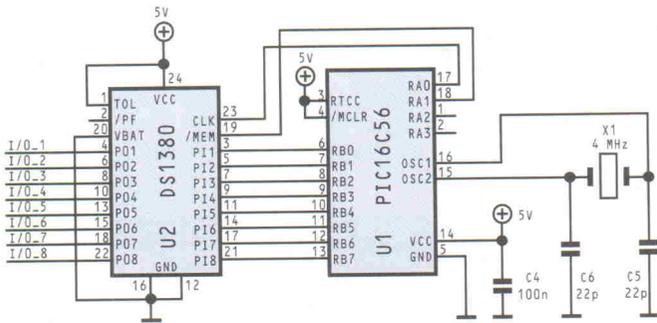


Bild 1. Nur zwei Pins für zwei KByte: Acht von den zehn Portpins, die zum Anschluß erforderlich sind, schleift das RAMport zur freien Verwendung durch.



**Bild 2. Während des Datentransfers von und zum Speicher friert der RAMport den I/O-Status ein.**

und zum RAM-Interface geleitet. Die dritte Low-High-Flanke beendet den Schreibvorgang. Auf einen Lesebefehl hin liest der Baustein zunächst die beiden ersten Bytes ein. Mit der nächsten High-Low-Flanke am CLK-Pin gibt er die Daten der adressierten Speicherstelle aus. Eine Low-High-Flanke am CLK-Pin beendet den Lesevorgang. Zu beachten ist, daß vor der Übertragung des ersten Bytes der Eingang /MEM vor dem Eingang CLK auf Low wechseln muß und während der gesamten Lese- beziehungsweise Schreiboperation /MEM auf Low zu halten ist.

### Datenkollision

Während einer Lese-/Schreiboperation zwischen RAMport und Mikrocontroller kann es vorkommen, daß ein anderes Gerät die Anschlüsse PO1...8 treiben will. Dies würde zu einer Datenkollision führen. Um das zu verhindern, besteht die Möglichkeit, PO1...8 hochohmig zu schalten. Dazu muß für jede Leitung eine '1' in das Data Direction Register (DDR) geschrieben werden. Die Selektierung des DDR erfolgt abweichend vom RAM, indem man eine High-Low-

Flanke am Eingang CLK erzeugt, bevor man /MEM von High nach Low schaltet. Sind beide Eingänge auf Low, überträgt man die Daten in das DDR. Dabei entspricht das MSB des übertragenden Datenbytes dem Portpin PO8 und das LSB dem Pin PO1. Beendet wird das Schreiben des DDR durch eine Low-High-Flanke am Eingang CLK und anschließender Low-High-Flanke an /MEM.

Der Inhalt des DDR wird bei dem nächsten Wechsel des Eingangs /MEM von High nach Low übernommen und PO1...8 sind somit hochohmig. Die Portleitungen PO1...8 sollten vor jeder Schreib-/Leseoperation auf das RAM hochohmig geschaltet werden.

### Energie!

Die Versorgungsspannung der RAMports kann wahlweise in zwei verschiedenen Toleranzbereichen liegen. Legt man den Eingang TOL auf Masse, dann liegt der Versorgungsspannungsbereich zwischen 4,75 V und 5,5 V. Mit TOL auf Vcc ist der Bereich auf 4,5...5,5 V erweitert. Liegt die Spannung außerhalb dieser Grenzen, sperrt der Baustein den Zugriff auf RAM und Data Direction Register. Die Portleitungen PO1...8 schalten auf hochohmig und die Leitungen P11...8 auf 'don't care'. Der Baustein meldet dies mit einem Low-Pegel an seinem Power Fail (/PF) Pin. Dieser bleibt so lange auf Low, bis die Versorgungsspannung sich wieder innerhalb der eingestellten Toleranzgrenze befindet.

### PIC an RAMport

Der Anschluß des RAMport DS1380 an einen Mikrocontroller gestaltet sich recht einfach. Zum Test wurde der Baustein

an ein PIC16C5x-Minimalsystem angeschlossen (Bild 2). Über den 8 Bit breiten PortB (RB0...7) des PIC16C56 erhält der DS1380 seine Daten für das RAM, beziehungsweise schleift diese zu den Leitungen I/O\_1...I/O\_8 direkt durch. Über zwei Leitungen (RA0 und RA1) steuert der Mikrocontroller die Funktion des RAMports. Der DS1380 arbeitet in diese Beschaltung in einem Versorgungsspannungsbereich von 4,5 V bis 5,5 V (Pin 1 TOL an Vcc).

Schließt man an den Eingang V<sub>BAT</sub> des DS1380 eine Lithium-Zelle an, ist auch nach Abschalten der Versorgungsspannung ein Erhalt der Daten gewährleistet. Ohne zusätzliche Pufferbatterie ist der Pin V<sub>BAT</sub> auf GND zu legen, wie in der Beispielschaltung mit dem PIC. Der Speicherinhalt verflüchtigt sich somit bei einer Stromunterbrechung.

Die nötige Software für den PIC besteht aus den Grundroutinen zum Auslesen und Beschreiben des RAMports 'read\_ram' und 'write\_ram'.

Die Routine 'write\_DDR' schaltet während des Lese- oder Schreibbefehls die Portleitungen PO1...8 hochohmig, um Kollision mit anderen Bausteinen zu verhindern. Der Assembler-Sourcecode und eine kurze Beschreibung stehen in der ELRAD-Mailbox (05 11/53 52-4 01, Datei RAMPOR.LZH) sowie auf dem FTP-Server 'ftp.heise.de' bereit. Dort sind auch die Datenblätter für die RAMports im PDF-Format erhältlich. cf

### Literatur

- [1] Datenblatt: DS1380 und DS1381 NV RAMport, Dallas Semiconductor, <http://www.dalsemi.com/>
- [2] Francesco P. Volpe, Safinaz Volpe: PIC-µC-Praxis, Elektor-Verlag, Aachen, 1996

Bezugsquellen:  
 Dallas Semiconductor  
 Fuhrsbütteler Weg 9  
 30853 Langenhagen  
 ☎ 05 11/7 24 05 79  
 ☎ 05 11/7 24 05 80  
 Future Electronics GmbH  
 Münchner Straße 18  
 85774 Unterföhring  
 ☎ 0 89/9 57 27-0  
 ☎ 0 89/9 57 27-1 73

### Port mit Speicher

#### DS1381 RAMport

- 2K x 8 statisches RAM
- transparenter 8-Bit-I/O-Port
- 5 % oder 10 % Vcc-Toleranz
- Power Fail Signal
- Low Power CMOS
- 24-Pin-DIP oder SOIC

#### DS1381 NV RAMport

- wie DS1380, aber:
- nur in 24-Pin-DIP mit integrierter Lithium-Batterie
- mindestens 10 Jahre Datenerhalt ohne Vcc

## Simulation elektrischer Schaltungen

# ICAP/4

für gemischte analoge/digitale Schaltungen mit Schaltplanzeichen-Programm und Software Oszilloskop zum Auswerten der Ergebnisse. ICAP/4 ist der universelle Simulator für IC Design, Hf Schaltungen, Leistungselektronik, Schaltnetzteile, mechatronische Systeme, Regelungstechnik durch Erweiterung mit XSPICE.

- ICAP/4 als OLE Server für OrCAD/Protel/Viewlogic Schematic, direktes Starten und Steuern des Simulators aus diesen Programmen unter MS Windows95/Windows NT
- Für MS DOS, Windows, Mac, Netzwerke.
- Eigene Modelle leicht zu integrieren durch analoge Verhaltenssprache oder mit der Programmiersprache "C"
- Bauteile-Bibliothek mit mehr als 8000 Bauteilen
- und alles zu einem interessanten Preis.

**Web Präsenz:**  
<http://www.thomatronik.de>  
 email: [thomatronik@ro-online.de](mailto:thomatronik@ro-online.de)  
 Unterlagen und Demo Frau Schultze,  
 ☎ 08031-21750 • Fax: 08031-217530

Herbert M. Müller GmbH  
Brückenstraße 1 • 83022 Rosenheim • ☎ 08031/2175-0 • FAX 08031/2175-30 • Internet www.thomatronik.de

# Kompromißlos

- Sie erwarten unbestechlichen und kritischen Journalismus.
- Sie verlangen Fakten statt Geschichten?
- Sie wollen echte Nachrichten statt aufgewärmter Banalitäten?



c't. Die intelligente Art, sich umfassend zu informieren

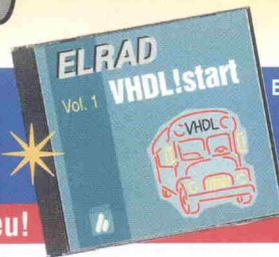
Erhältlich am Kiosk oder im Zeitschriftenhandel

<http://www.heise.de>



# CD-Shop

## Wissen zum Abruf



ELRAD VHDL!start. Das HTML-basierte Lernsystem zum Selbststudium der Hardwarebeschreibungssprache VHDL. 98,- DM. Studenten 68,- DM

### c't-ROM

Neu!

#### Ihr komplettes Archiv auf CD-ROM

Alle Artikel liegen als HTML-Hypertext-Dokumente vor. Auf PCs unter MS Windows können sie mit dem mitgelieferten Rechercheprogramm eMedia Navigator betrachtet werden. Auf Computern mit anderen Betriebssystemen ist zur Anzeige der Artikel ein HTML-3.0-fähiger WWW-Browser erforderlich (aus lizenzrechtlichen Gründen nicht auf der CD-ROM enthalten). Die CD-ROM ist von Unix-Systemen, IBM-PCs und Macintosh-Rechnern lesbar.

**Tip** c't Archiv 90-96: Über 12.300 Seiten Text. Mehr als 14.300 Bilder. Als Hybrid-CD-ROM für PC und Macintosh. Alle 7 Jahrgänge auf 5 CDs. **235,00 DM**



69,00 DM

**c't-ROM 90/91**  
Mehr als 4000 Seiten Text.  
Über 4500 Bilder.



69,00 DM

**c't-ROM 92/93**  
Mehr als 4000 Seiten Text.  
Über 4500 Bilder.



69,00 DM

**c't-ROM 94**  
Mit ca. 2300 Seiten Text  
und 2500 Bildern.



69,00 DM

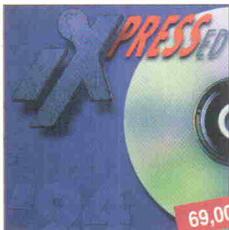
**c't-ROM 95**  
Insgesamt ca. 850 Artikel  
auf mehr als 2500 Druckseiten.



69,00 DM

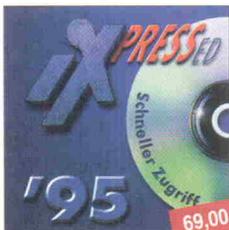
**c't-ROM 96**  
Mit allen Beiträgen, Bildern und  
Diagrammen des c't-Jahrgangs 96

### iX-PRESSed



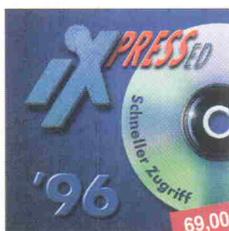
69,00 DM

**iX-PRESSed '94**  
Mit ca. 1500 Seiten Text und  
1000 Bildern.



69,00 DM

**iX-PRESSed '95**  
Mit ca. 1500 Seiten Text  
und 1000 Bildern.

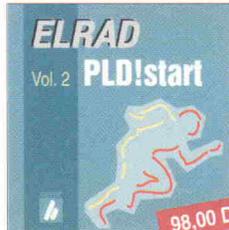


69,00 DM

**iX-PRESSed '96**  
Mit allen Beiträgen, Bildern und  
Diagrammen des iX-Jahrgangs 96.

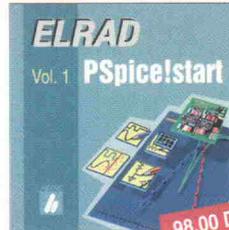
**Tip**  
**iX-PRESSed Archiv '94-'96.**  
3 CD-ROMs für nur 147,- DM.

### ELRAD-Software



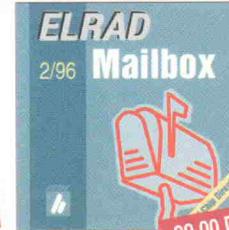
98,00 DM

**ELRAD PLD!start, Volume 2**  
PC-Software für die Program-  
mierung und Analyse von  
PALS, GALs, CPLDs und  
FPGAs - von AMD bis Xilinx.



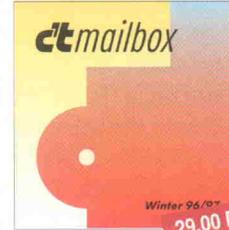
98,00 DM

**ELRAD PSpice!start**  
ELRADs CD zur Simulation  
bietet alles rund um SPICE.



29,00 DM

**ELRAD Mailbox**  
Diese CD-ROM enthält eine  
komplette Kopie aller Daten  
des ELRAD-Mailbox-Servers.



29,00 DM

**c't Mailbox** erscheint viermal im  
Jahr mit jeweils aktualisierten  
Inhalt. **Jahresabonnement  
(4 Ausgaben) nur 76,00 DM.**

### Bestellcoupon CD-Shop

eMedia GmbH, Bissendorfer Straße 8, 30625 Hannover

Telefon: 0511/ 53 72 95; Fax: 0511/ 53 52 147; EMail: emedia@emedia.de; Internet: http://www.emedia.de/

#### Senden Sie mir bitte

- c't-ROM-Archiv 90-96 235,- DM
- c't-ROM \_\_\_\_\_ 69,- DM\*
- 2 c't-ROM's \_\_\_\_+\_\_\_\_ 98,- DM\*
- 3 c't-ROM's \_\_\_\_+\_\_\_\_+\_\_\_\_ 147,- DM\*
- 4 c't-ROM's \_\_\_\_+\_\_\_\_+\_\_\_\_+\_\_\_\_ 196,- DM\*
- c't-Mailbox (aktuelle Ausgabe) 29,- DM
- c't-Mailbox Jahresabo (4 Ausgaben) inklusive Porto u. Verpackung 76,- DM
- iX-PRESSed-Archiv '94-'96 147,- DM
- iX-PRESSed \_\_\_\_\_ 69,- DM\*
- 2 iX-PRESSed \_\_\_\_+\_\_\_\_ 98,- DM\*
- ELRAD-Mailbox 29,- DM
- ELRAD-PSpice!start 98,- DM
- ELRAD-PLD!start, Volume 2 98,- DM
- ELRAD-VHDL!start 98,- DM
- ELRAD-VHDL!start \*\* 68,- DM

\*bitte Jahrgang eintragen, \*\*Stud.-Erm. mit Nachweis

Preise zzgl. 6,- DM für Porto und Verpackung.

#### Bestellungen nur gegen Vorkasse

Den Betrag buchen Sie bitte von meinem Konto ab:

Konto-Nr. \_\_\_\_\_ BLZ \_\_\_\_\_

Bank \_\_\_\_\_

Verrechnungsscheck liegt bei

Eurocard  Visa  American Express

Card-Nr. \_\_\_\_\_

Gültigkeitszeitraum von \_\_\_\_/\_\_\_\_ bis \_\_\_\_/\_\_\_\_  
Monat/Jahr Monat/Jahr

Datum **X** \_\_\_\_\_  
Unterschrift (unter 18 Jahren der Erziehungsberechtigte)

NameVorname \_\_\_\_\_

Firma \_\_\_\_\_

Straße/Postfach \_\_\_\_\_

PLZ/Ort \_\_\_\_\_

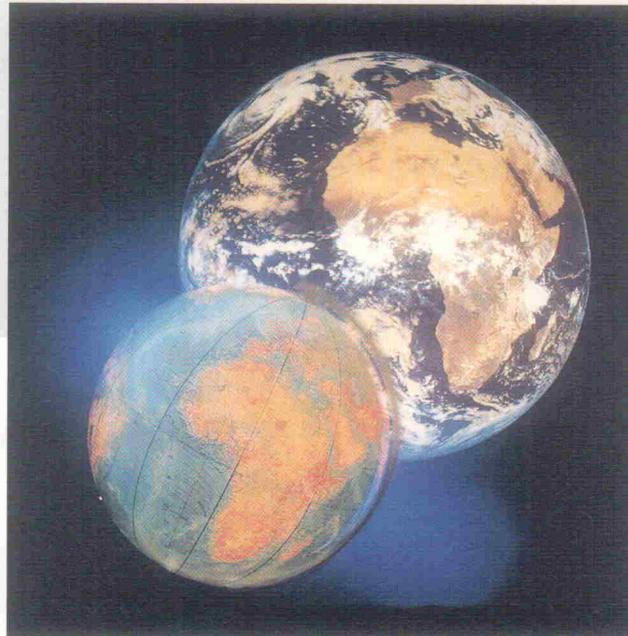
# Original oder Kopie

## Schaltungssimulationsprogramme für PCs

Markt

**Peter Nonhoff-Arps**

**Simulation kann die Produktivität eines Entwicklungsingenieurs erheblich steigern – vorausgesetzt, er hat das richtige Tool gefunden. Dann lassen sich Produktionsfehler vermeiden, Kosten senken und Entwicklungen schneller auf den Markt bringen. Die Frage ist jedoch immer: wie weit kommt die Simulation an die Wirklichkeit heran und wie groß ist der Aufwand dafür?**



**S**chaut man sich den Markt für Simulationssysteme an, so waren bisher meist SPICE-basierte Werkzeuge auf PC-Plattformen verfügbar. Aber – ähnlich wie im EDA-Markt allgemein – so ist nun auch hier ein Trend von Workstationversionen hin zu PC-Plattformen zu verzeichnen [1, 2]. Verspricht man sich doch hierdurch eine Belebung der Wettbewerbssituation und vor allem Neukunden. Einer der Vorreiter ist Analogy, dessen Hochleistungs-Mixed-Signal-Simulator bisher nur unter Unix lauffähig war und seit Ende des letzten Jahres auch für Windows NT verfügbar ist. 1986 wurde Saber als erster Analogsimulator vorgestellt, der auf der Hardware Description Language (HDL) basierte. 1987 erfuhr Saber eine Erweiterung zum Mixed-Signal-Simulator und etwas später zum Mixed-Technology-Simulator. Dies bedeutet, daß man mit dem Simulator nicht nur Aufgaben der Elektronik bewältigen kann, sondern daß sich das Programm ebenso zur Lösung mechanischer, hydraulischer

oder optischer Probleme eignet.

Möglich geworden ist dies durch Einführung der Hardwarebeschreibungssprache MAST. Hiermit lassen sich Modelle auf unterschiedlichen Ebenen beschreiben, ob als Funktion, Verhaltensmodell, zusammengesetzt aus Basiseinheiten (z. B. Transistoren) oder als beliebige Kombination der verschiedenen Formen.

Der Saber Designer unter NT bietet das gleiche Leistungsspektrum wie die entsprechende Unix-Version. Die minimalen Systemanforderungen übersteigen jedoch die eines PC mit Standardausstattung. Analogy empfiehlt einen Pentium 133 mit 64 MByte RAM und zirka 1 Gbyte verfügbaren Platz auf der Festplatte – eben ein Hochleistungssimulator.

### Schrittweise

Auch VeriBest – bekannt durch seine durchgängige integrierte EDA-Umgebung für professionelle Ansprüche –

war ursprünglich nur im Workstationbereich zu Hause. Doch jetzt portierte der Hersteller seine gesamte Produktpalette auf PCs unter Windows NT. Noch recht jung ist die Produktreihe VeriBest Analog mit einem Analogsimulator, der sich nahtlos in das integrierte EDA-System einfügt. Ausgangspunkt einer Simulation ist jeweils eine Schaltung, die zuvor in VeriBest Design Capture erstellt wurde. Hier müssen lediglich noch fehlende Versorgungs- und Signalquellen eingefügt werden. Dazu stellt VeriBest verschiedene Quellen im Zeit-, Frequenz- oder DC-Bereich bereit, die sich zudem beliebig kombinieren lassen. Zu jeder Quelle kann der Anwender bei Bedarf Serien- beziehungsweise Parallel-Impedanzen definieren.

Im nächsten Schritt wird die Analyseart festgelegt. VeriBest Analog unterstützt Berechnungen sowohl im Zeit- als auch im Frequenzbereich, aber auch reine Gleichspannungsuntersuchungen. Zusätzlich bietet der Simulator Belastungs-, Distortion- und Noise-Analysen sowie Arbeitspunkt- und Parameterempfindlichkeits-Reports. Vor der eigentlichen Simulation müssen noch diejenigen Netze festgelegt werden, die während der Berechnungen kontrolliert werden sollen. Der Simulationsvorgang läßt sich jederzeit unterbrechen, um einzelne Netze im Schaltplan zu überwachen. Die grafische Darstellung der Simulationsergebnisse übernimmt der sogenannte Analog Waveform Displayer.

Mit Diabolo bietet VeriBest Analog eine C-ähnliche Beschreibungssprache zur Modellierung eigener Bausteine. Wie MAST unterstützt auch Diabolo bei der Modellierung sowohl elektrische als auch mechanische, thermische, optische oder strömungsmechanische Größen.

### Sprachtalent

Mit dem Simplorer-Simulator der deutschen Simec GmbH lassen sich Systemkomponenten verschiedener Technikfelder wie Elektronik, Mechanik, Regelung in 'natürlicher' Form ohne Umweg direkt als Schaltung, Blockdiagramm oder Schrittkette abbilden und miteinander verbinden. Wichtige

Wechselwirkungen gehen also nicht verloren. Wofür man beim Einsatz konventioneller Simulationstechnik unter Umständen mehrere verschiedene Softwaretools verwenden muß (Schaltungs-, System- und Steuerungssimulator), und damit einzelne Teilsysteme lediglich isoliert betrachten kann, findet man bei Simplorer eine integrierte Lösung 'unter einem Dach'.

Neuartig ist das in Simplorer verwirklichte Prinzip der Simulatorkopplung, wobei sich hinter jeder der Systembeschreibungsförmungen ein spezieller Simulatorkern mit den jeweils optimalen numerischen Algorithmen verbirgt, der entsprechend der verschiedenen Aufgabenstellungen effektivste numerische Vorgehensweisen zur Verfügung stellt. Die Synchronisation der Einzelsimulatoren und deren Datenaustausch geschehen vollautomatisch.

Typische Anwendungen reichen vom Schaltnetzteilwurf über Untersuchungen von Magnetsystemen in Teilchenbeschleunigern bis hin zur Simulation von leistungselektronisch gesteuerten Antrieben.

### Neuer Kern

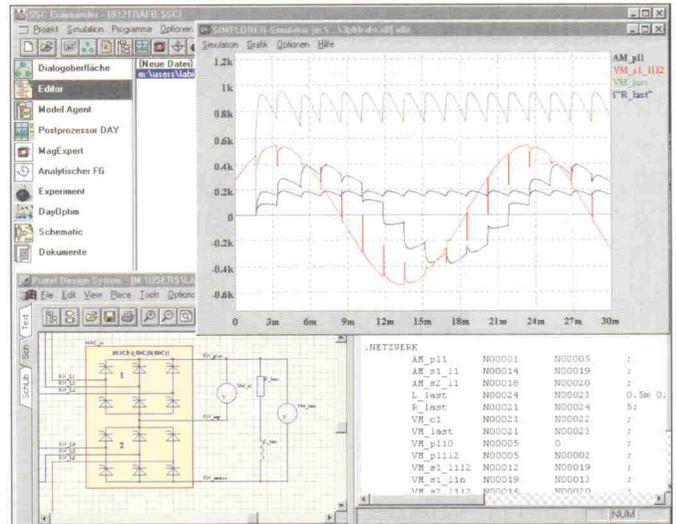
Aber nicht nur der Markt der Hochleistungssimulatoren ist in Bewegung. Gerade in letzter Zeit hat sich auch im unteren Preissegment einiges getan. Ein Beispiel ist Electronics Workbench (EWB) vom kanadischen Hersteller Interactive, das vor allem Simulationseinsteigern ein Begriff sein dürfte [3]. Zeichnet sich dieses Simulationsprogramm

für analoge und Mixed-Mode-Schaltungen doch besonders durch eine einfache und sehr übersichtlich gestaltete Bedienoberfläche aus. Alles ist praktisch genauso wie am realen Arbeitsplatz. Bauteile, Stromversorgungen und Meßgeräte stehen an ihrem Platz und warten darauf, verschaltet zu werden.

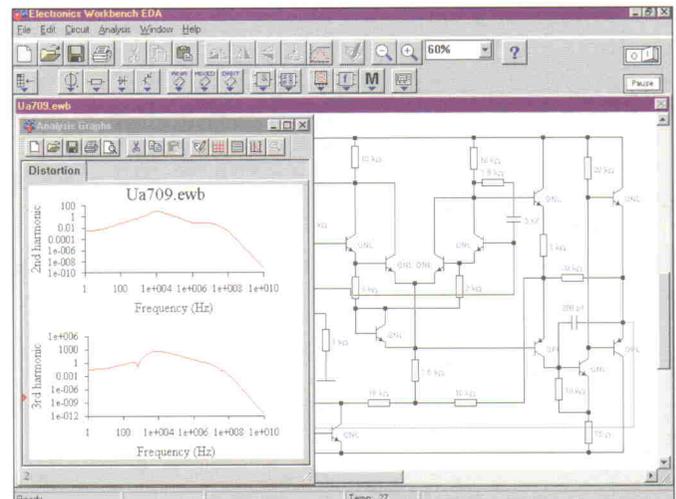
Wer die Gelegenheit dazu hatte, konnte bereits auf der Electronica 96 in München die neue Version 5.0 als Beta-release am Stand des deutschen Distributors ComPro in Augenschein nehmen. Setzte man bei Interactive bislang auf einen eigenen Simulationskern, so konnte man im München als überraschende Neuerung die Einbindung von SPICE3f4 als Basis der Analogsimulation in EWB bestaunen. Damit geht Interactive einen Schritt weiter in Richtung Professionalität. Das Programm verfügt nun über frei programmierbare Spannungsquellen (behavior nonlinear source) sowie eine umfangreichere und bessere Modellbibliothek. Auch bisher fehlende Analyseformen wie Rauschen, Fourier oder Distortion sowie die Erfassung von Temperatureffekten werden mit Freigabe der neuen Version verfügbar sein. Gab es in der Version 4.0 lediglich ein zweikanaliges Oszilloskop, um sich Sigalverläufe anzusehen, bietet EWB nun ein separat einstellbares Grafikenfenster zur Darstellung der unterschiedlichen Analysen.

### Newcomer

EDWin, Nachfolger des bekannten EE-Designers vom schwedischen Hersteller Visio-



Simplorer versteht nicht nur die Sprache der Elektronik, sondern läßt sich ebenso gut zur Bewältigung regelungstechnischer oder mechanischer Simulationsaufgaben einsetzen.



Rein äußerlich sieht man Electronics Workbench die innere Veränderung – den neuen Simulationskern SPICE3f4 – kaum an.

ics, ist ein Windows-EDA-System mit integrierter Datenbasis. Das Paket bietet von der Schaltungsplaneingabe bis zur CAM-Ausgabe alles, was ein Entwickler

zum Design elektronischer Schaltungen benötigt. Ein noch recht junges Tool innerhalb dieser Umgebung ist EDSpice, ein auf Berkeley SPICE3 basieren-

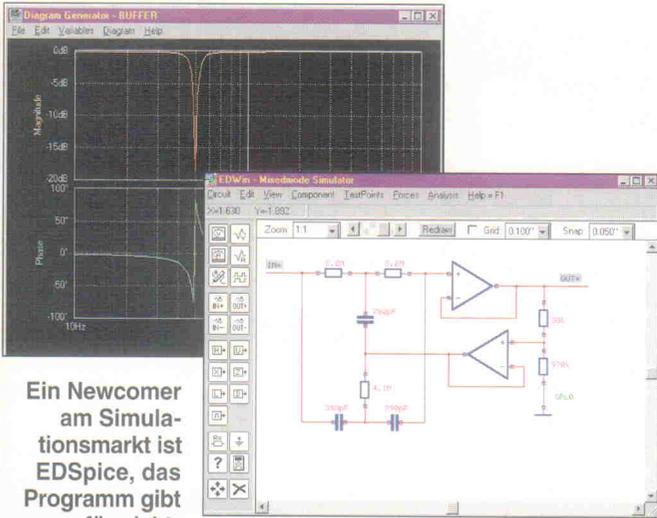
- ◆ Quarze
- ◆ Quarzoszillatoren
- ◆ Echtzeituhren
- ◆ Temperatursensoren
- ◆ Anwenderspezifische integrierte Schaltkreise (ASICs)
- ◆ Anwenderspezifische Mikrocomputer (ASICs)
- ◆ 4-Bit und 8-Bit
- ◆ Anwenderspezifische Standardprodukte (ASSPs)
- ◆ Speicherbausteine

**EPSON**  
*groß in Quarztechnologie, Speichern und CARD-PCs*

**Mehr Info's unter:**  
**01805 - 31 31 20** *Telefon*  
**01805 - 31 31 23** *Fax*

*Datenblätter · ProductNews · Datenbücher*

25 Jahre **SE** **Spezial-Electronic KG**



Ein Newcomer am Simulationsmarkt ist EDSpice, das Programm gibt es für nicht-kommerzielle Anwender zu einem besonders günstigen Preis.

der Mixed-Mode-Simulator, der hier mit einer ganzen Reihe an zusätzlichen Features ausgestattet ist. Neben einem verbesserten Konvergenzalgorithmus bietet er zehn verschiedenen Analysearten. Ergebnisse lassen sich wahlweise im Standard-SPICE-2-Format ausgeben oder als Grafik im separaten Diagramm-Generator-Modul darstellen. Hier gibt es weitere umfangreiche Möglichkeiten zur Nachbearbeitung wie beispielsweise die Umrechnung und Skalierung mittels mathematischer und trigonometrischer Funktionen.

Des weiteren bietet EDSpice Erweiterungen durch sogenannte Code-Modelle und anwenderdefinierbare Knoten,

wie sie von XSpice, dem vom Georgia Institute Of Technology entwickelten Simulator, bekannt sind. Damit läßt sich EDSpice flexibel an die eigenen Bedürfnisse anpassen. Bei den Code-Modellen handelt es sich um eigene in C verfaßte Modelle, die unabhängig von der internen Arbeitsweise des Simulators benutzt werden können. Damit läßt sich der Umfang der integrierten Modelle auf relativ einfache Weise beliebig erweitern, ohne Geschwindigkeitsverluste in Kauf nehmen zu müssen. Zur Unterstützung bei der Entwicklung eigener Modelle bietet EDSpice eine Programmierschnittstelle, die an XSpice angelehnt ist.

### PC-Simulationstools im Überblick

Name	APLAC	DIGIWIN	EDSpice	Electina 4.1	Electronics Workbench EDA	ICAP/4	LOG/ic2	Micro-Cap V	MicroSim DesignLab	OrCAD Express	Peak VHDL/ Peak FPGA	PLDSim
Hersteller <sup>1</sup>	Helsinki Univ. of Techn. & Nokia Reseach Center	Simulations-Software I. Göhring	Visionics Ltd.	Design Soft	Interactive Image Technologies Ltd.	Intusoft Inc.	Isdata	Spectrum Software	MicroSim Corp.	OrCAD Inc.	Accolade	iNt GmbH
Distributor	15	13	14	1	3	11, 15	10	4	6, 15	7, 11	7	3
Internet	http://www.aplac.hut.fi/	-	http://www.bahnhof.se/~visionics/edspice.htm	http://www.designsoftware.com/	http://http@www.interactiv.com/	http://www.intusoft.com	http://www.isdata.de/	http://www.spectrum-soft.com/	http://www.microsim.com/	http://www.orcad.com/	http://www.acc-eda.com/	http://ourworld.compuserve.com/homepages/inet
Preis (DM inkl. MwSt.)	25 000 FIM (zzgl. MwSt.)	690,-	ab 135,-	1199,-	2000,-	ab 1748,-	a. A.	8080,-	ab 2295,-	a. A.	9985,-	950,-
<b>Programmmodul</b>												
Schematic	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
Simulator	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
Grafik	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
Modell-generator	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
<b>Art der Simulation</b>												
analog	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
digital	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
mixed signal	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
HF	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
Systemsimulat.	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
<b>Hardwarevor.</b>												
Prozessor/RAM/Disk	386/16MB/6MB	286/640KB/1MB	486/8MB/15MB	386/4MB/8MB	486/8MB/10MB	468/16MB/20MB	386/8MB/50MB	386/12MB/6MB	486/16MB/50MB	486/16MB/50MB	486/8MB/20MB	486/640KB/5MB
Betriebssystem	Windows 3.1/95/NT/Linux	Windows 3.1/95	Windows 3.1/95/NT	Windows 3.1/95/NT	Windows 3.1/95/NT/Mac	DOS/Windows/Mac	Windows 3.1/95/NT	Windows 3.1/95/NT	Windows 3.1/95/NT	Windows	Windows 3.11/95/NT	DOS/Windows 95
Dongle	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
Sprache Progr.	engl.	dtsh.	engl.	dtsh.	dtsh./engl./frz.	engl.	dtsh./engl.	engl.	engl.	engl.	engl.	engl.
Sprache Dok.	engl.	dtsh.	engl.	dtsh.	dtsh./engl./frz.	engl.	dtsh./engl./frz.	dtsh./engl.	engl.	engl.	engl.	dtsh./engl.
Online-Hilfe	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
Tutorial	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
Kundenschul.	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
Demoersion	✓, kostenlos	✓, DM 20,-	✓, DM 20,-	✓, DM 19,-	✓, kostenlos	✓	✓, kostenlos	✓, kostenlos	✓, kostenlos	✓, kostenlos	✓	✓, DM 98,-
inkl. Handbuch	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
<b>Ein-/Ausgabeformate</b>												
Schematic	✓/✓	✓/✓	✓/✓	✓/✓	✓/✓	✓/✓	✓/✓	✓/✓	✓/✓	✓/✓	✓/✓	✓/✓
Netzlisten	✓/✓	✓/✓	✓/✓	✓/✓	✓/✓	✓/✓	✓/✓	✓/✓	✓/✓	✓/✓	✓/✓	✓/✓
VHDL	✓/✓	✓/✓	✓/✓	✓/✓	✓/✓	✓/✓	✓/✓	✓/✓	✓/✓	✓/✓	✓/✓	✓/✓
Boolean	✓/✓	✓/✓	✓/✓	✓/✓	✓/✓	✓/✓	✓/✓	✓/✓	✓/✓	✓/✓	✓/✓	✓/✓
Verilog	✓/✓	✓/✓	✓/✓	✓/✓	✓/✓	✓/✓	✓/✓	✓/✓	✓/✓	✓/✓	✓/✓	✓/✓
sonstige	ASCII		XSpice, ZG6			DSL	Makrogen.		DSL, DXF, u.a.	ASCII		JEDEC, PLTL
<b>Grafikausgabe</b>												
Drucker	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
Screen	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
Datei	HPGL/EPS/Meta/GRX			BMP/WMF			✓	DXF	DXF	DXF		PCX
<b>Analysearten</b>												
DC	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
AC	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
Transient	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
Stady State	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
Worst Case	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
Monte Carlo	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
Temperatur	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
Rauschen	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
Fourier	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
Distortion	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
Function	k. A.	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
Timing	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
sonstige	EM-Simulation	8-Kanal-Logik-analyse, Wertetabelle	Pole-Zero, sensitivity	symbolische Analyse	Pole-Zero, sensitivity				Empfindlichkeitsanalyse			Glitch, Hazard, Ambiguous

<sup>1</sup> Hersteller- und Anbieteradressen siehe Kasten S. 66



## Hersteller- und Anbieteradressen

- 1) A&L Software**  
 Franzensbadstraße 5  
 86199 Augsburg  
 ☎ 08 21/700 22 19  
 📠 08 21/99 28 31
- 2) Analog GmbH**  
 Inselkammerstraße 10  
 82008 Unterhaching  
 ☎ 0 89/61 41 66-0  
 📠 0 89/61 41 66-66  
 ⚡ <http://www.analog.com/>
- 3) Compro Hard- & Software Vertriebs GmbH**  
 Reinsburgstraße 82  
 70178 Stuttgart  
 ☎ 07 11/62 77 40  
 📠 07 11/62 77 60  
 ⚡ [http://ourworld.compuserve.com/homepages/com\\_pro\\_gmbh](http://ourworld.compuserve.com/homepages/com_pro_gmbh)
- 4) gsh-Systemtechnik**  
 Bernd Hauf  
 Ebenböckstraße 25  
 81241 München  
 ☎ 0 89/8 34 30 47  
 📠 0 89/8 34 04 48  
 ⚡ <http://www.gsh-system.com/>  
 (in Vorbereitung)
- 5) Helsinki University of Technology**  
 Timo Vejjola  
 Otakaari 5 A  
 FIN-02150 Espoo  
 ☎ +3 58/9/ 451 22 93  
 📠 +3 58/9/ 451 48 18  
 ⚡ <http://www.aplac.hut.fi>
- 6) Hoschar Systemelektronik GmbH**  
 Martin Santen  
 Albert-Nestler-Str. 7  
 76131 Karlsruhe  
 ☎ 07 21/62 61-310  
 📠 07 21/62 61-320  
 ⚡ <http://www.hoschar.com/>
- 7) Infratech GmbH**  
 Andreas Menke  
 Wedeler Landstraße 93  
 22559 Hamburg  
 ☎ 0 40/81 95 44-0  
 📠 0 40/81 10 37  
 ⚡ <http://www.infratech.de/>
- 8) Ing.-Büro Friedrich**  
 Herr Weber  
 Am Schwarzen Rain 1  
 36124 Eichenzell  
 ☎ 0 66 59/919 444  
 📠 0 66 59/919 446  
 ⚡ <http://www.ibfriedrich.com/>
- 9) iNt GmbH**  
 Ralf Kimmelmann  
 Bunsenstr. 6  
 82152 Martinsried  
 ☎ 0 89/8 57 66 67  
 📠 0 89/8 56 12 13  
 ⚡ <http://ourworld.compuserve.com/homepages/int>
- 10) Isdata**  
 Ralph Remme  
 Daimlerstraße 51  
 76185 Karlsruhe  
 ☎ 07 21/75 10 87  
 📠 07 21/75 26 34  
 ⚡ <http://www.isdata.de/>
- 11) MTC GmbH**  
 Jürgen Jäger  
 Am Weidegrund 10  
 82194 Gröbenzell  
 ☎ 0 81 42/59 61-0  
 📠 0 81 42/59 61-44
- 12) Simec GmbH & Co KG**  
 Lutz Zacharias  
 Bernsdorfer-Straße 210-212  
 09126 Chemnitz  
 ☎ 03 71/5 22 12 31  
 📠 03 71/52 21 100  
 ⚡ <http://www.simplorer.de/>
- 13) Simulations-Software I. Göhring**  
 F. Göhring  
 Albert-Schweitzer-Straße 29  
 78120 Furtwangen  
 ☎ 0 77 23/51 68  
 📠 0 77 23/51 68
- 14) Sintormatix Software GmbH**  
 Claudia Schmidt  
 Kuckucksbusch 6  
 30989 Gehrden  
 ☎ 0 51 08/92 78 48  
 📠 0 51 08/92 60 72
- 15) Thomatronik**  
 Frau Schulz  
 Brückenstraße 1  
 83022 Rosenheim  
 ☎ 0 80 31/21 75-0  
 📠 0 80 31/21 75-30  
 ⚡ <http://www.thomatronik.de/>
- 16) Those Engineers Ltd**  
 Charles Clarke  
 31 Birkbeck Rd.  
 UK-London NW7 4BP  
 ☎ +44/1 81/9 06 01 55  
 📠 +44/1 81/9 06 09 69  
 ⚡ [http://ourworld.compuserve.com/homepages/those\\_engineers](http://ourworld.compuserve.com/homepages/those_engineers)
- 17) Trias Mikroelektronik**  
 Klaus Steinheuer  
 Zur Eibe 11  
 47802 Krefeld  
 ☎ 0 21 51/47 67 01  
 📠 0 21 51/47 47 15
- 18) VeriBest GmbH**  
 Carl-Zeiss-Ring 17  
 85737 Ismaning  
 ☎ 0 89/96 284-0  
 📠 0 89/96 284-100  
 ⚡ <http://www.veribest.com/>
- 19) Viewlogic Systems**  
 Annemarie Cirkel  
 Münchner Straße 12  
 85774 Unterföhring  
 ☎ 0 89/95 72 49-18  
 📠 0 89/95 72 49-49  
 ⚡ <http://www.viewlogic.com/>

*Zum 1. Mal in Wiesbaden*

Rhein-Main-Hallen  
 9. - 11. September 1997

Kongreß & Messe  
 für industrielle  
 Computer-Anwendungen

Kongreß & Messe  
 für industrielle  
 Busse und Netze

Echt  
 Zeit  
 '97

iNet  
 '97

Fordern Sie kostenlose Unterlagen an ...

... über die Ausstellung von:

NETWORK GmbH, Wilhelm-Suhr-Str. 28, D-31558 Hagenburg,  
 Telefon 0 50 33/70 57, Telefax 0 50 33/79 44,  
 internet <http://www.networkgmbh.de>

... über die Kongresse von:

ELEKTRONIK, Franzis-Verlag, Dornacher Str. 3d, D-85622 Feldkirchen,  
 Telefon 0 89/99 115-502 + 503, Telefax 0 89/99 115-520

Schaltungen als auch mit digitalen beziehungsweise Mixed-Mode-Schaltungen ausführen. Darüber hinaus unterstützt Electina auch symbolische Analysen sowie einen Vergleich theoretischer und tatsächlicher Meßergebnisse.

Die Schaltungseingabe geschieht wie bei den meisten Simulationsprogrammen mittels grafischem Editor. Jedoch akzeptiert der Simulator auch PSpice-kompatible Netzlisten. Als weiteres Eingabemedium bietet Electina einen Text- und Gleichungeditor mit Interpreter. Hier können nicht nur beliebige Funktionen eingegeben, sondern auch Gleichungssysteme oder Integrale gelöst werden.

Wie bereits erwähnt, stellt das Programm neben AC-, DC- und Transienten-Analyse auch eine symbolische Analyse bereit. Letztere ermittelt die 'exakte' Übertragungsfunktion, äquivalente Wirk- und Scheinwiderstände sowie Antworten analoger linearer Schaltungen. Durch die symbolische Analyse können Pole und Nullstellen linearer Schaltungen berechnet und dargestellt werden.

Ähnlich wie bei Electronics Workbench stehen dem An-

wender für die Analyse erstellter Schaltungen diverse virtueller Instrumente wie Digitalmultimeter, Funktionsgenerator, Logikanalysator oder ein digitales Speicheroszilloskop zur Verfügung. Mit dem virtuellen Equipment lassen sich neben Standard- auch Rausch-, Toleranz-, und Fourieranalysen durchführen. Ja sogar mit Hardwareerweiterungen arbeitet die Software zusammen und läßt sich zu einem vollständigen Laborarbeitsplatz erweitern.

Weitere aktuelle Simulationsprogramme, darunter auch einige Spezialisten für digitale Simulation, finden sich in der Übersicht auf den Seiten 64/65.  
 pen

### Literatur

- [1] Peter Nonhoff-Arps, *Welt im Spiegel, Schaltungssimulationsprogramme für PCs*, ELRAD 11/95, S. 75 ff.
- [2] Peter Nonhoff-Arps, *Vision und Wirklichkeit, Trends im EDA-Markt*, ELRAD 5/96, S. 42 ff.
- [3] Stephan Weber, *Wir und simulieren? Mixed-Mode-Simulator Electronics Workbench 4.0*, ELRAD 6/95, S. 24 ff.

## ELRAD Direkt-Kontakt

Der **ELRAD**-Service für Direkt-Informationen vom Hersteller:

- gezielte Abfrage
- ohne Umwege über den Verlag
- Gewünschtes ankreuzen bzw. ausfüllen, Firmenanschrift und Absender eintragen, Karte frankieren ... und zur Post.
- Bitte denken Sie daran, daß die Karten nur für Direkt-Anfragen beim Hersteller konzipiert sind. Senden sie deshalb Ihre Anfragen nicht an den Verlag.

**Ausnahme:** Wenn Sie Fragen an die Redaktion haben, können Sie die Karten ebenfalls verwenden.

## ELRAD-

Magazin für Elektronik und technische Rechneranwendungen

## Direkt-Kontakt

Der **ELRAD**-Service für Direkt-Informationen vom Hersteller

In der Zeitschrift **ELRAD**, Magazin für Elektronik und technische Rechneranwendungen, Ausgabe \_\_\_\_\_, Seite \_\_\_\_\_, fand ich Ihre

Anzeige

Beilage über

Ich bitte um:  Zusendung ausführlicher Unterlagen  
 Telefonische Kontaktaufnahme  
 Besuch Ihres Kundenberaters

Bitte Zutreffendes ankreuzen bzw. ausfüllen.

Absender nicht vergessen!

## Demo Software Neue Entwicklungswerkzeuge für Virtuelle Instrumente



**KOSTENLOSE** Software CD  
unter **Tel.: (089) 741 31 30**



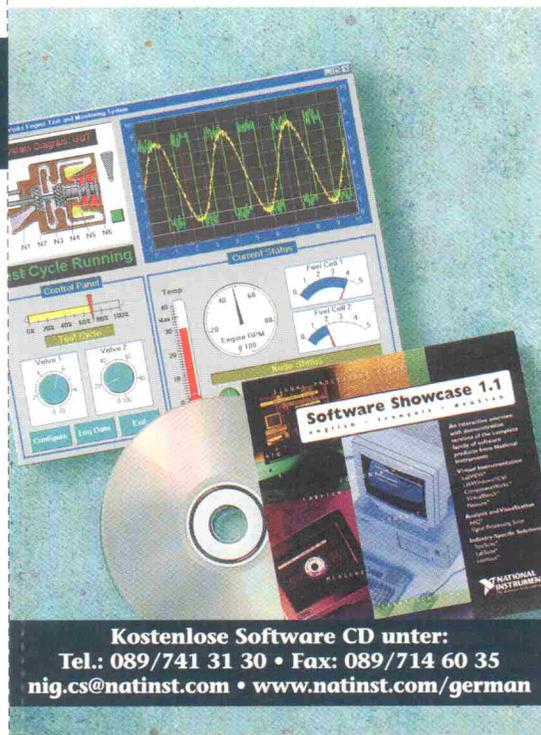
**National Instruments**  
Germany GmbH

Konrad-Celtis-Str. 79 • 81369 München

Tel.: (089) 741 31 30 • Fax: (089) 714 60 35

nig.cs@natinst.com • www.natinst.com/german

Wir stellen aus: Messtechnik Chemnitz Stand 137



**Kostenlose Software CD unter:**  
**Tel.: 089/741 31 30 • Fax: 089/714 60 35**  
**nig.cs@natinst.com • www.natinst.com/german**

## KOSTENLOSE Demo Software

### Neue Entwicklungswerkzeuge für Virtuelle Instrumente

Die neue Software Showcase ist eine multimediale CD zur Virtuellen Instrumentierung. Sie gibt einen interaktiven Überblick und enthält Demo-Versionen der führenden Softwarepakete von National Instruments.

- LabVIEW graphische Programmierung (**mit 120 Seiten deutschsprachiger Dokumentation**)
- LabWindows/CVI C/C++ Werkzeuge für die Instrumentierung
- ComponentWorks ActiveX (OLE) Controls für Visual Basic Anwender
- Datenerfassung (DAQ) unter Excel
- Betriebsbereite Virtuelle Instrumente
- Analyse und 3D-Datenvisualisierung

Kompatibel mit Windows 3.1/95 und  
Macintosh/Power Macintosh



1 Eurokarte\*  
+ Einrichtung  
+ Photoplot  
+ MwSt.  
= **DM 99.-**

\*doppelseitig, durchkontaktiert

# Pay more ?



**INFO:**  
FAX-ABRUF: 06120 - 907015  
INTERNET: <http://www.pcb-pool.com>

# NO !



**ELRAD Direkt-Kontakt**

Anschrift der Firma, zu der Sie Kontakt aufnehmen wollen. 

**Absender**  
(Bitte deutlich schreiben)

Vorname/Name \_\_\_\_\_  
 Abt./Position \_\_\_\_\_  
 Firma \_\_\_\_\_  
 Straße/Nr. \_\_\_\_\_  
 PLZ Ort \_\_\_\_\_  
 Telefon Vorwahl/Rutnummer \_\_\_\_\_

**Postkarte**

Bitte mit der jeweils gültigen Postkartengebühr freimachen

Firma \_\_\_\_\_  
 Straße/Postfach \_\_\_\_\_  
 PLZ Ort \_\_\_\_\_

**ELRAD Direkt-Kontakt**

Abgesandt am \_\_\_\_\_ 199\_\_

an Firma \_\_\_\_\_

**Angefordert**

- Ausführliche Unterlagen
- Telefonische Kontaktaufnahme
- Besuch des Kundenberaters

Name \_\_\_\_\_  
 Vorname \_\_\_\_\_  
 Firma \_\_\_\_\_  
 Abteilung \_\_\_\_\_  
 Straße \_\_\_\_\_  
 PLZ/Ort \_\_\_\_\_  
 Telefon \_\_\_\_\_  
 Fax \_\_\_\_\_

© Copyright 1997 National Instruments Corporation. Alle Rechte vorbehalten. Produkt- und Firmennamen sind eingetragene Warenzeichen ihrer Hersteller.



**National Instruments**  
 Germany GmbH  
 Konrad-Celtis-Str. 79  
 81369 München

elr 3/97

**Demo Software  
 Neue Entwicklungswerkzeuge  
 für Virtuelle Instrumente**



**KOSTENLOSE** Software CD  
 unter **Tel.: (089) 741 31 30**



**National Instruments**  
 Germany GmbH

Konrad-Celtis-Str. 79 • 81369 München  
 Tel.: (089) 741 31 30 • Fax: (089) 714 60 35  
 nig.cs@natinst.com • www.natinst.com/german

**Meine Adresse / Fax-Nummer:**

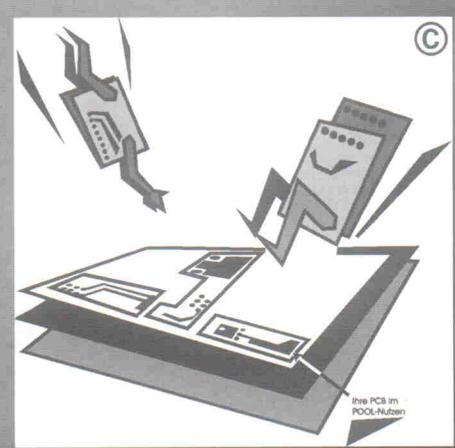
\_\_\_\_\_

Mach mich frei !

- Senden/Faxen Sie mir die PCB-POOL Teilnahmebedingungen !
- Bitte senden Sie mir die PREVUE-DISC kostenlos zu !
- Die PREVUE Software kann ich aus der BETA MAILBOX downloaden !



GmbH  
 Feldstraße 2  
 65326 Aarbergen



**PCB-POOL®**

Telefon ++49 (0)6120 90701.0  
 Telefax 90701.4  
 Fax-Info-Abruf 90701.5  
 BBS analog 90701.6  
 BBS isdn 90701.8  
 beta-layout@pcb-pool.com  
 http://www.pcb-pool.com

# ELRAD

## Leser werben Leser

- Sie erhalten als Dankeschön für Ihre Vermittlung ein Buch „Motorola“ nach Wahl. (Bitte umseitig ankreuzen).
- Der neue Abonnent bekommt ELRAD jeden Monat pünktlich ins Haus, das heißt, die Zustellung ist bereits im günstigen Preis enthalten. Das Abonnement gilt zunächst für 1 Jahr, danach ist die Kündigung **jederzeit zur übernächsten Ausgabe** möglich.
- **Vertrauensgarantie (gilt ab Vertragsabschluss): Diese Bestellung kann innerhalb von 8 Tagen beim Verlag Heinz Heise GmbH & Co KG, Helstorfer Str. 7, 30625 Hannover, widerrufen werden.**
- Der neue ELRAD-Abonnent und der Prämienempfänger dürfen nicht identisch sein. Das Angebot gilt nicht für Geschenkabonnements und nicht für Abonnements zum Studentenpreis. Die Zusendung der Prämie erfolgt nach Zahlungseingang. (Lieferzeit danach ca. 2 Wochen).
- Um einen neuen Abonnenten zu werben, brauche ich selbst kein Abonnent zu sein.

## ELRAD-Kleinanzeige

### Auftragskarte

Nutzen Sie diese Karte, wenn Sie etwas suchen oder anzubieten haben!

Abgesandt am: \_\_\_\_\_ 199 \_\_\_\_\_

Bemerkungen \_\_\_\_\_

Abbuchungserlaubnis erteilt am: \_\_\_\_\_

### eMedia Bestellkarte

Mit dieser Service-Karte können Sie

- Platinen und Software zu ELRAD-Projekten bestellen

Bestellungen nur gegen Vorauszahlung

# ELRAD

## Leser werben Leser

Schicken Sie bitte ELRAD, von der nächsterreichbaren Ausgabe für mindestens 1 Jahr zum Preis von  Inland DM 79,20  Ausland DM 86,40 an:

Vorname/Zuname \_\_\_\_\_ Firma \_\_\_\_\_

Straße/Nr. \_\_\_\_\_

PLZ/Wohnort \_\_\_\_\_

Ich wünsche folgende Zahlungsweise:  
 Bargeldlos und bequem durch Bankeinzug Bankleitzahl: \_\_\_\_\_  
 Gegen Rechnung. Bitte keine Vorauszahlung leisten. Rechnung abwarten.  
 Konto-Nr. \_\_\_\_\_ Geldinstitut: \_\_\_\_\_

Datum \_\_\_\_\_ Unterschrift des neuen Abonnenten (unter 18 Jahren der Erziehungsberechtigte)

**Vertrauensgarantie (gilt ab Vertragsabschluss): Mir ist bekannt, daß ich diese Bestellung innerhalb von 8 Tagen beim Verlag Heinz Heise GmbH & Co KG, Helstorfer Str. 7, 30625 Hannover, widerrufen kann und bestätige dies durch meine Unterschrift. Zur Wahrung der Frist genügt die rechtzeitige Absendung.**

Datum \_\_\_\_\_ 2. Unterschrift des neuen Abonnenten (unter 18 Jahren der Erziehungsberechtigte) 1863  
 Bitte beachten Sie, daß diese Bestellung nur dann bearbeitet werden kann, wenn beide Unterschriften eingetragen sind.  
 Schicken Sie die Prämie an diese Adresse, sobald der neue Abonnent bezahlt hat:

Vorname/Zuname \_\_\_\_\_

Straße/Nr. \_\_\_\_\_

PLZ/Wohnort \_\_\_\_\_

Der neue ELRAD-Abonnent und der Prämienempfänger dürfen nicht identisch sein. Das Angebot gilt nicht für Geschenk-Abonnements und nicht für Abonnements zum Studentenpreis. Die Zusendung der Prämie erfolgt nach Zahlungseingang. (Lieferzeit danach ca. 2 Wochen).

## ELRAD-Kleinanzeigen

### Auftragskarte

Bitte veröffentlichen Sie in der nächsterreichbaren Ausgabe folgenden Text im Fließsatz als  private Kleinanzeige  gewerbliche Kleinanzeige\* (mit @ gekennzeichnet)

DM	
6,00 (10,00)	_____
12,00 (20,00)	_____
18,00 (30,00)	_____
24,00 (40,00)	_____
30,00 (50,00)	_____
36,00 (60,00)	_____
42,00 (70,00)	_____
48,00 (80,00)	_____

Pro Zeile bitte jeweils 45 Buchstaben **einschl. Satzzeichen und Wortzwischenräume**. Wörter, die **fettgedruckt** erscheinen sollen, unterstreichen Sie bitte. Den genauen Preis können Sie so selbst ablesen.  
 \*) Der Preis für gewerbliche Kleinanzeigen ist in Klammern angegeben. Soll die Anzeige unter einer Chiffre-Nummer laufen, so erhöht sich der Endpreis um DM 6,50 Chiffre-Gebühr. **Bitte umstehenden Absender nicht vergessen!**

## eMedia GmbH

### Bestellung

Ich gebe die nachfolgende Bestellung **gegen Vorauszahlung** auf

Den Betrag buchen Sie bitte von meinem Konto ab  Eurocard  
 Visa  
 American Express

Konto-Nr. \_\_\_\_\_ BLZ \_\_\_\_\_

Bank \_\_\_\_\_

Scheck liegt bei.

Card-Nr. \_\_\_\_\_  
 Gültigkeitszeitraum von \_\_\_\_/\_\_\_\_ bis \_\_\_\_/\_\_\_\_  
 Monat/Jahr Monat/Jahr

Menge	Produkt/Bestellnummer	à DM	gesamt DM
1x	Porto und Verpackung (Inland)	6,-	6,-

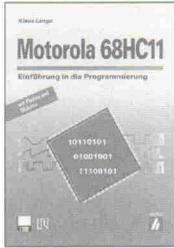
**Absender nicht vergessen!**  Datum \_\_\_\_\_ Unterschrift (unter 18 Jahren der Erziehungsberechtigte)

## ELRAD- Leser werben Leser

**2** Bücher „Motorola“  
stehen zur Auswahl!  
Eins für Sie...  
(bitte ankreuzen)



①



②

### Absender:

Name/Vorname

Beruf

Straße/Postfach

PLZ/Ort

### Veröffentlichungen nur gegen Vorkasse.

Bitte veröffentlichen Sie umstehenden Text in der  
nächstreichbaren Ausgabe von **ELRAD**.

Den Betrag buchen Sie bitte von meinem Konto ab.

Konto-Nr. BLZ

Bank

Den Betrag habe ich auf Ihr Konto überwiesen.  
Kreissparkasse Hannover, BLZ 250 502 99, Kto-Nr.000-019 968  
Postgiro Hannover, BLZ 250 520 99, Kto. Nr. 9305-308

Scheck liegt bei.

Datum **X** Unterschrift  
(unter 18 Jahren der Erziehungsberechtigte)

### Absender

(Bitte deutlich schreiben)

Name/Vorname

Beruf

Straße/Nr.

PLZ/Ort

Telefon

Bitte  
freimachen,  
falls Marke  
zur Hand.

Antwortkarte

Verlag Heinz Heise  
Zeitschriften-Vertrieb  
Helstorfer Straße 7

30625 Hannover

Bitte  
freimachen,  
falls Marke  
zur Hand.

Antwortkarte

Verlag Heinz Heise  
Anzeigenabteilung  
Helstorfer Straße 7

30625 Hannover

Bitte  
ausreichend  
frankieren.

Antwortkarte

 eMedia GmbH  
Postfach 61 01 06

30601 Hannover

## ELRAD Leser werben Leser

Abgesandt am

199

zur Lieferung ab

Heft

199

## ELRAD-Kleinanzeige Auftragskarte

**ELRAD**-Leser haben die Möglichkeit,  
zu einem Sonderpreis Kleinanzeigen  
aufzugeben.

Private Kleinanzeigen  
je Druckzeile 6,00 DM

Gewerbliche Kleinanzeigen  
je Druckzeile 10,00 DM

Chiffregebühr 6,50 DM

## eMedia Bestellkarte

Abgesandt am

Bestellt/angefordert

Abbuchungserlaubnis erteilt am:

**TELEFAX**

# ELRAD

Magazin für Elektronik und technische Rechneranwendungen

**AN**  
(Empfänger)

Firma

Straße, Nr.

PLZ, Ort

Telefon

Fax-Nr.

Ich bitte um weitere Informationen zu

Anzeige

Beihefter

Beilage

Ausgabe Nr.

Seite

Produkt

Schlagzeile

Senden Sie mir Ihre Unterlagen

Rufen Sie mich bitte an

Ich wünsche Ihren Besuch

**VON**  
(Absender)

Firma

Abteilung

Name

Vorname

Straße, Nr.

PLZ, Ort

Telefon

Fax-Nr.

*Kleiner Tipp:*

Kopieren Sie sich diese Seite.

## Zip/Jaz-Drive

jeweils 1 Medium mit Tools anbei!



PC-ZipDrive Par.	Parallel Port	289,-
PC-ZipDrive SCSI	SCSI-extern	289,-
PC-ZipDrive Int.	SCSI-intern, inkl. Controller	289,-
PC-ZipMedium DOS	DOS-formatiert	22,90
PC-ZipTasche		69,-

## Streamer

PC-Ditto 800i	Floppystreamer, intern	199,-
PC-TR1 Medium	800MB	49,-

## Grafikkarten PCI



Winner

PC-ELSA 1000Rio	Trio64V+ 2MB	129,-
PC-ELSA 2000AVI	AVI 2MB / V-RAM	259,-



Victory 3D

PC-ELSA VIC3D2MB	EDO-RAM	199,-
PC-ELSA VIC3D4MB	EDO-RAM	299,-

## matrox Millennium bis 220MHz!!!

PC-Matrox Mi 2MB	2MB W-Ram	329,-
PC-Matrox Mi 4MB	4MB W-Ram	459,-

## matrox Mystique

PC-Matrox MY 2MB	2MB SG-Ram	249,-
PC-Matrox MY 4MB	4MB SG-Ram	319,-

## CD-ROM Laufwerke intern



PC-CDR FX800	Mitsumi 8-fach speed /IDE	199,-
PC-CDR FX1200	Mitsumi 12-fach speed /IDE	229,-



PC-CDR DR-A12X	12-fach speed /IDE	259,-
PC-CDR DR-U12X	12-fach speed /SCSI	329,-

## CD-ROM Zubehör

PC-CDR Contr.	IDE-CD-Rom Controller	27,-
PC-CDR Caddy	Universaltäger	7,40
PC-CD Leerhülle	Jewelbox	0,65
PC-CD Leerhülle 2	Doppelhülle	1,25

## Wechselrahmen für HDs

PC-Wechsler AT		26,-
PC-Wechsler SCSI		26,-

## TEAC-Floppys 3,5"

PC-Floppy 1.44 MB		39,90
PC-Floppyrahmen		6,-

## Sound Karten



PC-Blaster 16	Sound Blaster IDE	129,-
PC-Blaster 32PnP	Sound Blaster 32PnP	189,-

## CD-Rohlinge

im Jewel Case  
700MB / 74min Writer-Speed bis 6-fach!

CD-Kodak	gold	12,90
CD-Traxdata	gold	12,80
CD-Verbatim Plus	blau	14,50

## Integrierte Schaltungen

uA	LM	NE	OP	TDA	TDA	MOS	MOS	LS
7805 0,55	336-Z2,5 1,25	521DIL 1,25	01CP 9,45	2002 1,35	2593 1,50	4000 0,29	4075 0,34	00 0,33
7806 0,56	337T03 4,65	529DIL 2,50	02CP 9,15	2003 1,10	2594 5,05	4001 0,34	4076 0,64	01 0,35
7807 0,94	337-220 1,30	532DIP 0,49	04CY 17,00	2004 2,35	2595 3,20	4002 0,29	4081 0,38	02 0,30
7808 0,56	338T03 9,65	538DIP 6,00	05CP 15,35	2005 2,25	2611A 1,75	4006 0,59	4082 0,38	03 0,31
7809 0,56	339DIL 0,36	542DIP 2,20	06GZ 7,95	2005S 2,30	2653A 4,30	4007 0,29	4536 1,95	04 0,36
7810 0,63								05 0,36
7812 0,55								06 0,64
7815 0,55								07 0,67
7818 0,56								08 0,36
7820 0,56								09 0,34
7824 0,56								10 0,34
								11 0,31
								12 0,34
								13 0,36
								14 0,41
								15 0,29
								20 0,36
								21 0,34
								26 0,35
								27 0,34
								28 0,31
								30 0,31
								32 0,35
								37 0,32
								38 0,34
								40 0,35
								42 0,46
								47 1,00
								48 0,98
								73 0,57
								74 0,46
								75 0,64
								83 0,59
								85 0,66
								86 0,44
								90 0,58
								92 0,58
								93 0,60
								95 0,74
								96 0,87
								107 0,58
								112 0,45
								113 0,45
								122 0,65
								123 0,63
								125 0,37
								126 0,44
								132 0,44
								133 0,35
								136 0,35
								138 0,51
								139 0,55
								145 1,15
								147 4,15
								148 1,65
								151 0,56
								152 0,63
								153 0,61
								154 0,32
								155 0,59
								156 0,54
								157 0,53
								158 0,59
								161 0,63
								163 0,80
								164 0,63
								165 0,82
								166 0,59
								169 0,72
								173 0,76
								174 0,54
								175 0,53
								190 0,58
								191 0,56
								192 0,58
								193 0,58
								194 0,56
								195 0,61
								196 0,74
								221 0,73
								240 0,65
								241 0,65
								244 0,71
								245 0,75
								247 1,05
								248 0,90
								688 2,80



Fortschritt in richtungsweisender DMM-Messtechnik

mit DUAL-Display



- Memory für 10 Messungen sowie Vergleichsmessungen
- True RMS measurement
- Überlast- und Überspannungsschutz
- Auto-Polaritätsanzeige, Low-Bat
- Auto/ Min/ Max/ Daten-Aufzeichnung
- Computer-Schnittstelle sowie Software
- Kapazitätsmessung:  
2/20/200nF 2/20/200µF
- Frequenzmessung:  
2/20/200kHz, 1MHz
- db-Messung:  
200mV<sub>AC</sub> / 20V<sub>AC</sub>
- Temperaturmessung:  
-40°C ~ 1200°C
- Standardbereiche:  
0,2/2/20/200V<sub>DCAC</sub>  
750V<sub>AC</sub> / 1000V<sub>DC</sub>  
2/200mA / 20A<sub>DCAC</sub>  
200Ω / 2/20/200K / 2/20M

Metex M-3640D  
DM 133,00

inkl. Metex-Software, Kabel, Tasche und Temperatursensfühler

uA	ICL	ICM	ICS	ISD	LF	LM	35CZ	098	239DIL	238DIP	301DIP	308DIP	309T03	311DIP	317-220	318DIP	319DIL	322T03	324DIL	334T092	335T092
709 DIL 0,54	348DIL 0,67	7207A 15,75	1700A 14,90	1016 AP 24,50	347DIL 1,35	35CZ 9,60	239DIL 0,98	238DIP 0,68	301DIP 0,67	308DIP 0,98	309T03 3,25	311DIP 0,43	317-220 0,73	318DIP 1,35	319DIL 1,15	322T03 3,75	324DIL 0,36	334T092 1,35	335T092 1,25		
709 DIP 0,77	350T03 10,35	7210B 55,00	1702N 16,30	2560 P 32,80	351DIP 0,77	35CZ 9,60	308DIP 0,98	309DIP 0,70	318DIP 0,98	319DIP 0,98	320DIP 0,47	321DIP 0,70	322DIP 0,49	323DIP 0,49	324DIP 0,49	325DIP 0,49	326DIP 0,49	327DIP 0,49	328DIP 0,49	329DIP 0,49	330DIP 0,49
723 DIL 0,68	350-220 4,40	7211J 27,30			353DIP 0,77		310DIP 0,67	311DIP 0,67	312DIP 0,67	313DIP 0,67	314DIP 0,67	315DIP 0,67	316DIP 0,67	317DIP 0,67	318DIP 0,67	319DIP 0,67	320DIP 0,67	321DIP 0,67	322DIP 0,67	323DIP 0,67	324DIP 0,67
723 TO 1,00	358DIP 0,36	7218A 13,40			355DIP 1,35		316DIP 0,67	317DIP 0,67	318DIP 0,67	319DIP 0,67	320DIP 0,67	321DIP 0,67	322DIP 0,67	323DIP 0,67	324DIP 0,67	325DIP 0,67	326DIP 0,67	327DIP 0,67	328DIP 0,67	329DIP 0,67	330DIP 0,67
733 DIL 0,88	360DIL 1,40	7224 22,80			356DIP 1,35		317DIP 0,67	318DIP 0,67	319DIP 0,67	320DIP 0,67	321DIP 0,67	322DIP 0,67	323DIP 0,67	324DIP 0,67	325DIP 0,67	326DIP 0,67	327DIP 0,67	328DIP 0,67	329DIP 0,67	330DIP 0,67	331DIP 0,67
741 DIP 0,38	360DIP 1,40	7226A 86,80			357DIP 1,40		318DIP 0,67	319DIP 0,67	320DIP 0,67	321DIP 0,67	322DIP 0,67	323DIP 0,67	324DIP 0,67	325DIP 0,67	326DIP 0,67	327DIP 0,67	328DIP 0,67	329DIP 0,67	330DIP 0,67	331DIP 0,67	332DIP 0,67
741 DIL 0,77	367DIP 2,30	7255 0,77			358DIP 2,60		319DIP 0,67	320DIP 0,67	321DIP 0,67	322DIP 0,67	323DIP 0,67	324DIP 0,67	325DIP 0,67	326DIP 0,67	327DIP 0,67	328DIP 0,67	329DIP 0,67	330DIP 0,67	331DIP 0,67	332DIP 0,67	333DIP 0,67
741 TO 4,20	555DIP 0,39	7256 1,35					320DIP 0,67	321DIP 0,67	322DIP 0,67	323DIP 0,67	324DIP 0,67	325DIP 0,67	326DIP 0,67	327DIP 0,67	328DIP 0,67	329DIP 0,67	330DIP 0,67	331DIP 0,67	332DIP 0,67	333DIP 0,67	334DIP 0,67
747 DIL 1,00	572DIL 0,39						321DIP 0,67	322D													

## Microprozessorgesteuertes Ultra-Schnell-Ladegerät

ΔU



**NC +  
NiMH**

mit ΔU Abschaltung und Temperaturüberwachung.  
Zum Laden und Entladen von NiCd und NiMH Akkus

### Weitere Ausstattung:

- Entladefunktion, - beugt dem Memory-Effekt vor
- automatische Ladestromanpassung für die verschiedenen Akkugrößen
- leistungsstarke Impuls-Erhaltungsladung
- exakte Ladestatus-Anzeige durch LED
- mech. Verpolschutz, Kurzschlußüberwachung

Lade-/ Entlademöglichkeit für

Akku-Typ		Kapazität	Ladezeit
1-4 Micro	NiCd/NiMH	180- 360 mAh	0,45-1,5 h
1-4 Mignon	NiCd/NiMH	500-1200 mAh	1-2 h
1-2 Baby	NiCd/NiMH	1200-3200 mAh	1-3 h
1-2 Mono	NiCd/NiMH	1200-6000 mAh	1-6 h
1-2 prismatisch		600-1200 mAh	1-2 h

Bestellnummer:

**Ultra Box 86.00**

## EAD-Dosen

EAD AP	22,90
EAD UP	22,90

## EAD-Kabel

EAD 2m	13,30
EAD 3m	14,90
EAD 5m	19,50

## TAE-Dosen

TAE 6F-AP	2,85
TAE 6F-UP	3,85
TAE 3x6NFF-AP	3,75
TAE 3x6NFF-UP	4,85
TAE 3x6NFN-AP	3,45
TAE 3x6NFN-UP	4,45
TAE 6F-S Stecker	0,87
TAE 6N-S Stecker	0,87

## SUB-D-Stecker/Buchse

Mind-Stift 09	0,22
Mind-Stift 15	0,30
Mind-Stift 25	0,30
Mind-Buchse 09	0,24
Mind-Buchse 15	0,30
Mind-Buchse 25	0,30

## BNC-Crimp-Stecker/Ku

UG 88U-C58 Stecker	0,68
UG 88U-C59 Stecker	0,82
UG 89U-C58 Kuppl.	1,25
UG 88U/50 Abschluß	1,00
BNCT-58 Tülle	0,18
Crimpzange	29,50

## Pfostenstecker

mit Verriegelungshebel

PSL 10	10pol	0.69
PSL 14	14pol	0.89
PSL 16	16pol	0.90
PSL 20	20pol	0.93
PSL 26	26pol	1.10
PSL 34	34pol	1.30
PSL 40	40pol	1.55
PSL 50	50pol	1.85

gewinkelt:

PSL 10W	10pol	0.69
PSL 26W	26pol	1.10

## Pfostenverbinder

mit Zugentlastung

PFL 10	10pol	0.41
PFL 14	14pol	0.44
PFL 16	16pol	0.51
PFL 20	20pol	0.51
PFL 26	26pol	0.61
PFL 34	34pol	0.71
PFL 40	40pol	0.74

CD-ROM  
RUESS  
electronic only



Über 230 der besten PD-/Shareware-/Demo-Programme. (DOS/Windows) für Elektronik und Mikrocontroller inkl. Windows-Menüprogramm. Zusammengestellt von einem Elektronik-Ingenieur. Die derzeit mit Abstand beste CD dieser Art.

**CD-RUESS 39.80**

## Tintenstrahldrucker



**EPSON**



PC-Stylus Color200 329,-

PC-Stylus 500 720 x 720dpi 519,-

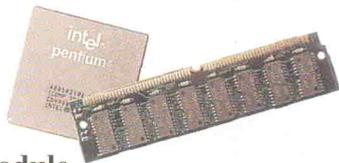
## Katalog 1/96 kostenlos

Versand per Nachnahme oder Bankeinzug  
(außer Behörden, Schulen usw.)  
Versandkostenpauschale:  
NN 7,- // UPS 9,- //  
ab 10kg nach Aufwand  
Stand: 20.01.97

## !!!! Tagespreise !!!

### Simm-Module

Simm 1Mx9-70	16, <sup>50</sup>
Simm 4Mx9-70	44, <sup>80</sup>



### PS/2-Module

ohne Parity, 60nS

PS/2 4MB OP-60	(1x32)	29, <sup>90</sup>
PS/2 8MB OP-60	(2x32)	58,-
PS/2 16MB OP-60	(4x32)	126,-

mit Parity, 60nS

PS/2 4MB MP-60	(1Mx36)	48,-
PS/2 8MB MP-60	(2Mx36)	89,-
PS/2 16MB MP-60	(4Mx36)	156,-

EDO-Module, 60nS

PS/2 4MB EDO-60	(1M32)	29, <sup>90</sup>
PS/2 8MB EDO-60	(2M32)	59, <sup>90</sup>
PS/2 16MB EDO-60	(4M32)	128,-

**REICHELT**  
ELEKTRONIK



TEL: 0 44 22/955-0  
FAX: 955-111

**ELEKTRONIKRING 1  
26452 SANDE**

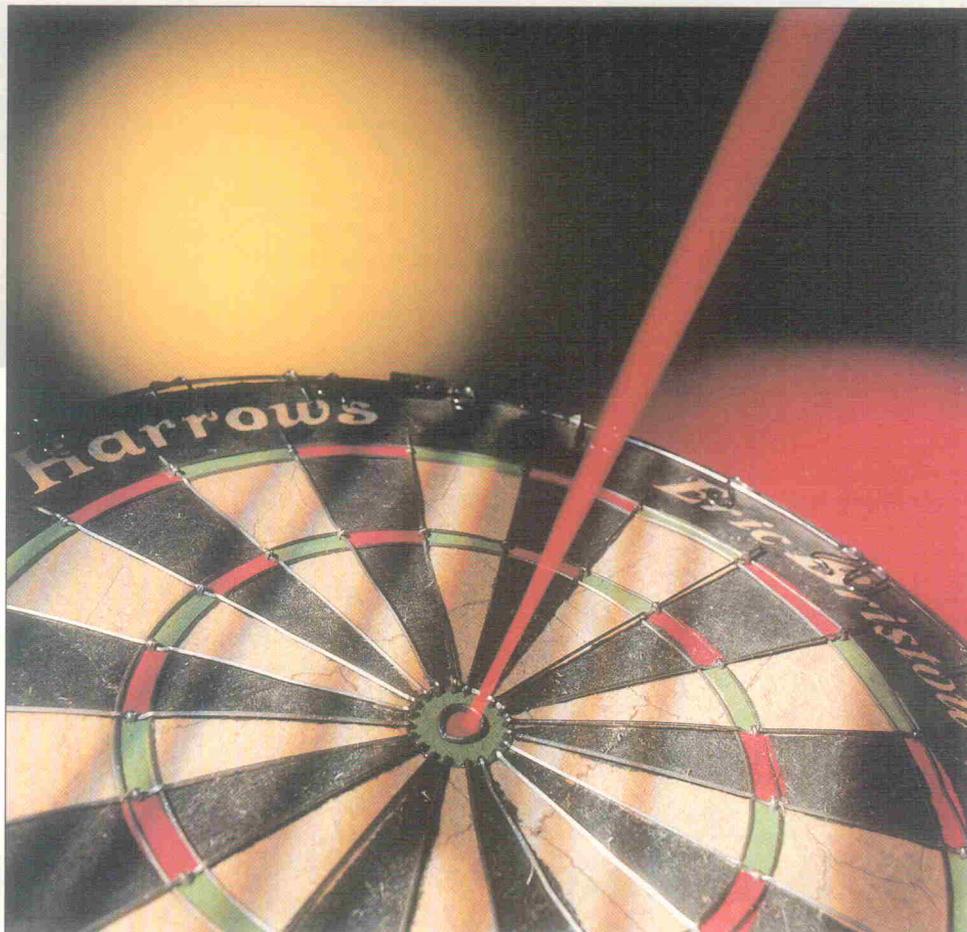
# Treffsicher

## Satellitenkommunikation per Laser

Report

**Carsten Meier,  
Joachim Krieger**

Die Kombination von Satellit und Laser läßt an Science-fiction und Starwars denken. Viel naheliegender ist jedoch der rein zivile Einsatz. Laserstrahlen können Kommunikationssatelliten höchst effektiv verbinden. Um den Strahl kohärenten Lichtes über Tausende auf einen Empfänger auszurichten, ist eine bemerkenswerte Technik erforderlich.



*Carsten Meier studierte an der Technischen Hochschule Zwickau und ist zur Zeit als Software-Entwicklungsingenieur im Bereich Satelliten-Laserkommunikation bei der Dornier Satellitensysteme GmbH in Friedrichshafen tätig. Joachim Krieger studierte an der Fachhochschule Heilbronn Elektronik. Zur Zeit arbeitet er als Entwicklungsingenieur für Hardware im Bereich Satelliten-Laserkommunikation bei Dornier.*

**E**in Schlagwort ist nicht erst seit dem massiven Engagement eines großen Softwaremoguls in aller Munde: der Information Highway – Information per Knopfdruck, aus aller Welt und in hoher Geschwindigkeit. Leider sieht die Realität ganz anders aus. Von freier Fahrt auf der Datenautobahn keine Spur, wohl eher Schrittempo und stop and go. Der Dauerstau findet nicht mehr nur im allmorgendlichen Berufsverkehr statt, sondern setzt sich im Büro fort. Ursprünglich als wissenschaftliches Netz zum Informationsaustausch zwischen Universitäten und Hochschulen entwickelt, wird das Internet dem ständig wachsenden Aufkommen an privaten und kommer-

ziellen Nutzern nicht mehr lange standhalten.

Abhilfe schaffen hier nur neue Technologien mit erheblich höheren Datenübertragungsraten (HSL, High Speed Links). Als Technologie kommen dabei in erster Linie optische Datenübertragungssysteme in Frage, die mittels moduliertem Laserlicht Übertragungsraten von bis zu 4 Gbit/s erreichen können. Diese Kapazität reicht zum Beispiel aus, um gleichzeitig bis zu einer Million Telefongespräche (Vocoder mit CELP-Algorithmus) zu übertragen oder 65 536 ISDN-Verbindungen zu schalten.

Das Laden einer durchschnittlichen Web-Seite mit 5 KByte könnte theoretisch von 6 s bei

9600 Baud auf 1  $\mu$ s verringert werden – entsprechende Server und Backbones vorausgesetzt. Die Übertragung von Grafiken, Ton und bewegten Bildern wäre ohne nervenraubende Warterei und stundenlange Ladezyklen möglich. Leider sind optische Übertragungssysteme, insbesondere das Erstellen der dazu benötigten neuen Infrastruktur wie zum Beispiel Glasfasernetze und Vermittlungsstellen, mit einem erheblichen Kostenaufwand verbunden. Eine flächendeckende Vernetzung mit Glasfasern ist nicht vor Ende des nächsten Jahrzehnts zu erwarten. Zudem gibt es Regionen, zum Beispiel in ländlichen Gebieten, bei denen eine solche Vernetzung nicht rentabel ist.

Eine ökonomische und zudem kurzfristig zu realisierende Möglichkeit ist dagegen die globale Vernetzung mittels Satellitentechnologie. Das in Bild 1 angedeutete weltumspannende Netz besteht aus mehreren Datenrelais-Satelliten, die zur Datenübertragung untereinander modulierte Laserlicht einsetzen. Neben den wesentlich höheren Datenraten ergeben sich dabei im Vergleich zu herkömmlichen Mikrowellen-Verbindungen einige weitere entscheidende Vorteile. Da sich Laserlicht aufgrund des besseren Verhältnisses von Antennendurchmesser zu Wellenlänge sehr gut bündeln lässt, erreicht man auf der Senderseite einen sehr hohen Antennengewinn. Somit ist es möglich, die Sendeleistungen stark zu reduzieren und damit das Energiebudget des Trägersatelliten erheblich zu entlasten. Weiterhin ist es möglich, Masse und Volumen optischer Terminals gegenüber Mikrowellen-Antennen um ein vielfaches zu reduzieren.

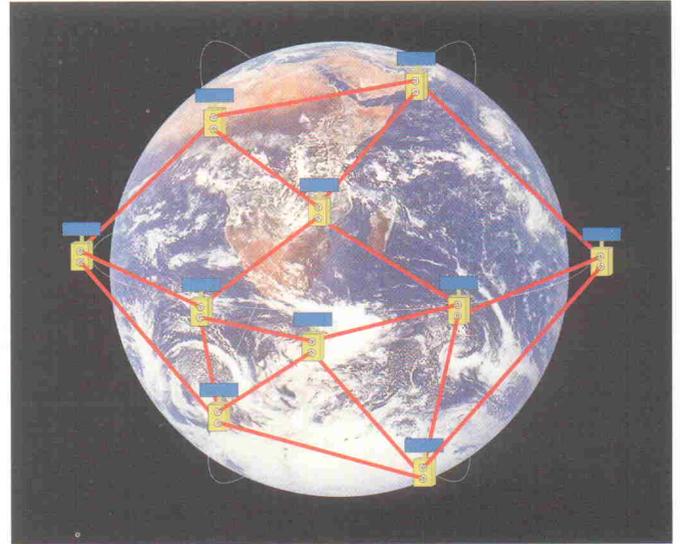
## Rettung aus dem All

Allerdings steht dieser ganzen Reihe von Vorteilen die technologische Herausforderung gegenüber, ein System zu entwickeln, das in vielen Bereichen an die Grenzen heutiger Technologie stößt. Entfernungen von 4000...8000 km zwischen den Satelliten stellen hohe Anforderungen an die Ausrichtgenauigkeit der Laserstrahlen. Insbesondere die zur Strahlausrichtung erforderlichen Mechanismen und die zur Strahldetektion benötigten

Sensoren müssen sehr hohe Genauigkeiten aufweisen.

Derzeitig arbeiten einige Unternehmen im Raumfahrt- und Kommunikationsbereich an der Entwicklung und Erprobung solcher Systeme. Einen interessanten Ansatz verfolgt dabei die Firma Dornier Satellitensysteme unter dem Programmnamen 'SOLACOS' (Solid State Laser Communication in Space). Ausgangspunkt war ein von der Deutschen Agentur für Raumfahrtangelegenheiten (DARA) gefördertes Programm, dem das in Bild 2 gezeigte Datenübertragungsszenario zugrunde liegt.

In 250...1000 km Höhe fliegende Erdbeobachtungssatelliten (LEO, Low Earth Orbit Satellite) sammeln mittels hochauflösender Sensoren kontinuierlich Daten von der Atmosphäre und der Erdoberfläche. Die gesammelten Daten werden meist im Onboard-Memory des Satelliten zwischengespeichert und beim Überfliegen einer Bodenstation zur Erde übertragen. Mit der Entwicklung von Sensoren mit verbessertem Auflösungsvermögen und dem damit verbundenen drastischen Zuwachs an zu übertragenden Daten ist auch eine Erhöhung der Anzahl der Bodenstationen beziehungsweise der Speicherkapazität auf dem Satelliten verbunden. Eine ökonomische Alternative zu dieser inflationären Zunahme zeigt das in Bild 2 dargestellte Übertragungsszenario. Zusätzlich zum eigentlichen Erdbeobachtungssatelliten werden ein oder zwei Datenrelais-Satelliten (GEO) auf der



**Bild 1. Satellitennetz mit Datenrelais-Satelliten und optischen High-Speed-Links.**

geostationären Flugbahn in 36 000 km Höhe plaziert.

Die Datenübertragung erfolgt jetzt nicht mehr unmittelbar vom LEO zur Erde, sondern je nach Position des Erdbeobachtungssatelliten kontinuierlich über einen der beiden GEOs. Die Verbindungen zwischen LEO und GEO werden mittels Laserstrahlen realisiert. Dabei liegen die Anforderungen an das Strahlausrichtsystem aufgrund der wesentlich größeren Entfernungen (36 000 bis 42 000 km) nochmals um eine Größenordnung über dem in Bild 1 gezeigten Anwendungsfall.

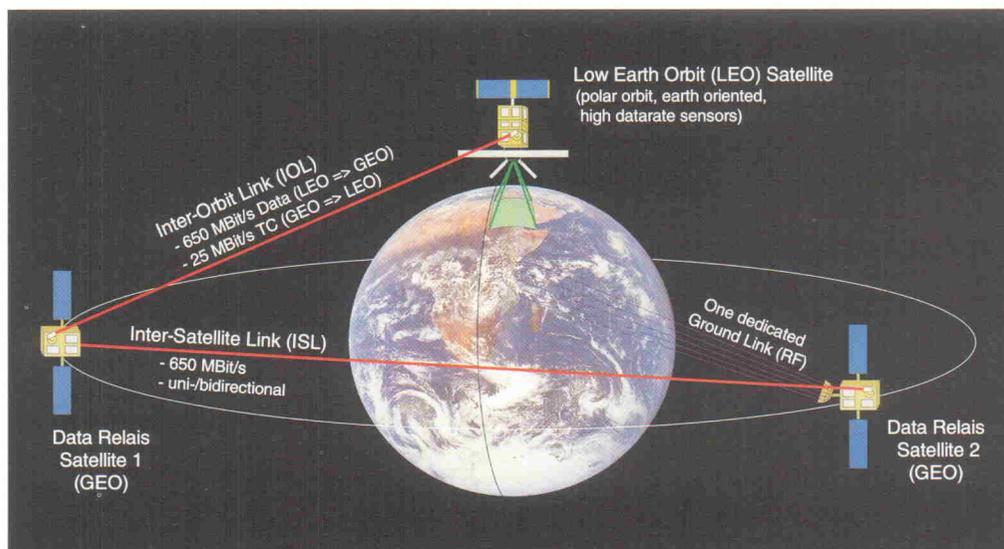
## Grenztechnologie

Ein Kommunikationsterminal besteht im wesentlichen aus optischem Kopf und Elektronik-

einheit (Bild 3). Kernstück des optischen Systems ist ein Teleskop, das mit Hilfe eines hochgenauen Ausrichtsystems (CPA, Coarse Pointing Assembly) positioniert wird. Der Antrieb dieses Mechanismus erfolgt über ein zweiachsiges Antriebssystem, das bei einer sehr hohen Laufruhe eine Ausrichtgenauigkeit von 0,15 mrad erreicht. Trotz dieser sehr hohen Positioniergenauigkeit macht der dadurch verursachte Restfehler an der Gegenstation noch eine Abweichung von bis zu 6300 m aus.

Zur weiteren Erhöhung der Genauigkeit verfügt das Terminal daher über einen zusätzlichen Ausrichtmechanismus, der aus einem zweiachsigen, kardatisch gelagerten Schwingspiegelsystem (FPA, Fine Pointing Assembly) besteht. Durch geeignete Ansteuerung und optimierte Regelung erhöht sich so die Ausrichtgenauigkeit auf deutlich unter 1  $\mu$ rad. Zum Vergleich: Der Abstand zwischen den Augen einer Fliege aus einer Entfernung von 1 km gesehen hat einen Winkel von 5  $\mu$ rad.

Der Spiegel kann aufgrund seiner großen Bandbreite Störungen kompensieren, die durch Vibrationen des Trägersatelliten oder des CPAs hervorgerufen werden. Ein zweiter Spiegelkipmechanismus (PAA, Pointing Ahead Assembly) wird benötigt, um die bei den großen Entfernungen nicht unerheblichen Lichtlaufzeiten zwischen den Satelliten von bis zu 0,14 s auszugleichen. In dieser Zeit hat sich der Gegen-



**Bild 2. Inter-Orbit-Links mit optischer Datenübertragung.**

satellit bereits um ungefähr 9 km weiterbewegt, so daß der Sendestrahl abhängig von der jeweiligen Entfernung um einen Winkel von 180 bis 210  $\mu$ rad vorzuzhalten ist.

Neben den Aktuatoren zur Ausrichtung des Sendestrahls verfügt der optische Kopf über Sensoren zur Detektion des Empfangsstrahls. Eine schnelle CCD-Kamera mit integriertem Bildverarbeitungsrechner (ATS, Acquisition and Tracking Sensor) übernimmt die Grobdetektion des empfangenen Strahls. Sie verfügt über eine Positionsauflösung von 25 000  $\times$  25 000 Pixel und erreicht eine Vertikalfrequenz von 500 Hz. Zur weiteren Erhöhung der Genauigkeit, insbesondere bei der Strahlnachführung, verfügt das System über einen höchstauflösenden Fasersensor (FN, Fibernutator), der eine Positionsauflösung von bis zu 10 nm bei einer Bandbreite von 5 kHz erreicht.

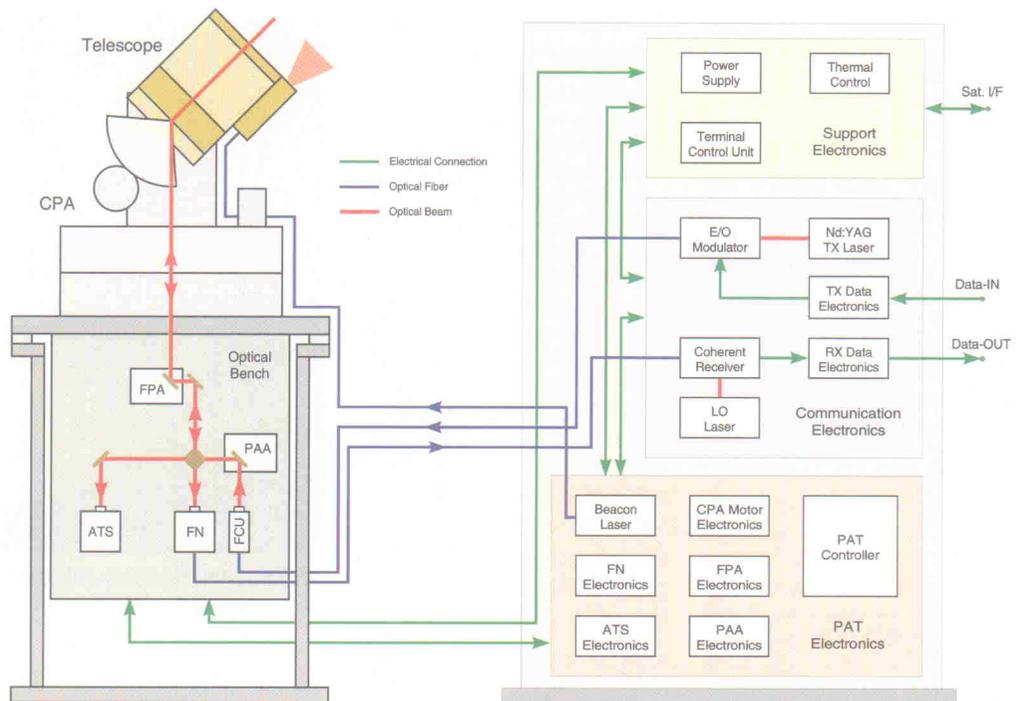


Bild 3. Terminalarchitektur.

**All-DSP**

Die Steuerung der Strahlausrichtung erfolgt über einen Gleitkomma-DSP der Firma Analog Devices (ADSP 21020), der momentan für den Raumfahrtbereich qualifiziert wird und danach als erster raumfahrttauglicher Floating-Point-DSP zum Einsatz kommt. Aufbauend auf einem Echtzeitkernel (RTK, Real Time Kernel) laufen auf diesem Controller mehrere parallele Prozesse. So werden ständig Standort und Flugbahn des eigenen Satelliten sowie des Kommunikationspartners berechnet. Bekommt das Terminal von der Bodenstation (GO, Ground Operator) den Befehl zum Kommunikationsaufbau, so richtet es sich ausgehend von den berechneten Positionen auf seinen potentiellen Kommunikationspartner aus. Auch der Gegensatellit richtet sein Teleskop nach diesem Verfahren aus. Der weitere Verlauf der Akquisition erfolgt dann in mehreren Stufen (Bild 4).

**Lasershow**

Nach dem Ausrichten der Teleskope (1) warten beide Terminals nun darauf, daß ihr ATS von dem Sendestrahl der Gegenstation beleuchtet wird. Voraussetzung dafür ist aber, daß beide Satelliten eine ideale

Lageregelung besitzen und den Gegensatelliten an genau der berechneten Position vorfinden. Da dies unter realen Bedingungen jedoch nicht immer der Fall ist, schaltet eines der beiden Terminals einen Suchlaser (BL, Beacon Laser, Beacon = Leuchtfener) mit einer großen Strahldivergenz ein (1500  $\mu$ rad, gelber Strahl) und sucht einen Bereich von 4500  $\mu$ rad um die berechnete Position herum ab (2). Dies entspricht beim Gegensatellit einer Kreisfläche mit

einem Durchmesser von knapp 200 km.

Wird der ATS im Gegensatelliten von diesem Suchlaser beleuchtet (3), so richtet dieser seinen Sendestrahl sofort in die Richtung des einfallenden Strahles aus. Praktisch wird dies dadurch erreicht, daß Sendee- und Empfangsstrahl über das gleiche optische System laufen. Der Signalprozessor steuert mittels geeigneter digitaler Regelalgorithmen die Aktoren des Systems so an,

daß der einfallende Strahl ins Zentrum des optischen Systems geführt wird. Ist dies erreicht, so zeigt der ausgehende Strahl in Richtung des einfallenden Strahls und trifft somit das andere Terminal (4).

Im weiteren Verlauf sind beide Terminals bemüht, den empfangenen Strahl der jeweiligen Gegenstation immer genauer im Zentrum des optischen Systems zu positionieren, so daß eine Einkopplung in die Glasfaser des Fibernutators erfol-

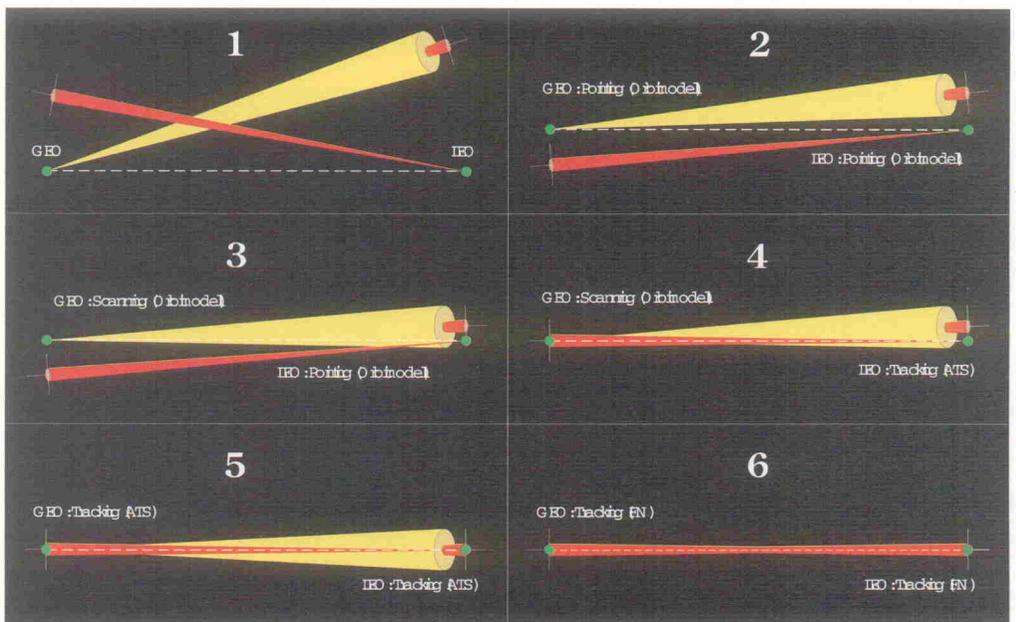


Bild 4. Kommunikationsaufbau zwischen den beiden Terminals.

gen kann (5). Ist dies erreicht, so wird der Beacon Laser abgeschaltet und die Datenübertragung kann gestartet werden (6).

Im vorliegenden System wird zur Datenübertragung ein Nd:YAG-Laser mit einer Wellenlänge von 1064 nm eingesetzt. Zur Überbrückung der bis zu 42 000 km langen Distanz zwischen den beiden Satelliten reicht dabei eine Sendeleistung von 1 W aus. Derart niedrige Sendeleistungen sind durch die hohe Bündelung des Laserstrahls und der damit verbundenen hohen Antennengewinne ausreichend. Außerdem läßt sich durch entsprechende Modulations- und Empfangsverfahren die verwendete Sendeleistung optimal nutzen. Im SOLACOS-System wird gegenüber einfacher Intensitätsmodulation mit Direktempfänger, wie sie in Glasfasernetzen üblich ist, eine Phasenmodulation des Lichts mit Überlagerungsempfänger eingesetzt. Moduliert wird der Strahl des Sendelasers (Nd:YAG-TX-Laser) durch einen elektrooptischen Hoch-

leistungsphasenmodulator (E/O-Modulator), mit dem Datenraten von 2 Gbit/s und mehr zu erreichen sind.

Auf der Empfängerseite arbeitet ein optischer, Homodyn-Überlagerungsempfänger. Im Gegensatz zu den in der Radio- und Funktechnik lange bewährten Superhets, wird hier eine optische Überlagerung realisiert. Zu diesem Zweck wird das Licht eines lokalen Oszillatorlasers (LO-Laser), dessen Wellenlänge abstimmbare ist, mit dem empfangenen Licht überlagert. Nachdem mit einem Frequenzsuchlauf eine Angleichung der LO-Laser-Wellenlänge an die des Sendelasers stattgefunden hat, übernimmt die frequenz- und phasenstarre Kopplung beider Laser-Lichtwellen ein optischer Phasenregelkreis. Zur Übertragung der Taktinformation wird das Sync-Bit-Verfahren eingesetzt [1], das speziell für kohärente optische Kommunikationssysteme entwickelt wurde. Bei diesem Modulationsverfahren werden in den normalen Datenfluß zusätzliche Informationsbits einge-

schleift, die durch eine andere Phasenlage von den Datenbits unterschieden werden können. Die Mindestenergie, die in einem solchen System zur Übertragung nötig ist, beträgt theoretisch weniger als 10 Photonen pro Datenbit.

Zur Steuerung des Gesamtsystems und als Schnittstelle zum Trägersatelliten und zur Bodenstation verfügt das System weiterhin über einen Kontrollrechner (TCU, Terminal Control Unit), der auch zur Überwachung und Protokollierung der Verbindungsparameter (zum Beispiel Datenfehlerrate) genutzt wird.

### Datenstau beseitigt?

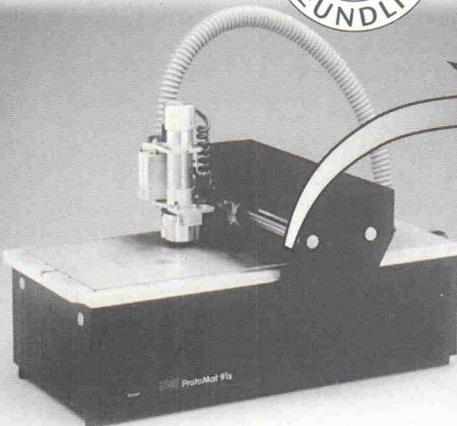
Mit dem hier beschriebenen Projekt verfolgt die Firma Dornier Satellitensysteme einen technisch anspruchsvollen Weg. Für den geplanten Einsatz eines Satellitennetzes wie in Bild 1 werden sich die Anforderungen an Strahlausrichtung und Nachführgenauigkeit aufgrund der geringeren Entfernungen entschärfen. Die Umsetzung der komplexen Tech-

nik auf ein raumfahrttaugliches System liegt so in nicht zu weiter Ferne. In drei bis vier Jahren sollen diese Systeme verfügbar sein und zunehmend die herkömmlichen Mikrowellen-Terminals ablösen. Ob sich bis dahin allerdings der Stau im Internet auflöst, bleibt abzuwarten. cf

### Literatur

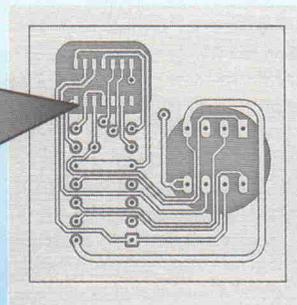
- [1] SOLACOS YAG Communication System YKS – Implementation of the Syncbit Concept, in Waidelich W., Laser in Engineering, Proceedings of the 11th International Congress, Springer Verlag 1993
- [2] Swanson E.A., Bondourant R.S., Using fiber optics to simplify freespace lasercomm systems, SPIE 1218-07
- [3] Pribil K., Brandenburg U., Krieger J., Müller Th., Rotierende optische Faser als Präzisionssensor, Zeitschrift F&M, Carl Hanser Verlag, Ausgabe 103 1995, S. 536 ff.
- [4] Lambert S., Casey W., Laser Communications in Space, Artec House 1995

## Fräsbohrplotter LPKF ProtoMat 91s



## Schnell, günstig und flexibel – Prototyping mit LPKF

- Fertigung im eigenen Labor - keine Zulieferer
- Return on Investment: 12 Monate
- Jetzt auch mit Lötstopmaske



Standardisolation inkl. Entfernung von Restkupferflächen durch die mitgelieferte Software CircuitCAM

Sie wollen mehr wissen?  
Kopieren Sie diese Anzeige und faxen sie an:  
05131/7095-90

LPKF CAD/CAM Systeme GmbH  
Osteriede 7  
30827 Garbsen  
Tel.: 05131/7095-0  
eMail: lpkf-g@t-online.de  
Internet: <http://www.lpkf.de>

# LPKF No.1 in Prototyping

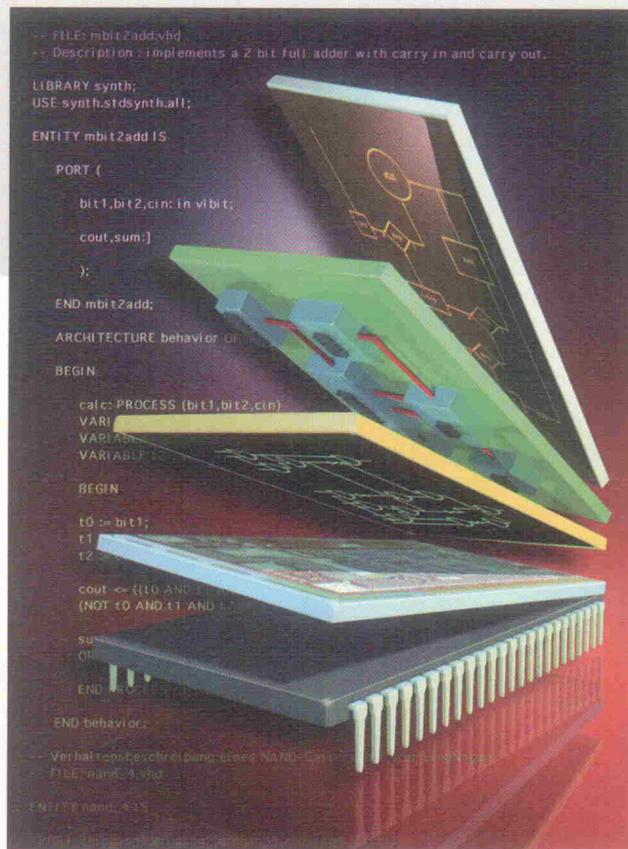
EL 397

# Schaltungsentwicklung mit VHDL

## Teil 5: Simulation

Dr. Michael Koch

Die Hardware-Beschreibungssprache VHDL wurde ursprünglich als Sprache zur Modellierung von Schaltungen für die Simulation entwickelt. Daher enthält sie alle Anweisungen, die für eine detaillierte Simulation sowohl der Funktion als auch des Zeitverhaltens einer Schaltung notwendig sind.



Im vierten Teil dieser Artikelreihe wurden die Möglichkeiten zur Strukturierung und Wiederverwendung von Schaltungselementen mit Hilfe von Bibliotheken und Paketen dargestellt. Wie diese Elemente weiterverarbeitet und simuliert werden und welche Einflüsse die Modellierung des Zeitverhaltens einer Schaltung auf die Simulationsergebnisse hat, klärt dieser Artikel.

### Ereignisse

VHDL hält umfangreiche Sprachkonstrukte zur Modellierung der Funktion und des Zeitverhaltens einer Schaltung bereit. Zur Simulation dieser Modelle verwendet man in VHDL einen speziellen Algorithmus, mit dem sowohl das zeitliche als auch die Nebenläufigkeit einer Hardware sichtbar gemacht werden können. Hierbei handelt es sich um ein ereignisgesteuertes Verfahren (im Gegensatz zur zeitgesteuerten Simulation, zum Beispiel bei analogen Simulatoren). Da der Algorithmus selbst im VHDL Language Reference Manual [1] festgeschrieben ist, lassen sich auch beim Einsatz von Werkzeugen unterschiedlicher Hersteller die gleichen Simulationsergebnisse erzielen.

Bei einer ereignisgesteuerten (event driven) Simulation stellt jede Signaländerung ein Ereignis dar. Bei jedem Ereignis (jeder Änderung) werden die betroffenen Teile eines Modells automatisch neu berechnet und etwaige Signaländerungen als neue Ereignisse in

einer Liste gespeichert. Diese Liste, Treiber der Signale (Signal Driver) genannt, enthält sogenannte Tupel (Wert, Zeit). So beinhaltet beispielsweise der Treiber für das reset-Signal des 2-Bit-Zählers aus Bild 1 die Einträge (('0', 0 ns)('1', 10 ns)), während das Signal clk nur eine einzige Initialisierung ('0', 0 ns) aufweist (vgl. Bild 2). Das untenstehende Listing zeigt das VHDL-Modell des 2-Bit-Zählers. (Die Genesis der Signalverzögerung im einzelnen D-Flipflop und die Modellierung einer derartigen Verzögerung in VHDL wird später in diesem Artikel beschrieben).

```
entity count is
  port (clk, reset: bit; q: out bit);
end count;

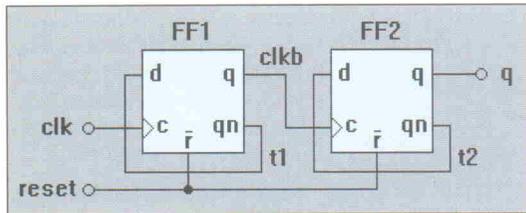
architecture structural of count is
  component dff
    port (clk, reset, d: bit; q, qn: out bit);
  end component;
  signal clkb, t1, t2: bit;
begin
  FF1: dff port map (clk, reset, t1, clk, t1);
  FF2: dff port map (clk, reset, t2, q, t2);
end structural;
```

Im Laufe der Simulation entfernt der Simulator verarbeitete Einträge und trägt neue Ereignisse – sogenannte geplante Ausgangswerte des Signals (Projected Output Waveforms) – in die Liste ein. Dies sind zum Beispiel für das Signal clk die Tupel (('1', 60 ns)('0', 160 ns)('1', 260 ns)) aus Bild 2. Erreicht die Simulation einen im Treiber gespeicherten Zeitpunkt, wird das Modell mit den entsprechenden Signalwerten automatisch neu berechnet und das bearbeitete Ereignis aus dem Treiber entfernt. Der Simulator trägt die durch die Auswertung des Modells neu erzeugten Ereignisse in die Treiber der betroffenen Signale ein.

### Im Kreis

Um ein analysiertes VHDL-Modell simulieren zu können, sind drei Schritte erforderlich: *Elaboration*, *Initialisierung* und *Ausführung*.

In der Elaborationsphase generiert der Simulator alle für die Simulation benötigten Datenstrukturen aus dem analysierten VHDL-Modell. Dabei wird zum Beispiel die Hierarchie aus einem Modell entfernt. Anschließend folgt die Initialisierungsphase, in der alle Signale, Variablen und Konstanten mit Anfangswerten versehen werden. Sämtliche Prozesse wer-



**Bild 1.**  
Asynchroner 2-Bit-Zähler aus D-Flipflops.

den einmal bis zur ersten wait-Anweisung beziehungsweise bis zum Ende durchlaufen, um die eigentliche Simulation zu starten. Die Ausführungsphase umfaßt Simulationszyklen, die so lange wiederholt werden, bis eine vorgegebene Simulationszeit erreicht ist (Bild 3). Jeder Zyklus besteht aus zwei Phasen: In der ersten weist der Simulator allen Signalen die Werte der aktuellen Simulationszeit zu. In der zweiten Phase werden diejenigen Prozesse aktiviert und ausgeführt, deren Aktivierungsbedingung erfüllt ist, bei denen sich also ein in der wait-Anweisung spezifiziertes Eingangssignal geändert hat. Diese Phase ist beendet, wenn alle Prozesse bis zur nächsten wait-Anweisung beziehungsweise bis zum Prozeßende ausgeführt und damit wieder im Wartezustand sind. Um den Zyklus abzuschließen, wird in der Ereignisliste nach dem Zeitpunkt der nächsten Signaländerung gesucht und die Simulationszeit auf diesen Wert gesetzt.

### Kleine Schritte

Der oben dargestellte Algorithmus kann keine Modelle simulieren, die nur die logische Funktion einer Schaltung ohne deren Zeitverhalten beschreiben. Zur Verarbeitung derartiger Zero-Delay-Modelle muß man auch Signaländerungen auswerten, die nicht zur Erhöhung der Simulationszeit führen.

Zu diesem Zweck fügt der Simulator so lange Zyklen mit sogenannten *Delta-Delays* ein, bis ein stabiler Zustand erreicht ist. Anschließend kann die Simulationszeit entsprechend den Einträgen in der Ereignisliste erhöht werden. Wird kein stabiler Zustand erreicht, bricht der Simulationslauf bei den meisten Simulatoren nach einer bestimmten Anzahl von Delta-Delay-Zyklen ab. Bild 4 zeigt das Simulationsergebnis des oben verwendeten 2-Bit-Zählers als Zero-Delay-Modell ohne Verzögerungen in den D-Flipflops.

Anders als in Bild 2 ändert sich die Simulationszeit in diesem Modell nur zu Zeitpunkten, die durch die Eingangssignale clk und reset hervorgerufen werden. Dabei stellen die Delta-Delay-Zyklen die Änderungen innerhalb des VHDL-Modells bei einer positiven Flanke des Taktsignals dar (zweite Spalte). Auf diese Weise können die Signaländerungen auch ohne Zeitmodellierung sichtbar gemacht werden.

Probleme entstehen, wenn bei der Verwendung von Delta-Delay-Zyklen kein stabiler Zustand erreicht wird. Bild 5 zeigt die Simulation eines NAND-Gatters, dessen Ausgang auf einen der Eingänge zurückgekoppelt ist. Führt der andere Eingang High-Pegel ( $e = '1'$ ), beginnt das System zu schwingen. Das zugehörige VHDL-Modell ist als reines Datenflußmodell ohne Zeitverzögerungen definiert:

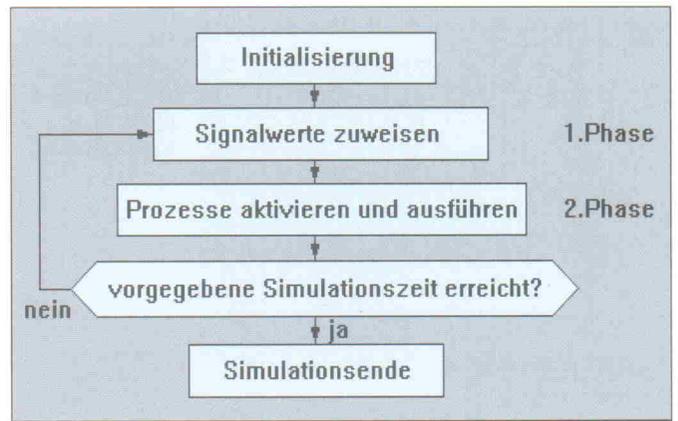
```
entity ddelay is
  port (e : bit; q : buffer bit);
end ddelay;

architecture dataflow of ddelay is
begin
  q <= e nand q;
end dataflow;
```

In Bild 6 ist das Ergebnis eines Simulationslaufs für dieses Modell dargestellt: Wie die zweite Spalte zeigt, wird die Anzahl der Delta-Delay-Zyklen zwar erhöht, nicht jedoch die Simulationszeit. Der verwendete Simulator bricht die Simulation nach 1000 Delta-Delay-Zyklen ab.

### Zeitlos

Nach dem grundlegenden Simulationsalgorithmus soll die Modellierung der Zeit in VHDL und der Einfluß dieser Modellierung auf die Simulationsergebnisse erläutert werden. Die ersten Artikel dieser Serie behandelten vor allem die logische Funktion einer Schaltung, nicht jedoch ihr zeitliches Verhalten. In der Praxis interessiert allerdings nicht nur, ob das logische Ver-



**Bild 3.** Der VHDL-Simulationszyklus.

halten einer Schaltung korrekt ist – also ein Algorithmus oder eine Gleichung korrekt abgebildet wurde – sondern auch, ob zeitliche Randbedingungen eingehalten werden. Dabei unterscheidet man zwei zeitliche Kriterien:

- Einflüsse durch externe Eingangssignale (reset, Takt, Daten ...)
- Einflüsse durch die Komponenten einer Schaltung

Die Einflüsse durch externe Signale werden bei einer Simulation durch sogenannte Stimuli nachgebildet. Diese bestehen ebenso wie die internen Signaltreiber (s. o.) aus Tupeln (Zeit, Wert) und geben den Wert eines Signals zu einem bestimmten Zeitpunkt wieder. Die Stimuli für eine Simulation lassen sich auf unterschiedliche Weise erstellen, zum Beispiel

- durch die Eingabe innerhalb der Simulationssoftware (herstellerabhängig) und/oder
- durch die Modellierung innerhalb eines VHDL-Modells, der sogenannten *Testbench* (herstellerunabhängig).

In diesem Artikel wird eine Testbench verwendet, da sie

in jeder Simulationsumgebung einsetzbar ist und die Ergebnisse mit den unterschiedlichsten Werkzeugen nachvollzogen werden können.

### Testbench

Die Testbench dient zur Untersuchung eines VHDL-Modells in der Simulationsumgebung. Man versucht mit einer Testbench (englisch für Prüfstand) die Umgebung nachzubilden, in der die jeweilige Teilschaltung beziehungsweise das komplette Design später eingesetzt werden soll. Dazu wird das Modell in der Testbench instantiiert und mit den notwendigen Ein- und Ausgabesignalen versehen. Die Stimuli können dabei direkt als absolute Werte in die Testbench eingefügt oder aber algorithmisch beschrieben werden. Die Testbench in Listing 1 dient zur Simulation eines synchronen 4-Bit-Zählers (counter), der im Detail in der VHDL-Werkstatt dargestellt ist.

Innerhalb der Testbench erzeugt man die Stimuli mit Hilfe von Signalzuweisungen, die in diesem Fall Zeitinformationen enthalten. Über das reservierte Wort *after* läßt sich innerhalb der Signalzuweisung der Zeitverlauf eines Signals

ns	delta	clk	reset	q	clkb	t1	t2
0	+0	0	0	0	0	0	0
10	+0	0	1	0	0	1	1
50	+0	1	1	0	0	1	1
60	+0	1	1	0	1	0	1
70	+0	1	1	1	1	0	0
100	+0	0	1	1	1	0	0
150	+0	1	1	1	1	0	0
160	+0	1	1	1	0	1	0
200	+0	0	1	1	0	1	0
250	+0	1	1	1	0	1	0
260	+0	1	1	1	1	0	0
270	+0	1	1	0	1	0	1
300	+0	0	1	0	1	0	1
350	+0	1	1	0	1	0	1

**Bild 2.** Simulationsergebnis des 2-Bit-Zählers mit interner Verzögerungen von 10 ns je Flipflop.

ns	delta	clk	reset	q	clk	t1	t2
0	+0	0	0	0	0	0	0
0	+1	0	0	0	0	1	1
10	+0	0	1	0	0	1	1
50	+0	1	1	0	0	1	1
50	+1	1	1	0	1	0	1
50	+2	1	1	1	1	0	0
100	+0	0	1	1	1	0	0
150	+0	1	1	1	0	0	0
150	+1	1	1	1	0	1	0
200	+0	0	1	1	0	1	0
250	+0	1	1	1	0	1	0
250	+1	1	1	1	1	0	0
250	+2	1	1	1	1	0	1
300	+0	0	1	0	1	0	1

**Bild 4.**  
Simulationsergebnis des 2-Bit-Zählers ohne interne Verzögerung.

```
entity testbench is
end;
architecture counter_zeitlos of testbench is
  component counter
    port (clk, reset : bit; count : buffer bit_vector (3 downto 0));
  end component;
  signal clk, reset : bit;
  signal count : bit_vector (3 downto 0);
  for all : counter use entity work.counter (behavior);
begin
  reset <= '0', '1' after 10 ns;
  clk <= '0', '1' after 50 ns,
        '0' after 100 ns, '1' after 150 ns,
        '0' after 200 ns, '1' after 250 ns,
        '0' after 300 ns, '1' after 350 ns,
        '0' after 400 ns, '1' after 450 ns;
  DUT : counter port map (clk, reset, count);
end counter_zeitlos;
```

**Listing 1.** Die Testbench für den 4-Bit-Zähler der VHDL-Werkstatt.

beeinflussen (zur entsprechenden Syntax später im Detail).

Bild 7 zeigt den Verlauf der Eingangssignale und das Ergebnis der Simulation. Zuerst wird das reset-Signal erzeugt. Es bleibt für 10 ns auf '0', initialisiert damit den Zähler und wird anschließend inaktiv ('1'). Das Taktsignal wechselt alle 50 ns zwischen '0' und '1'.

Da die direkte Zuweisung zur Erzeugung eines derartigen Taktsignals sehr aufwendig ist, benutzt man hier besser eine algorithmische Generierung:

```
clk <= not clk after 50 ns;
```

## Verzögerungen

Für die zeitliche Modellierung verwendet man in VHDL spezielle Anweisungen. Dies sind die sequentiellen und nebenläufigen Signalzuweisungen sowie die *wait for*-Anweisung innerhalb eines Prozesses.

Ein Signal wird einerseits zur Verbindung von Komponenten und andererseits zur Modellierung des Datenflusses innerhalb einer Komponente ver-

wendet. Um die Modelle dem realen Verhalten einer Schaltung anzupassen, sind in VHDL unterschiedliche Verzögerungsformen (Verzögerungsmodelle) vorgesehen:

- das *transport*-Verzögerungsmodell,
- das *inertial*-Verzögerungsmodell und
- das *reject-inertial*-Verzögerungsmodell.

Die Wahl des Verzögerungsmodells beeinflusst die Einordnung von Signaländerungen in die Ereignisliste und damit das Simulationsergebnis. Das folgende Beispiel zeigt eine Signalzuweisung, in der mehrere Wertepaare dem Treiber eines Signals zugeordnet werden.

```
a <= '0', '1' after 8 ns, '0' after 12 ns,
     '1' after 21 ns, '1' after 24 ns,
     '0' after 28 ns, '1' after 37 ns,
     '0' after 46 ns;
```

Nach der Zuweisung enthält der Treiber des Signals a zum Zeitpunkt 20 ns noch die Wertepaare (('1', 21 ns) ('1', 24 ns) ('0', 28 ns) ('1', 37 ns) ('0', 46 ns)). Die einzelnen Einträge im Treiber beziehungsweise in der Ereignisliste eines Simulators be-



# Die Kontrollinstanz

ist der universelle, modulare und hochgenaue Hand-Kalibrator, mit dem elektrische und elektronische Prüfmittel (DIN/ISO 9001 Abs. 11.4) kalibriert werden können. Er ist Simulator für Transmitter, Thermoelemente und Widerstandthermometer und generiert Standardsignale (mV, V, mA,  $\Omega$ , Hz...). Er läßt sich zum PC-Kalibriersystem mit automatischer Protokollierung erweitern.

Das Basisgerät schon ab DM 1.465,- + Mwst.

(unverb. Preisempf.).

Auskunft und Unterlagen:

Telefon 0911/8602-0

Telefax 0911/8602-343

Anforderungscoupon für Unterlagen:

Name, Vorname.....

Firma..... Tel.....

Straße, PF.....

PLZ/Ort.....

Coupon einfach ausfüllen und durchfaxen.

Metrahit 18 C

ns	delta	clk	reset	q	clk0	t1	t2
0	+0	0	0	0	0	0	0
0	+1	0	0	0	0	1	1
10	+0	0	1	0	0	1	1
50	+0	1	1	0	0	1	1
50	+1	1	1	0	1	0	1
50	+2	1	1	1	0	0	0
100	+0	0	1	1	1	0	0
150	+0	1	1	1	1	0	0
150	+1	1	1	0	1	0	0
200	+0	0	1	1	0	1	0
250	+0	1	1	0	1	0	0
250	+1	1	1	1	0	0	0
250	+2	1	1	0	1	0	1
300	+0	0	1	0	1	0	1

**Bild 5. Rückgekoppeltes NAND-Gatter zur Demonstration von Delta-Delay-Zyklen.**

ns	delta	e	q
0	+0	0	0
0	+1	0	1
100	+0	1	1
100	+1	1	0
100	+2	1	1
100	+3	1	0
100	+4	1	1
100	+5	1	0
100	+6	1	1
100	+7	1	0
100	+8	1	1
100	+9	1	0
100	+10	1	1

**Bild 6. Simulationsergebnis des rückgekoppelten NAND-Gatters.**

a <= '1' after 10 ns;

In VHDL'93 darf man zur Verdeutlichung zusätzlich das Schlüsselwort *inertial* in der Signalzuweisung verwenden:

a <= inertial '1' after 10 ns; -- VHDL'93

Nach Ausführung der angegebenen Anweisung zum Zeitpunkt 20 ns werden alle Transaktionen entfernt, die zum Zeitpunkt 30 ns und später auftreten. Zusätzlich wird auch der Impuls zum Zeitpunkt 21 ns entfernt, da er nur eine Länge von 8 ns aufweist (Zeile ai, Bild 8).

zeichnet man in VHDL als Transaktionen (*transactions*). Eine Signaländerung wird zusätzlich Ereignis (*event*) genannt. Tritt dagegen eine Transaktion auf, die nicht zu einer Änderung des Signals führt, ist das Signal trotzdem aktiv (*active*). Über Signalattribute kann der Status eines Signals abgefragt werden.

Bei der Verwaltung der Ereignislisten verwendet man in VHDL den sogenannten *preemption*-Mechanismus, wobei *preemption* das Entfernen von geplanten Transaktionen aus der Ereignisliste ist. Bei jeder neuen Signalzuwei-

sung wird überprüft, welche vorhandenen Transaktionen durch diese Zuweisung ungültig sind und deshalb entfernt werden müssen. Die Auswahl der zu löschenden Transaktionen hängt vom verwendeten Verzögerungsmodell ab.

Das einfachste Verzögerungsmodell ist das *transport*-Verzögerungsmodell. Es verzögert die Zuweisung eines Wertes zu einem Signal um die in der *after*-Signalzuweisung angegebene Zeitspanne. Transaktionen, die nach einem neuen Signalwert oder gleichzeitig mit ihm auftreten, werden gelöscht. Beispielsweise entfernt

die zum Zeitpunkt 20 ns ausgeführte Signalzuweisung

a <= transport '1' after 10 ns;

alle Transaktionen aus der Ereignisliste, die zum Zeitpunkt 30 ns und später auftreten (Zeile at, Bild 8).

Beim *inertial*-Verzögerungsmodell werden zusätzlich zum *transport*-Verzögerungsmodell sämtliche Impulse unterdrückt, die eine kürzere als die angegebene Verzögerungszeit besitzen. Dies ist das voreingestellte Verzögerungsmodell in VHDL. Es wird immer dann verwendet, wenn das Schlüsselwort *transport* nicht auftaucht:

Die beschriebene Erweiterung des *inertial*-Verzögerungsmodells, nämlich die Unterdrückung von Impulsen, die kürzer als die in der Zuweisung angegebene Verzögerung sind, ist bei einigen Komponenten durchaus sinnvoll. In den meisten Fällen entspricht jedoch die Breite eines Impulses, der durch eine reale Schaltung unterdrückt wird, nicht der Verzögerungszeit dieser Schaltung. Deshalb wurde in VHDL'93 ein zusätzliches Verzögerungsmodell eingeführt, das eine von

**VERTRIEBSPARTNER**

mat 04532/2021-01  
 PK elektronik 030/8831058  
 Schuricht 0421/3654-54  
 SPOERLE ELECTRONIC 06103/304-0  
 Schuricht 0711/95755-93  
 Kluxen 040/23701-0  
 Schuricht 02233/92102-0  
 Chr. Tandel 0341/4786758  
 Findler 089/551801-0  
 Carl 0911/8147021  
 PEWA 02304/6927  
 Conatex 06851/2071

**Bargteheide**  
 Berlin  
 Bremen  
 Dreieich/Ffm  
 Stuttgart-Fellbach  
 Hamburg  
 Köln  
 Leipzig  
 München  
 Nürnberg  
 Schwerte  
 St. Wendel



METRA Hz<sup>®</sup> 18C

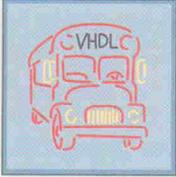
**Intelligente Geräte zu Ihrem Nutzen**



**GOSSEN METRAWATT CAMILLE BAUER**

Thomas-Mann-Str. 16-20  
 D-90471 Nürnberg  
 Telefon (0911) 8602-0  
 Telefax (0911) 8602-669

GOSSEN-METRAWATT GMBH



## VHDL-Werkstatt

In der VHDL-Werkstatt soll diesmal ein synchroner 4-Bit-Zähler entstehen. Zusammen mit der Testbench (siehe Seite 80) kann man ihn zum Beispiel mit Hilfe des Green-Mountain-VHDL-Simulators analysieren. Um den Einfluß externer Signale zu verdeutlichen, wird zunächst die nebenstehende Verhaltensbeschreibung verwendet.

Der Zähler läßt sich über einen asynchronen reset-Eingang unabhängig vom Takt zurücksetzen (aktiv-low). Ansonsten wird er bei jeder positiven Flanke am Eingang clk inkrementiert. Die Funktion incr erhöht den übergebenen Wert in diesem Fall um eins.

Für die Simulation faßt man sowohl das VHDL-Modell des Zählers als auch die Testbench in der Datei counter.vhd zusammen. Anschließend wird die Simulation mit Hilfe des Green-Mountain-Simulators mit den folgenden Befehlen gestartet:

```
vhdl counter.vhd
link counter counter testbench
sve counter
```

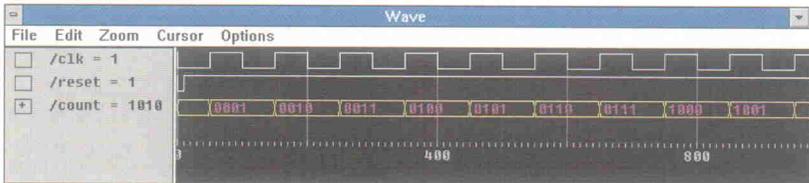
Die Ergebnisse der Simulation zeigt Bild 7.

Um das Zeitverhalten des Zählers selbst zu modellieren, kann man zum Beispiel Eingangs- und Ausgangsverzögerungen annehmen, die direkt oder über generische Parameter in das Modell eingetragen werden können (unteres Listing).

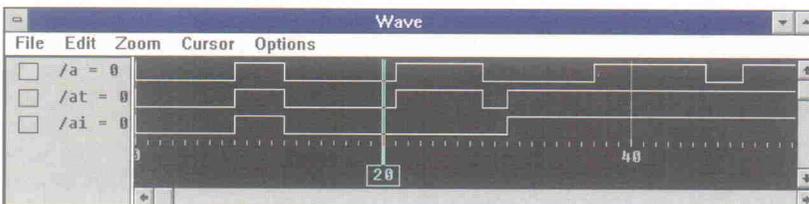
Die Ausgangsverzögerungen von 10 ns sind deutlich in den Simulationsergebnissen (Bild 10) zu erkennen.

```
entity counter is
port (clk, reset : bit;
      count : buffer bit_vector (3 downto 0));
end;
architecture zeitlos of counter is
function incr (invec : bit_vector) return bit_vector is
variable result : bit_vector (invec'range) := invec;
variable carry : bit := '1'
begin
for i in invec'low to invec'high loop
result(i) := invec(i) xor carry;
carry := invec(i) and carry;
exit when carry = '0';
end loop;
return result;
end incr;
begin
process (clk, reset)
begin
if reset = '0' then
count <= (others => '0');
elsif clk'event and clk = '1' then
count <= incr(count);
end if;
end process;
end zeitlos;
```

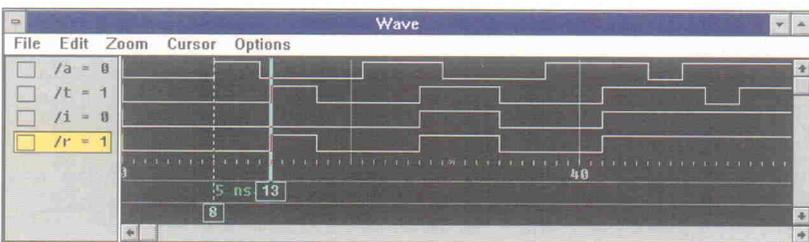
```
process (clk, reset)
begin
if reset = '0' then
count <= (others => '0') after 10 ns; --Verzoegerung reset zum Ausgang
elsif clk'event and clk = '1' then
count <= incr(count) after 10 ns; --Verzoegerung clk zum Ausgang
end if;
end process;
```



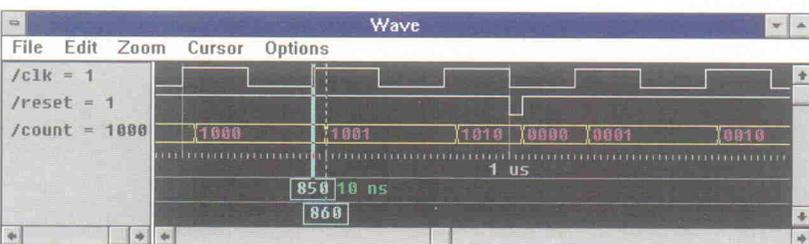
**Bild 7. Simulationsergebnis des synchronen 4-Bit-Zählers der VHDL-Werkstatt.**



**Bild 8. Auswirkung des preemption-Mechanismus bei transport-(at) und inertial-Verzögerung (ai).**



**Bild 9. Auswirkung der Verzögerungsmodelle transport (t), inertial (i) und reject-inertial (r).**



**Bild 10. Simulationsergebnis des 4-Bit-Zählers mit Ausgangsverzögerung.**

der Verzögerungszeit unabhängige Angabe minimal zu übertragender Impulsbreiten erlaubt. Bei diesem *reject-inertial*-Verzögerungsmodell kann die minimale Impulsbreite nach dem Schlüsselwort *reject* angegeben werden, wobei die minimale Impulsbreite dabei kleiner oder gleich der inertial-Verzögerungszeit sein muß.

```
a <= '0', '1' after 8 ns, '0' after 12 ns,
'1' after 21 ns, '1' after 24 ns,
'0' after 28 ns, '1' after 37 ns,
'0' after 46 ns, '1' after 49 ns;
t <= transport a after 5 ns; -- transport
i <= inertial a after 5 ns; -- inertial
r <= reject 3 ns inertial a after 5 ns;
-- reject-inertial VHDL'93
```

Bild 9 zeigt die Auswirkungen dieser unterschiedlichen Verzögerungsmodelle auf die Simulationsergebnisse. Man kann erkennen, daß eine transport-Verzögerung das Signal um den angegebenen Wert verschiebt, aber keinen Einfluß auf die Signaländerungen ausübt. Bei einer inertial-Verzögerung werden alle Impulse unterdrückt, die kürzer als die spezifizierte Verzögerung sind. Das reject-inertial-Verzögerungsmodell überträgt dagegen einen Impuls, der länger als die beim reject angegebene Impulsbreite ist (der Impuls zum Zeitpunkt 8 ns mit 4 ns Breite wird übertragen, der Impuls

zum Zeitpunkt 46 ns mit 3 ns Breite dagegen unterdrückt).

## Zeit und Ort

Die Genauigkeit der Simulationsergebnisse hängt davon ab, wie detailliert die reale Komponente durch das VHDL-Modell nachgebildet wird. Das Zeitverhalten eines D-Flipflops kann beispielsweise auf unterschiedliche Weise modelliert werden:

- ohne Zeitverzögerungen,
- Verzögerung des Ausgangssignals bezogen auf den Flankenwechsel des Taktsignals,
- unterschiedliche Verzögerung des Ausgangssignals in Abhängigkeit von einem Wechsel '0'-'>'1' beziehungsweise '1'-'>'0',
- Überprüfung von Setup- und Hold-Zeiten des D-Flipflops, etc.

Alle diese Zeiten sind dem Datenblatt einer entsprechenden realen Komponente zu entnehmen. Das folgende Beispiel zeigt Ausschnitte aus dem detaillierten Modell eines D-Flipflops, das mehrere der oben angegebenen Verzögerungen berücksichtigt. Die Verzögerungen kann man mit Hilfe generischer Parameter an eine Beschreibung übergeben [2]:

```
ti_r : time := 5 ns; -- input delay: reset
to_q : time := 5 ns; -- output delay: q
tpulse_c : time := 5 ns; -- pulsewidth: clk
tsetup : time := 5 ns;
-- setup time: d before clk
```

In diesem Listing sind beispielhaft vier verschiedene Parameter angegeben. Der erste legt die Eingangsverzögerung für das reset-Signal fest, der zweite die Ausgangsverzögerung des Ausgangssignals q. Der dritte Parameter bestimmt die minimale Impulsbreite des Taktes clk und der vierte die Setup-Zeit des Flipflops, also die Zeit, die das Datensignal d vor der positiven Flanke des Taktes mindestens stabil anliegen muß. Innerhalb des Architekturumpfs lassen sich die entsprechenden Signale modellieren:

```
reseti <= reset after ti_r;
clk_i <= reject tpulse_c inertial clk after ti_c;
assert not (not clk_i'stable and clk_i = '1'
and not data_i'stable(tsetup))
report 'Setup Time Failure'
severity warning;
q <= qo after to_q;
```

Die erste Zeile verzögert das reset-Signal um die Zeit ti\_r. Das Taktsignal ist um ti\_c verzögert und gleichzeitig werden

Impulse unterdrückt, die kleiner oder gleich tpulse\_c sind. Die assertion-Anweisung überprüft, ob das Datensignal zum Zeitpunkt der Flanke von clk\_i schon für die Zeit tsetup stabil war. Dazu verwendet man das Signalattribut stable, das den Wert true liefert, falls das betroffene Signal für die angegebene Zeit stabil war. Wird die Setup-Zeit in diesem Fall nicht eingehalten, erfolgt eine Warnung. Die letzte Zeile weist das Ausgangssignal um to\_q verzögert zu.

Nutzt man diese Modellierungsmöglichkeiten konsequent aus, lassen sich auch komplexe zeitliche Abläufe in VHDL modellieren. Innerhalb von Prozessen kann man die sequentielle Abarbeitung von Anweisungen mit Hilfe der wait for-Anweisung zusätzlich zeitlich steuern:

```
process
begin
a <= '0';
wait for 10 ns;
a <= '1';
wait for 10 ns;
end process;
```

Das Ergebnis ist in diesem Fall ein Signal, das alle 10 ns zwischen '0' und '1' wechselt.

## Ausblick

In diesem Artikel wurden die Grundzüge der zeitlichen Modellierung und die Simulation in VHDL beschrieben. Der in VHDL-Simulatoren verwendete Algorithmus erlaubt im allgemeinen sowohl die funktionale als auch die zeitliche Überprüfung eines VHDL-Modells. Bei der Modellierung der Zeit kann man auf verschiedene Verzögerungsmodelle zugreifen, von denen die wichtigsten vorgestellt wurden. Weitere Sonderfälle werden in späteren Artikeln dieser Serie aufgegriffen. Den Kern des folgenden Artikels bildet die Modellierung von Bussystemen - beispielsweise unter Verwendung von Tri-state-Ausgängen eines Gatters - durch mehrwertige Logik. uk

## Literatur

- [1] IEEE Standard VHDL Language Reference Manual 1993, New York 1993
- [2] H. Dicken, M. Koch: VHDL - Modellierung, Simulation, Synthese, Teil 3: Strukturbeschreibung, ELRAD 1/97

# MESSE UND WORKSHOP



## 2. Internationale Messe mit Workshops für elektromagnetische Verträglichkeit in Industrie und Handwerk 4. - 6. März

DRE•PUNCT Dresden, Zellescher Weg 17

*Bloß gut, daß im März wieder EMV in Dresden ist*



MESAGO Messe und Kongreß GmbH  
Postfach 103261 • 70028 Stuttgart  
Tel. (07 11) 6 19 46-0 • Fax (07 11) 6 19 46-98

# C O U P O N

Bitte senden Sie mir Informationsunterlagen zur EMV '97  
 Aussteller     Besucher     Workshopteilnehmer  
 Bitte senden Sie mir Informationen zu weiteren  
 Veranstaltungen mit ähnlichen Themen

Name, Vorname \_\_\_\_\_

Firma, Institution \_\_\_\_\_

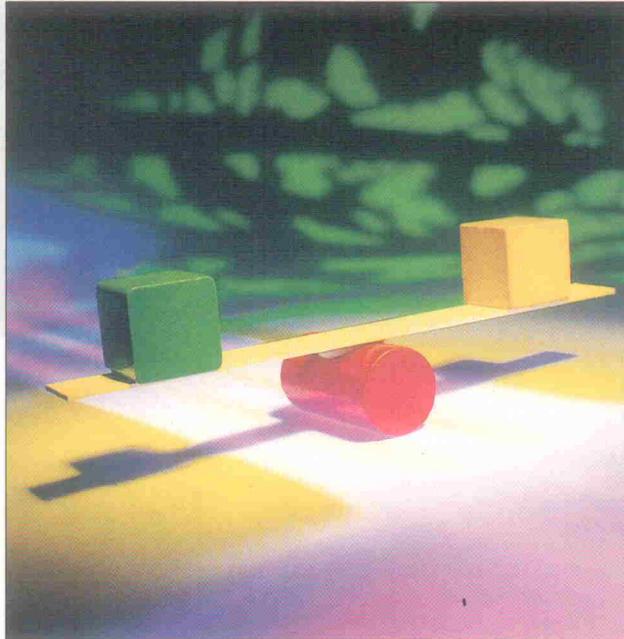
Adresse \_\_\_\_\_

Telefon \_\_\_\_\_      Telefax \_\_\_\_\_

ELD

# Stabil oder nicht stabil

## Teil 2: Stabilität in der Simulation mit PSpice



### Bodo Schakols

Um das Verhalten einer Operationsverstärker-Schaltung unter betriebsrelevanten Bedingungen bereits vor dem Aufbau einer Hardware auf ihre Stabilität zu überprüfen, bedient man sich oft des Bode-Diagramms. Unter Verwendung regelungstechnischer Modelle ist ein solches leicht zu konstruieren. Eine weitere Analysemöglichkeit zeigt dieser Teil des Grundlagenbeitrags: die Simulation mit PSpice.

**W**ill man bei der Entwicklung von Operationsverstärkerschaltungen sichergehen, daß die aufgebaute Hardware zuverlässig und stabil arbeitet, ist eine vorherige Analyse des Systems von Vorteil. Als geeignete Hilfsmittel bieten sich Bode-Diagramme an. Bereits der erste Teil in *ELRAD* 2/97 zeigte anhand einer konkreten Operationsverstärkerschaltung die Methoden zur Konstruktion von Amplituden- und Phasengang auf. Im Mittelpunkt dieses Beitrags steht zunächst die Betriebsübertragungsfunktion  $A_{cl}(j\omega)$  und dann die Verifikation der Bode-Diagramme anhand einer Simulation mit PSpice.

Doch zuvor einige Korrekturen zum ersten Teil: Eigentlich sollte ein Grundlagenartikel in einer Fachzeitschrift dazu beitragen, Zusammenhänge klar und unmißverständlich darzustellen. Um so gravierender, wenn in einem solchen Beitrag Fehler auftreten. Könnte es doch sein, daß sie sich über Jahre hinaus fortsetzen und womöglich an anderer Stelle

übernommen werden. Aber auch Redakteure sind nur Menschen und haben ihre Augen manchmal nicht an der rechten Stelle. So soll der Kondensator  $C_L$  in Bild 1 richtigerweise eine Kapazität von 47 nF haben, und im Regelkreismodell muß der Block  $E(j\omega)$  mit  $A(j\omega)$  bezeichnet werden. In Bild 2 liegt die Grenzfrequenz  $f_{g4}$  natürlich bei 2,4 MHz – es fehlt das Komma.

Und schließlich bedarf der Phasengang  $A(j\omega)$  in Bild 5 unten einer Erklärung, da sich in der blauen Kurve ein Schlenker eingeschlichen hat: Ausgehend von  $-90^\circ$  Phasenverschiebung bei 6,7 kHz verläuft der Phasengang bis zu einer Frequenz von 240 kHz mit einer Steigung  $-45^\circ/\text{Dek}$ . Ab 240 kHz bis 670 kHz beträgt die Steigung  $-90^\circ/\text{Dek}$ . Danach fällt die Steigung wiederum auf einen Wert von  $45^\circ/\text{Dek}$  zurück, bis sie oberhalb 24 MHz auf null absinkt. Die Phasenverschiebung bleibt dann konstant bei einem Wert von  $-270^\circ$ .

### Betriebsbedingungen

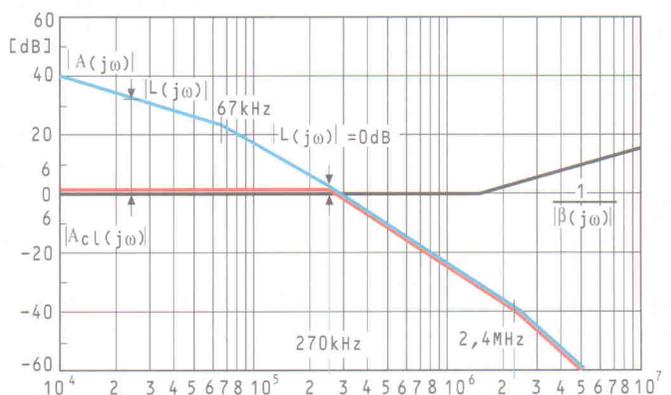
Eine weitere Anwendung des Bode-Diagramms erlaubt neben der Bestimmung der Stabilität auch die näherungsweise Ermittlung der Betriebsübertragungsfunktion  $A_{cl}(j\omega)$ . Der Betrag der Schleifenverstärkung  $|L(j\omega)|$  kann auch nach Gleichung 2 ausgedrückt werden (siehe Formelkasten).

Entsprechend läßt sich der Abstand zwischen der Übertragungsfunktion des OP ( $|A(j\omega)|$ ) und der an der Frequenzachse gespiegelten Rückkoppel-Übertragungsfunktion ( $|\beta(j\omega)| - 1$ ) angeben. Der Phasengang ist mittels der im ersten Teil beschriebenen Konstruktion zu ermitteln.

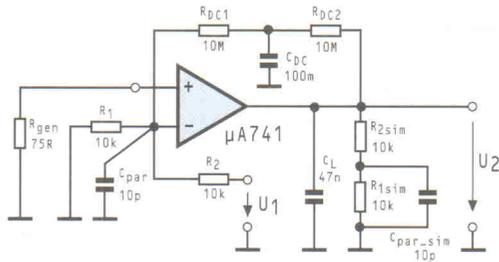
Betrachtet man die Applikation als regelungstechnisches Modell, ergibt sich die Betriebsübertragungsfunktion  $A_{cl}(j\omega)$  nach Gleichung 3.

Für  $|L(j\omega)| > 1$  gilt:  
 $A_{cl}(j\omega) = 1/\beta(j\omega)$ ,

für  $|L(j\omega)| < 1$  gilt:  
 $A_{cl}(j\omega) = A(j\omega)$ .



**Bild 6.** Getrennte Darstellung der Anteile der Schleifenübertragungsfunktion bei  $R_1 = 10 \text{ k}\Omega$  und  $R_2 = \infty \Omega$ .



**Bild 7.**  
Schaltung zur Messung der Schleifen-Übertragungsfunktion.

Weiter wird deutlich, daß der Bereich um  $|L(j\omega)| = |A(j\omega) \cdot \beta(j\omega)| \approx 1$  aus dem Bode-Diagramm keine Aussage über  $A_{cl}(j\omega)$  zuläßt.

Der Betrag für die Schleifenverstärkung ist in Bild 6 als Beispiel für eine Frequenz von zirka 26 kHz und für die Frequenz  $f_{0dB} \approx 270$  kHz angegeben. Die rote Kurve zeigt die Annäherung der Betriebs-Übertragungsfunktion  $A_{cl}(j\omega)$  durch die zwei aufgeführten Asymptoten. Der zugehörige Phasengang ist wie im vorherigen Fall zu konstruieren und kann Bild 5 entnommen werden.

Für eine OP-Schaltung mit rein ohmschem Gegenkopplungsnetzwerk ( $|\beta(j\omega)| = \text{const.}$ ), egal ob mit oder ohne kapazitive Last am Ausgang, nimmt der Phasenrand mit einer Vergrößerung des Betrages von  $\beta$  ab. Dieses Verhalten ist durch die Pole der offenen Übertragungsfunktion des OP gegeben. Ist ein OP so konzipiert, daß bei der Transitfrequenz  $f_T$  der Phasenrand ausreichend groß ( $\varphi_M \geq 30^\circ$ ), also die Phasenverschiebung durch den Operationsverstärker ausreichend ( $\varphi \geq -(180^\circ - \varphi_M)$ ) ist, gilt dieser OP als 'unity gain stable'.

## Stabilitätsmittlung durch Simulation

In der Praxis kann man die Schleifenverstärkung mit Hilfe eines Netzwerkanalysators messen. Dazu muß die geschlossene Schleife der Applikation aufgetrennt werden. Es ist notwendig, daß der Operationsverstärker weiterhin seinen Arbeitspunkt wie bei geschlossener Schleife beibehält. Ebenso ist jede Beeinflussung, die bei geschlossener Schleife durch nun abgetrennte Teile auftrat, in der aufgetrennten Schleife nachzubilden.

Bild 7 zeigt die Schaltung zur Messung der Schleifen-Über-

tragungsfunktion. Die Bauelemente  $R_{DC1}$ ,  $R_{DC2}$  und  $C_{DC}$  dienen zur Erhaltung des Arbeitspunktes,  $R_{1sim}$ ,  $R_{2sim}$  und  $C_{par\_sim}$  bilden die Belastung des OP-Ausgangs durch das Rückkoppelnetzwerk nach.

Bei der Konstruktion des Bode-Diagramms im ersten Teil des Beitrags wurde die Belastung des Operationsverstärkers durch das Rückkoppel-Netzwerk nicht berücksichtigt. Mit  $R_{2sim} > R_0 \approx 50 \Omega$  ist die Belastung des Operationsverstärkers sehr gering, wodurch eine Vernachlässigung gerechtfertigt ist. Auch das Netzwerk zur Erhaltung des Arbeitspunkts fand bisher keine Berücksichtigung.

Mit der Relation aus Gleichung 4 ist sichergestellt, daß dieses Netzwerk die offene Übertragungsfunktion des Operationsverstärkers für Frequenzen oberhalb von  $f_{g1}$  nicht beeinflusst. Diese Aussage läßt sich durch eine Konstruktion des Bode-Diagramms der ge-

trennten Schleifenanteile gewinnen, wie sie im ersten Teil des Artikels durchgeführt wurde. Hierbei ist die Übertragungsfunktion des Netzwerks zur Stabilisierung des Arbeitspunktes als  $\beta(j\omega)$  und  $A(j\omega)$  als die offene Übertragungsfunktion des Operationsverstärkers zu betrachten.

Steht kein Netzwerkanalysator zur Verfügung, ist eine Simulation der Schleifen-Übertragungsfunktion durchaus sinnvoll, sofern sich die parasitären Effekte durch Zusatzbauelemente im Modell beschreiben lassen.

Bild 8 zeigt das Bode-Diagramm der Simulation der Schleifen-Übertragungsfunktion mit PSpice für  $R_1 = \infty \Omega$  und  $R_2 = 10$  k $\Omega$ .

Die Ergebnisse der Simulation im einzelnen sowie die Ergebnisse der Konstruktion der Bode-Diagramme für die geöffnete Schleife nach Bild 7 sind in der Tabelle 'Phasen- und Amplitudenrand' zusammengefaßt. Für eine Verstärkung der Applikation (Betriebs-Übertragungsfunktion) von 1 bei  $\omega = 0$  ist  $\beta(0) = 1$ , für eine Verstärkung von 2 ist  $\beta(0) = 1/2$ .

Jeder dieser Werte für  $|\beta(j\omega)|$  wird einmal mit Widerstandswerten von 10 k $\Omega$  und zum anderen mit 100 k $\Omega$  realisiert. Aus den aufgeführten Werten läßt sich ersehen, daß nur die Schal-

$$\begin{aligned} 20 \log |L(j\omega)| &= 20 \log |A(j\omega)| + 20 \log |\beta(j\omega)| \\ &= 20 \log |A(j\omega)| - 20 \log \frac{1}{|\beta(j\omega)|} \end{aligned} \quad (2)$$

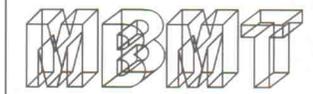
$$A_{cl}(j\omega) = \frac{U_a(j\omega)}{U_e(j\omega)} = \frac{A(j\omega)}{1 + A(j\omega) \cdot \beta(j\omega)} \quad (3)$$

$L(j\omega)$

$$\tau_{DC} \approx R_{DC} \cdot C_{DC} > \frac{10 \max |A(j\omega)_{dB}|_{/20}}{2 \pi \cdot f_{g1}} \quad (4)$$

$$\begin{aligned} \varepsilon &= \frac{|Istwert - Sollwert|}{|Sollwert|} \cdot 100\% \\ &= \frac{|-175^\circ - (181,7^\circ)|}{|181,7^\circ|} = 3,7\% \end{aligned} \quad (5)$$

## Neuwertige gebrauchte MESSGERÄTE von



Telefon:04241/3516 Fax:5516

Wir halten ständig über 10 000 Meßgeräte aller namhaften Hersteller auf Lager.

Durch unsere weltweiten Kontakte beschaffen wir Ihnen auch Geräte, die wir nicht vorrätig haben.

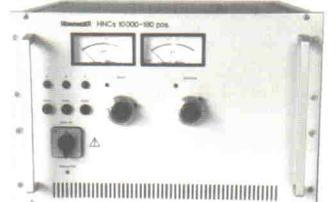
Wir bieten Ihnen ebenfalls die Möglichkeit, Geräte zu mieten. Sprechen Sie uns an.

Unsere aktuellen Angebote:



### FARNELL PTS 1000 -NEU- Transmitter Test Set 1,5-1000MHz

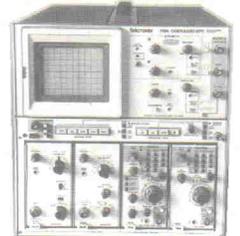
erweitert einen vorhandenen Signalgenerator zum Funkmeßplatz, verarbeitet Sendeleistungen von 1mW-50W in AM, FM und PM, digitale Anzeige für Frequenz und Modulation, Analoganzeige für Sendeleistung, NF-Pegel und Sinad. DM 5.295,-



### HEINZINGER HNCs 10000-180 Hochspannungsnetzgerät

0-10000V / 0-180mA, voll halbleiterbestücktes Gerät. Spannungs- und Strombegrenzung über Wendepotentiometer einstellbar. Übersichtliche Anzeigeinstrumente für Spannung und Strom. 3.900,-DM

Telefon:04241/3516 Fax:5516



### TEKTRONIX 7104 1-GHz-Echtzeit-Oszilloskop

mit Bildröhre in Mikrochannel-Technologie für eine besonders hohe Intensität, bestückt mit 2 Einschüben 7A29 = Vertikal-Verstärker bis DC-1GHz mit einer Empfindlichkeit von 10mv bis 10V/cm sowie den 1GHz-Zeitbasen 7B10 und 7B15. Andere Besückungen auf Anfrage, auch einzelne Einschübe sind bei uns erhältlich. 16.900,-

GENRAD ACHTUNG, NEUGERÄT !!!  
1689M LCR-DIGIBRIDGE 12Hz-100kHz 10.695,-

HEINZINGER HOCHSPANNUNGSNETZGERÄTE  
HNCs1500-400 0-1500V/0-400mA 2.760,-  
HNCs10000-50 0-10000V/50mA 2.875,-

HEWLETT PACKARD  
1661A LOGIC-ANALYZER, 500MHz 14.500,-  
4195A NW-ANALYZER, 10Hz-500MHz 45.425,-  
5061A CESIUM-FREQ.-STANDARD 29.995,-  
8981A VECT.-MOD.-ANALYZER 33.925,-

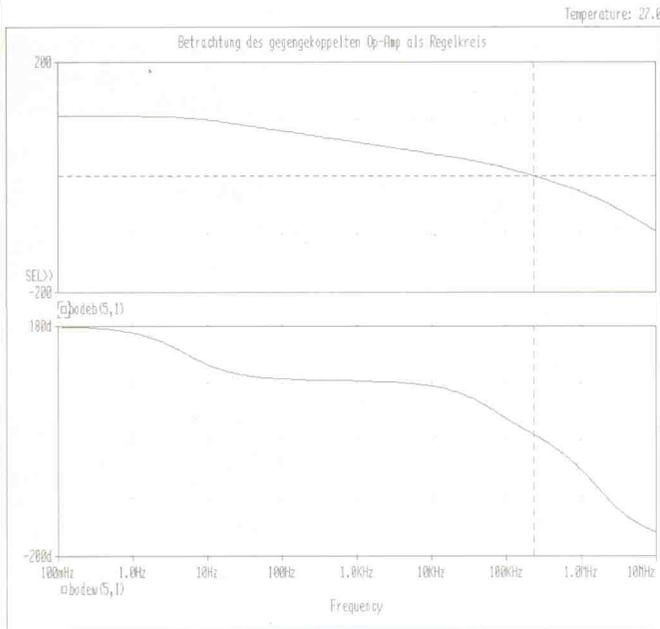
PHILIPS  
PM3295A 400-MHz-OSCILL., IEEE844 6.750,-  
PM5580 TV-IF-MODULATOR 38,9MHz 11.400,-

ROHDE&SCHWARZ  
CMS52 FUNKMEßPLATZ 0,4-1000MHz 19.550,-  
ESH2-Z5 NETZNACHBILD. 9kHz-30MHz 7.475,-

TEKTRONIX  
1502C TDR-KABELTESTER -625m 12.535,-  
1503C TDR-KABELTESTER -10km 12.535,-  
496P SPECTR.-ANALYZER -1,8GHz 14.800,-

WANDEL&GOLTERMANN  
PCM-4 MESSAUTOMAT FÜR PCM-K. 32.900,-  
PFJ-8 BITFEHLER/JITTER-TESTSET 33.900,-  
SNA-62 SPECTRUM-NETWORK-ANALYZER 50Hz-3,2GHz 44.950,-

**MBMT MESSTECHNIK GMBH**  
Carl-Zeiss-Str. 5 27211 Bassum  
Telefon:04241/3516 Fax:5516



**Bild 8. Simulation des Bode-Diagramms für  $R_1 = \infty \Omega$  und  $R_2 = 10 \text{ k}\Omega$ .**

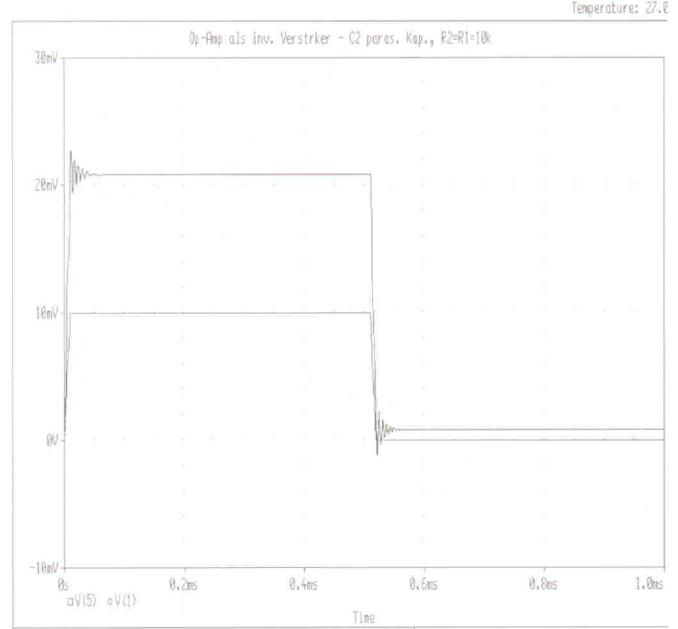
ung mit  $R_1 = R_2 = 10 \text{ k}\Omega$  einen positiven Phasenrand erzielt. Somit ist nur dieses System stabil. Es besitzt einen geringen Phasenrand von  $\approx 12^\circ$ , der zu einem Überschwingen der Sprungantwort und zu einer deutlichen Amplitudenüberhöhung (gain peak) der Betriebs-Übertragungsfunktion führt (nicht gezeigt).

Die charakteristischen Frequenzen, die man der Simulation der Übertragungsfunktion der geöffneten Schleife entnehmen kann, sind in der Ta-

belle 'Kritische Punkte' auf der nächsten Seite aufgeführt.

Der relative Fehler des Phasenrandes  $\phi_{Mkon}$  für  $R_2 = 10 \text{ k}\Omega$  und  $R_1 = \infty \Omega$  durch die Bestimmung aus der Konstruktion des Bode-Diagramms im Vergleich zur Simulation ergibt sich nach Gleichung 5

Die ausgeführte Konstruktion bietet eine ausreichende Genauigkeit. Aus der Konstruktion die Aussage 'Stabilität: Ja/Nein' abzuleiten ist natürlich kritisch, wenn die ermittelte Phasenreserve gering ist. Allein die aus der Konstruktion



**Bild 10. Sprungantwort des invertierenden Verstärkers nach Bild 7 für  $R_1 = R_2 = 10 \text{ k}\Omega$**

ermittelte Größe der Phasenreserve läßt aber eine klare Aussage über die zu erwartende Stabilität zu.

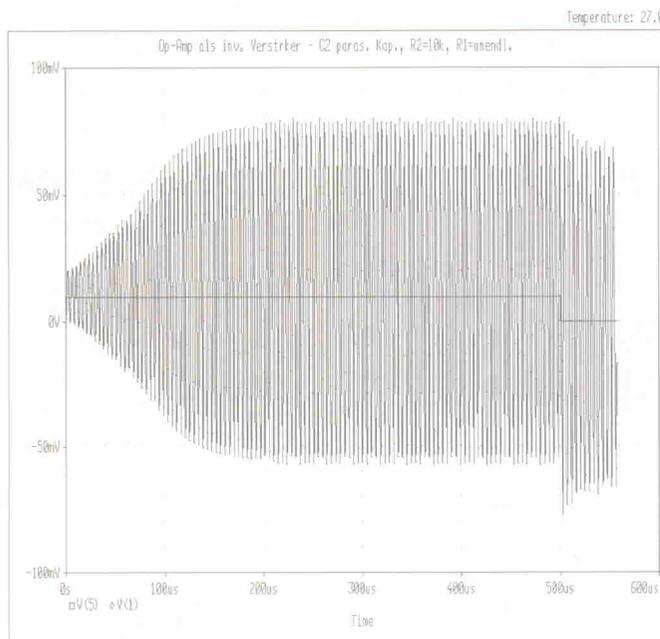
Die Gegenüberstellung der Ergebnisse in Tabelle 'Kritische Punkte' bestätigt, daß ein unter Vernachlässigung der Zusatzbeschaltungen aus  $R_{DC1}$ ,  $R_{DC2}$  und  $C_{DC}$ , beziehungsweise  $R_{1sim}$ ,  $R_{2sim}$  und  $C_{par\_sim}$  konstruiertes Bode-Diagramm eine Aussage über die Stabilität der Applikation erlaubt.

Die in den Tabellen auf Seite 88 aufgeführten Ergebnisse für  $R_1 = R_2 = 100 \text{ k}\Omega$  wurden einer hier nicht abgebildeten Konstruktion entnommen. (Anmerkung: Bei den instabilen Applikationen ist  $f_{0dB} > f_{-180^\circ}$ . Es existiert bei der kritischen Schleifen-Verstärkung von 0 dB ein negativer Phasenrand, folglich muß schon bei einer niedrigeren Frequenz der Phasenrand Null gewesen sein. Entsprechend

gilt die Umkehrung für die stabilen Applikationen.)

### Simulation der Sprungantworten

Bild 9 zeigt die Simulation der Sprungantwort der geschlossenen Schleife für  $R_1 = \infty \Omega$  und  $R_2 = 10 \text{ k}\Omega$ , bei welcher die Verstärkung den kleinsten Wert von eins erreicht hat und den angesprochenen, kritischsten Fall einer Beschaltung des Operationsverstärker hinsichtlich der Stabilität darstellt (mit  $|\beta(j\omega)| = 1$  ist  $|\beta(j\omega)|$  maximal, wenn ein passives Rückkoppelnetzwerk angenommen wird). Aufgrund zusätzlicher Pole in der Schleifen-Übertragungsfunktion (neben denen der Offenen-Übertragungsfunktion des Operationsverstärker), kommt es trotz der Spezifikation des Operationsverstärker als 'unity gain stable' dann zu



**Bild 9. Sprungantwort des invertierenden Verstärkers nach Bild 7 für  $R_1 = \infty \Omega$  und  $R_2 = 10 \text{ k}\Omega$ .**

### Phasen- und Amplitudenrand

Parameter	Phasenrand / Amplitudenrand	Stabilität bez. Simulation	Stabilität bez. Konstruktion		
R2	R1	$\phi_{Msim}$ $\phi_{Mkon}$	$A_{Msim}$ $A_{Mkon}$		
100 kΩ	$\infty$	-35,2°	+12,2 dB	nein	-
100 kΩ	100 kΩ	-8,4° -12°	2,9 dB 5 dB	nein	nein
10 kΩ	$\infty$	-1,7° +5°	1,2 dB -3 dB	nein	ja
10 kΩ	100 kΩ	12,2°	-7,5 dB	ja	-

# In der Durchkontaktierung gibt es viele kreative Lösungen-



## -hier ist eine, die funktioniert!

**Galvanikanlage Compacta**

**Laminator RLM 419 P**

**Bürstmaschine RBM 300**

**Belichtungsgerät Hellas**

**Bungard CCD**

**Sprühätz-/Entwicklungsmaschine Splash**

**Komplette Musterfertigung zum Preis eines Fräsbohrplotters!**

Das Profi-Paket zur Durchkontaktierung gibt es jetzt inklusive der Abwasseraufbereitung IONEX für DM 62.500,- ab Werk, zzgl. MwSt..  
Lieferumfang 9 Maschinen!  
Gesamtverfahrenszeit ca. 2 Stunden  
Maximaler Durchsatz 0,8 m<sup>2</sup> / 8h  
Nutzformat 210 x 300 mm

Bungard Elektronik · Rilke Straße 1 · 51570 Windeck

Tel. (0 22 92) 50 36 · Fax (0 22 92) 61 75

**BUNGARD**  
BEZ

Ihr Weg zur Leiterplatte...

Ihre Quelle für gebrauchte elektronische Meßgeräte

**T.O.P.**  
Elektronik

Kosten reduzieren durch unsere TOP-Schnäppchen

DM

Fluke



5100B-03-05 AC-DC-Kalibrator mit Optionen, Wideband, IEEE 12.500

Hewlett-Packard

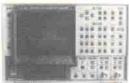
7440A-002 Plotter, 8 Stifte, HP-IB-Interface 1.100

Keithley



192 Systemmultimeter, 6 1/2-stellig 1.100

Ono Sokki



CF-350 FFT-Analysator, 2-Kanal, bis 40kHz 12.000

Rohde & Schwarz



SMG Meßsender, 100kHz - 1000MHz, AM, FM, Phasen- und Pulsmodulation 11.000  
ZPV+E3 Vektoranalysator mit Tuner kpl., 0,3 - 2000MHz, 50 Ohm 7.900

Schaffner



NSG 203A Einschub AC Netzspannungsschwankung, Unterbrechung 1.500

NSG 223A Einschub Impulse hoher Energie (2 Joule) 2.500

Sorensen



DCR60-45B2 Netzgerät, 60V, 45A 1.900

Tektronix

AM503+A6303+TM501 Stromzange kpl., 100A, 20MHz 4.200  
CG5010-02 Kalibriergenerator-einschub, ohne Pulskopf, IEEE 12.000



2465B Vierkanaloszilloskop, 400MHz 13.500  
2710 Spektrumanalysator, 1,8GHz 9.900

Alle Preise zzgl. 15% MwSt.  
6 Monate Garantie auf alle Geräte.  
Wir beschaffen (fast) jedes Gerät.  
Fordern Sie unsere ausführliche Liste an!

**T.O.P. Elektronik GmbH**  
Frühlingstraße 8 · 90513 Zirndorf  
☎ 0911-602244 · ☎ 0911-602686

Grundlagen

## Kritische Punkte

Parameter		Frequenz	
R2	R1	$f_{\text{odB sim}}$ $f_{-180^\circ \text{ sim}}$	$f_{\text{odB kon}}$ $f_{-180^\circ \text{ kon}}$
100 k $\Omega$	$\infty \Omega$	195,3 kHz 103,6 kHz	— —
100 k $\Omega$	100 k $\Omega$	161,9 kHz 137,9 kHz	$\approx$ 186kHz $\approx$ 140 kHz
10 k $\Omega$	$\infty \Omega$	248,5 kHz 234,4 kHz	$\approx$ 270 kHz $\approx$ 300 kHz
10 k $\Omega$	10 k $\Omega$	175,5 kHz 276,6 kHz	— —

## Anstiegsgeschwindigkeit und Sprungantwort

Parameter		f	A	$A \cdot 2\pi \cdot f$
R2	R1	kHz	V	V/ $\mu$ s
100 k $\Omega$	$\infty \Omega$	97 kHz	0,6 V	0,37 V/ $\mu$ s
100 k $\Omega$	100 k $\Omega$	129 kHz	0,3 V	0,24 V/ $\mu$ s
10 k $\Omega$	$\infty \Omega$	225 kHz	80 mV	0,11 V/ $\mu$ s
10 k $\Omega$	10 k $\Omega$	164 kHz	2,5 mV	0,003 V/ $\mu$ s

einer Instabilitätsschwingung von zirka 225 kHz.

Die Frequenzen, mit denen die geschlossene Schleife schwingt (bei Instabilität) oder einschwingt (bei Stabilität – noch positivem Phasen- bzw. noch negativem Amplitudenrand), sind für die unterschiedliche Wahl der Widerstände in der Tabelle 'Anstiegsgeschwindigkeit und Sprungantwort' einander gegenübergestellt.

Ein Vergleich der Eigenschaften der Sprungantworten mit den Ergebnissen der Stabilitäts-Untersuchung der Schleifen-Übertragungsfunktion zeigt, daß die instabilen Applikationen mit einer Frequenz von zirka  $f_{-180^\circ}$  schwingen. Die stabilen Applikationen zeigen einen Einschwingvorgang im Bereich der Frequenz  $f_{\text{odB}}$  ( $|L(j\omega)| = 1$ ).

Die Tabelle zeigt auch die maximale Anstiegsgeschwindigkeit der sich ergebenden Sinusschwingungen. Die Slew-Rate des  $\mu$ A741 von 0,5 V/ $\mu$ s wird offensichtlich nicht überschritten. Die Amplitude des Ausgangssignals liegt in allen Fällen weit unter der Aussteuerungsgrenze des OP. Die Voraussetzung eines linearen Systems für die Stabilitätsbewertung ist somit erfüllt.

## Fazit

Verspricht der Entwurf einer Applikation mit Operationsverstärker Stabilität, so kann aufgrund unberücksichtigter Ein-

gangskapazitäten des Operationsverstärkers beziehungsweise in geringerem Maße durch parasitäre Kapazitäten (wenige pF) Instabilität auftreten.

Bei der Dimensionierung des Rückkoppelnetzwerkes für eine

gewünschte Gleichspannungs-Verstärkung (Gleichspannungs-Betriebs-Übertragungsfunktion) erzeugt ein hochohmiges Rückkoppelnetzwerk mit diesen parasitären Kapazitäten schnell einen zusätzlichen Pol mit einer zusätzlichen Phasenverschiebung in der Schleifen-Übertragungsfunktion.

Neben gängigen Frequenzkompensationen [1] besteht die Möglichkeit, durch eine niederohmige Auslegung des Rückkoppel-Netzwerkes einer solchen Verminderung der Stabilität entgegenzuwirken.

In Listing 1 ist die Quelldatei für die Simulation aufgeführt. Die dargestellte Datei zeigt den Quellcode für die Simulation mit  $R2 = 10 \text{ k}\Omega$  und  $R1 = \infty \Omega$ . Die Dateien für die anderen Simulationen ergeben sich durch entsprechendes Ändern der angegebenen Werte. *pen*

## Literatur

[1] Jerald Graeme, *Phase compensation extends op amp stability and speed*, Burr Brown Corp, EDN September 16, 1991

Betrachtung des gegengekoppelten Op-Amp als Regelkreis

```
*
*
*
V_IN 1 0 AC 0.000001V
VCC 100 0 DC 12V
VSS 101 0 DC -12V
*
* nichtinvertierender Verstaerker mit OP
*
* in+ in- VCC VSS OUT NAME
X_OP1 2p 2 100 101 5 UA741
*
* Rueckkoppel-Netzwerk
* (parasitaerer Anteil durch Cpar gegeben)
*
R1 2 0 10k
R2 1 2 10k
Cpar 2 0 10p
*
* Netzwerk fuer Gleichspg.-Gegenkopplung
* (bei realer Schaltung erforderlich)
*
RDC1 2 3 10Meg
RDC2 3 5 10Meg
CDC 3 0 100m
*
* Simulieren der OP-Last
* die bei geschlossener Schleife existiert
*
R1SIM 6 0 10k
R2SIM 5 6 10k
C1SIM 6 0 10p
*
* Simulieren des Generators
* der bei geschlossener Schleife existiert
*
Rgen 2p 0 75
*
* kapazitive Last des OP
*
C1 5 0 47n
*
.OPTIONS ITL4=40
.OPTIONS RELTOL=0.001
.LIB \pspice\lib\linear.lib
.OP
.AC DEC 30 0.1 10MEG
.PROBE
.END
```

Listing 1. PSpice-Netzliste zur Schaltung aus Bild 7.

Hinweis: Fortsetzung aus Heft 2/97.

# Analogtechnik

Schaltungen verstehen,  
dimensionieren, selbst entwickeln

## Teil 11: Dynamische Transistorkennlinien

Dr. Stephan Weber

**Welche Kennlinien beim dynamischen Betrieb – also bei sich zeitlich ändernden Signalen – eine besondere Rolle spielen und wie man letztlich den gesuchten Transistor-Typen findet, beschreibt diese letzte Folge der Laborblätter.**

Verwendet man einen Transistor als Verstärker, so sind oft Signale in einem größeren Frequenzbereich zu verarbeiten, beispielsweise bei einem Niederfrequenzverstärker 20...20 kHz oder bei einem UKW-Antennenverstärker 88...108 MHz. Die verwendeten Transistoren und seine Schaltungs-umgebung müssen natürlich speziell an den jeweiligen Zweck angepaßt werden. Da sehr unterschiedliche Transistoren im betrachteten Gleichspannungs-Ersatzschaltbild völlig identisch sein können, muß dieses zu einem AC-fähigen Er-

satzschaltbild erweitert werden. Insbesondere dürfen die Transistorkapazitäten nicht mehr vernachlässigt werden. Ab einigen Dutzend MHz sind dann auch die Gehäuse-Induktivitäten zu berücksichtigen. Weitere wichtige Eigenschaften beispielsweise sind die Rauscheigenschaften oder Temperatureffekte.

Der Bipolartransistor besitzt zwei pn-Übergänge, die sich wie Dioden verhalten. Jeder Übergang weist nicht nur einen (differentialen nichtlinearen) Widerstand auf, der durch die bekannte e-Funktion beschrieben wird, sondern auch eine Kapazität. Diese wirkt sowohl am Basis-Emitter-Übergang als auch am Basis-Kollektor-Übergang. Da zwischen Kollektor und Emitter keine direkte Verbindung besteht, ist die Kapazität zwischen diesen Anschlüssen wesentlich kleiner und wird meist vernachlässigt.

### Zweierlei Kapazitäten

Im Normalbetrieb ist die Basis-Emitter-Diode in Durchlaßrichtung geschaltet ( $U_{BE} > 0$  bei npn-Typen) und die Basis-Kollektor-

Diode in Sperrichtung ( $U_{BC} < 0$  bei npn-Typen). Selbst wenn die Transistoren völlig symmetrisch aufgebaut wären, so wären trotzdem die Kapazitäten sehr unterschiedlich. Schaltet man einen pn-Übergang in Sperrichtung, so entsteht damit eine Anordnung, die einem Plattenkondensator gleicht. Dabei ist der 'Abstand'  $w$  von der Spannung  $U$  abhängig und nimmt etwa mit der Wurzel aus der Spannung ab ( $w \approx \sqrt{U}$ ). Dadurch hat diese sogenannte Sperrschichtkapazität  $C_j$  (j für junction, engl. Sperrschicht) folgende Abhängigkeit:

$$C_j = C_{j0} / \sqrt{1 - U/U_d}$$

$U_d$  = Diffusionsspannung (etwa 0,5...0,9V)

$C_{j0}$  = Kapazität bei 0 V

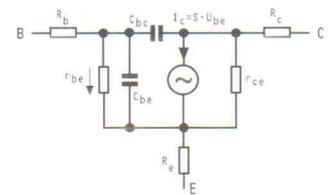
Wenn die Spannung  $U = U_d$  wäre, so würde die Kapazität gegen unendlich gehen, was natürlich in der Praxis nicht der Fall ist. Zum einen gilt die Formel nur für  $U < U_d$ , und zum anderen würden bei  $U = U_d$  bereits extrem hohe Transistorströme fließen, die wahrscheinlich zur Zerstörung führen würden.

Im Durchlaßfall wird die Sperrschichtkapazität  $C_j$  durch die deutlich größere Diffusionskapazität  $C_d$  überlagert, welche proportional zum Durchlaßstrom ist. Die Gesamtkapazität ergibt sich als die Summe aus der Sperrschicht- und der Diffusionskapazität. Bei der Basis-Kollektor-Kapazität ist wegen der Sperrichtung der Diffusionsanteil vernachlässigbar klein, und beim in Durchlaß geschalteten Basis-Emitter-Übergang ist umgekehrt die Diffusionskapazität dominierend und erheblich größer als die Basis-Kollektor-Kapazität. Im Normalbetrieb gilt also:

$$C_{BC} = C_{j0} / \sqrt{1 - U_{BC}/U_{jc}}$$

$C_{BE} \approx T_F \cdot I_C \gg C_{BC}$   
( $T_F$  ist die Vorwärts-Transitzeit)

Die Basis-Kollektor-Kapazität ist meist bei einer bestimmten Spannung (z. B. 5 V) direkt in Datenblättern angegeben, so daß der Gesamtverlauf recht gut damit konstruiert werden kann – zumal die Variation über der Spannung eher gering ist (siehe Bild 1). Statt der Basis-Emitter-Diffusionskapazität wird allerdings fast immer die sogenannte Transitfre-



**Bild 2. π-Ersatzschaltbild eines Bipolartransistors für höhere Frequenzen mit den stets vorhandenen, unvermeidlichen Bahnwiderständen.**

quenz  $f_T$  spezifiziert; das ist die Frequenz, bei der die Stromverstärkung  $\beta = I_C/I_B$  auf eins abgefallen ist. Bedingt durch die parallelgeschalteten Transistorkapazitäten, sinkt nämlich die Stromverstärkung  $\beta$  genau wie beim RC-Tiefpaß 1. Ordnung um 20 dB pro Dekade. Bei hohen Frequenzen  $f$  wird immer mehr Basisstrom  $I_B$  benötigt, bis er bei  $f = f_T$  sogar genauso groß wie der Kollektorstrom  $I_C$  ist. Die 3-dB-Frequenz, bei der  $\beta$  auf 70,7 % von  $\beta_0$  abgesunken ist, wird Beta-Grenzfrequenz  $f_B$  ( $< f_T$ ) genannt und kann wie folgt umgerechnet werden:

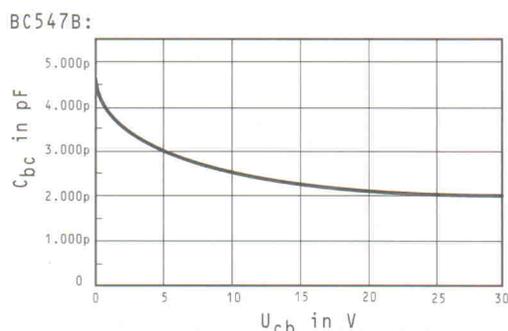
$$\begin{aligned} \beta(f) &= \beta_0 / (1 + jf/f_B) \\ \Rightarrow \beta(f_T) &= \beta_0 / (1 + jf_T/f_B) \\ \Rightarrow |\beta(f_T)| &= \beta_0 / \sqrt{1 + (f_T/f_B)^2} \\ &= 1 \approx \beta_0 / (\sqrt{2} f_T/f_B) \\ \Rightarrow f_B &= f_T / \sqrt{2} \end{aligned}$$

Im Ersatzschaltbild (Bild 2) gilt  $C_{BC} \ll C_{BE}$  und bei hohen Frequenzen  $R_{BE} \gg 1/\omega C_{BE}$ , so daß der Basisstrom fast ausschließlich in  $C_{BE}$  fließt. Es gilt dann:

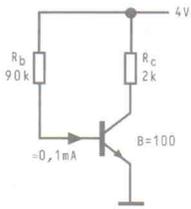
$$\begin{aligned} I_C &\approx S \cdot U_{BE} \approx S \cdot I_B / \omega C_{BE} \\ \text{mit } S &= I_C / U_T \\ \Rightarrow I_C / I_B = \beta &= 1 = S / (2\pi f_T C_{BE}) \\ \Rightarrow f_T &= S / (2\pi C_{BE}) \end{aligned}$$

Damit kann man  $f_T$  und  $C_{BE}$  ineinander umrechnen. Die im Ersatzschaltbild eingezeichneten Serienwiderstände liegen in der Praxis bei wenigen Ohm.  $R_E$  ist meist am kleinsten, da der Emitter besonders hoch dotiert und damit niederohmig ist.  $R_C$  ist merklich größer als  $R_E$  und bestimmt in erster Linie die Sättigungsspannung  $U_{CEsat} \approx I_C \cdot (R_E + R_C)$ .  $R_B$  bestimmt dagegen stark das Rauschverhalten und die HF-Eigenschaften.

Eine weitere wichtige Größe – vor allem bei Schalt-Transistoren – ist



**Bild 1. Prinzipieller Verlauf der Sperrschichtkapazität am Beispiel eines Standard-NF-Transistors.**



**Bild 3. Transistor in der Sättigung:**  
Mit  $B = 100$  könnte  $I_C$  bis zu  $0,1 \text{ mA} \cdot 100 = 10 \text{ mA}$  betragen, aber durch  $R_C$  ist er auf  $2 \text{ mA}$  begrenzt.

die Schaltzeit  $T_S$ . Beim Schaltbetrieb schaltet man oft einen Transistor entweder völlig aus ( $I_B = 0$ ) oder völlig in die Sättigung ( $U_{CEsat}$  nahe Null, in der Praxis  $0,02 \dots 0,5 \text{ V}$  je nach Strom und Transistortyp). Sinnvoll ist dieser Betrieb vor allem deshalb, weil in beiden Zuständen die Verlustleistung  $P = U_{CE} \cdot I_C + U_{BE} \cdot I_E \approx U_{CE} \cdot I_C$  minimal ist und auch Exemplarstreuungen fast keine Rolle mehr spielen (Anwendung TTL-Logik, Schaltnetzteile etc.).

Um die Sättigung zu erreichen, wird  $I_B$  wesentlich höher eingestellt (siehe Bild 3), als man es nach der Stromverstärkung eigentlich machen müßte (Übersteuerung). Der Transistor wird

dann voll durchgesteuert und die Kollektor-Emitter-Strecke ähnlich niederohmig wie ein geschlossener Schalter. Im Gegensatz zum Normalbetrieb sind nun *beide* pn-Übergänge in Durchlaß geschaltet, und in beiden tritt eine hohe Diffusionskapazität auf. Vor allem die im Normalbetrieb unwichtigere Basis-Kollektor-Diffusionskapazität wird nun dominierend.

### Partnersuche

In der Praxis können zu viele Transistordaten sehr verwirrend sein, und es stellt sich die Frage, welcher Transistor für die jeweilige Anwendung am besten ist. Es muß allerdings gesagt werden, daß

es überraschend viele Schaltungen gibt, wo es nahezu egal ist, welchen Transistor man einsetzt. Erst wenn man wirklich ein Optimum an Leistungsfähigkeit erreichen möchte, wird die Auswahl kritischer und entscheidend.

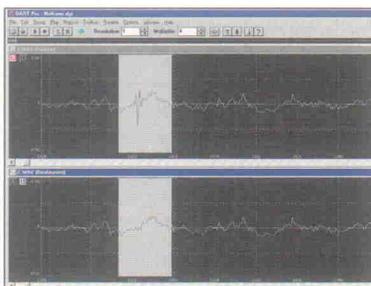
Wichtigstes Kriterium ist die Polarität npn oder pnp – sie muß unbedingt stimmen. Bei der maximalen Verlustleistung und dem maximalen Kollektorstrom kann man oft Abweichungen von  $+50/-20\%$  zulassen; bei der Sperrspannung ist der nächst höhere Wert zu wählen. Bei der Transitfrequenz sind etwa  $+50/-20\%$  und bei der Stromverstärkung  $\beta$  rund  $+100/-35\%$  Abweichung unproblematisch. Wenn diese Kenndaten angepaßt sind, spielen andere Größen wie Rauschen oder Schaltzeiten nur noch eine geringe Rolle; denn Transistoren, die in den wesentlichen Daten übereinstimmen, passen auch in den untergeordneten Daten überein. Letztendlich wird aber jede Schaltungsentwicklung immer iterativ sein. roe

### Doch kein Ende!

Mit dieser Folge ist die Artikelreihe 'Analoge elektronische Schaltungen' abgeschlossen; gleichzeitig werden auch die Laborblätter in der herkömmlichen Form nicht mehr erscheinen. Das heißt natürlich nicht, daß sich die Redaktion um die in dieser Rubrik vorgestellten Grundlagen nicht mehr kümmern mag (im Gegenteil) – lediglich die optische Erscheinungsform und die Rubrizierung wird eine andere sein. Beispielsweise beginnt in einem der nächsten Hefte ein Beitrag zum Thema Entwicklung von Audio-Endstufen, der eigentlich in die 'Laborblätter' gehören würde, den die Redaktion aber durch die Lösung aus dem starren Laborblätter-Korsett wesentlich besser aufbereiten und darstellen kann.

## Das bringen

Änderungen vorbehalten



**Sound im PC:** Von Sound-Karte bis Declick- und Denoise-Software

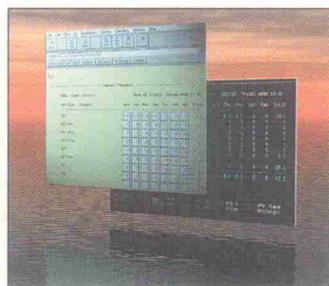
**Notebooks:** Jetzt mit 166-MHz-MMX-Pentium

**Microsoft Office 97:** Mehr Fehler als Vorteile?

**Sprachverarbeitung:** PCs werden zu 'mündigen Zuhörern'

**Neue Silberscheiben:** Was DVD und CD-RW bringen

Heft 4/97 am 13. März am Kiosk



**Host-Integration:** Zentralrechner via Internet erreichen

**Internet via Satellit:** Direc-PC deckt ganz Europa ab

**IP-Switching:** Die schnellere Alternative zum Routing

**Call-Center:** Landesweite Vernetzung erhöht Verfügbarkeit

**EDI-Einsatz:** Bestellwesen via Internet vereinfacht

Heft 3/97 am 20. Februar am Kiosk



**WWW-Dateisysteme:** Schneller Zugriff auf Web-Informationen

**Großbildmonitore:** Erst ab 20 Zoll macht Grafik Spaß

**Welt Weit Warten:** Performance-messung für Web-Server

**Newsserver:** Freie und kommerzielle Version von DNews mit vielen Optionen

**R/2-R/3-Kommunikation:** Hilfe für die komplexe Konfigurationsarbeit

Heft 3/97 am 20. Februar am Kiosk

### Von EMUFs & EPACs

lautet der Titel unseres über 100-seitigen Kataloges in dem wir unsere Fin... Software vorstellen. Wir bieten Ihnen Rechner von 6502 bis zum 68000, 68070 und 68301. Diese kleinen Rechner haben ihren Weg in die... gemacht... Steuerun-

**Von EMUFs und EPACs Ausgabe 97 ist erschienen.**

### Meßtechnik für PCs

unser neuer Katalog zu PC-Meßtechnik stellt Ihnen PC-Karten vor, die die Arbeit mit dem PC im Labor erleichtern, bzw. erst ermöglichen. Sie finden A/D- und D/A-Wandlern, Multifunktionskarten, Timer- und Ein-/Ausgabekarten (auch optoentkoppelt oder über Relais). Darüberhinaus auch Buserweiterungen und Prototypenkarten und das gesamte Zubehör für die sinnvolle Arbeit mit diesen Karten. Auch dieser Katalog kann kostenlos angefordert werden.

### Für PALs und GALs und EPROMs ...

Wir bieten Ihnen in unserer Broschüre „Für PALs und GALs“ eine weite Auswahl an Ingenieurwerkzeugen. Neben EPROM-Simulatoren und Logic-Analysen finden Sie eine weite Auswahl an Programmierern. Wir bieten Ihnen neben dem kleinen GAL-/EPROM-/MPU-Programmierer GALEP III die bekannten und bewährten Universalprogrammierer ALL-07A und ALL-07A/PC, die mittlerweile an die 4000 verschiedene Bausteine programmieren.

### MOPS 11

Kleiner, flexibler, preiswerter HC11-Rechner mit großer u. komfortabler Software-Umgebung (Basic + Pascal Compiler). Vorgestellt v. H.J. Himmeroder in ELRAD 3, 4 und 5/1991. Version 2.1 finden Sie in ELRAD 8/92.

MOPS-LP	Leerplatte	64,— DM
MOPS-BS1	Bausatz, enthält alle Teile außer RTC und 68HC24	220,— DM
MOPS-BS2	Bausatz, enthält alle Teile incl. RTC und 68HC24	300,— DM
MOPS-FB1	Fertigk., Umfang wie BS1	300,— DM
MOPS-FB2	Fertigk., Umfang wie BS2	300,— DM
MOPS-BE	MOPS-Betriebssystem für PC	100,— DM

### ICC11

Optimierender low-cost ANSI-C Compiler für HC11 incl. Preprozessor, Linker, Librarian, Headerfiles, Standardlibrary, Cross-Assembler und Shell. Mit umfangreichen deutschen Handbuch.

ICC11	ANSI-C Compiler für HC11	348,— DM
-------	--------------------------	----------

### HC11-Welcome-Kit

Der einfache Einstieg in die Controllertechnik mit dem Motorola 68HC11. Enthält: IDE11-Entwicklungsumgebung, original Buch Dr. Sturm, Mikrorechenstechnik, Aufgaben 3 mit Simulator TESTE68, original MOTOROLA Datenbuch HC11 Technical Data, HC11-Entwicklungs-board zum Anschluß an PC incl. Kabel und Anleitung.

HC11-Welcome Kit	Komplett zum Einstieg	276,— DM
------------------	-----------------------	----------

### ZSLIC-11

41mm x 54mm kleines HC11E1-Modul mit 8K EEPROM realisiert über XICOR SLIC-Baustein. Entwicklungspaket mit ZSLIC11, IF232LC, Kabel, Handbücher und IDE11-Software (Editor, Assembler, Download, Monitor).

ZSLIC11/ENT	Entwicklungspaket ZSLIC11	429,— DM
ZSLIC11/FB	ZSLIC11-Karte, mit Manual	215,— DM

### Hip Hop HC11

Das von Oliver Thamm herausgegebene Praxisbuch zur 68HC11 Microcontrollerfamilie

HipHopHC11	Das Praxisbuch zum HC11	59,— DM
------------	-------------------------	---------

### 386EX-CARD

Ein 386er-Brieftaschen PC für Lösungen, bei denen es auf Raum- und Strombedarf ankommt. Die 386EX-CARD ist programmierbar mit allen üblichen DOS-Compilern (z.B. Microsoft C, Basic, Pascal...). FLASH-Disk on board. Zusätzlich Sockel für wechself. FLASH-Disk.

386EX/Start	Starterkit enthält 386EX-CARD incl. BIOS-Lizenz, 1MB sRAM, 1MB FLASH ROM-DOS, ser. Kabel, Netzteil und Evaluationsboard	799,25 DM
386EX/Card	386EX-Card, ohne Speicher mit BIOS	457,70 DM

### ZWERG332

So groß wie der bekannte ZWERG11 (55mm x 50mm) ist der ZWERG332, ausgestattet mit einem MC68332-Controller vom Leistungsumfang eher ein Riese als ein Zwerg. Technische Unterlagen, Preise und Lieferformen finden Sie in „Von EMUFs und EPACs“.

ZWERG332/ENT	Entwicklungspaket mit C-Compiler	977,50 DM
ZWERG332/F1	ZWERG332 mit 32KB RAM u. 1MB FLASH	345,— DM

### Der Neuner! ST9 + BASIC

Jens Altenburg (bekannte HipHopHC11-Mitautor) stellte in ELRAD 12/96 den "NEUNER" vor, eine halbe Europa-Karte mit ST9-Controller von STM und nützlichen BASIC im ROM. So wurde der "NEUNER" ein moderner Urenkel des bekannten und weit verbreiteten BASIC-EMUF.

ST9BE/LP	Leerplatte	64,— DM
ST9BE/BASIC	ST9-Controller mit BASIC (im ROM)	169,— DM
ST9BE/FB	komplett aufgebaut, incl. BASIC	359,— DM
ST9BE/Kit	ST9BE/FB, RTC + Batt., STM-Daten CD und Kabel	398,— DM
ST9BE/OPT	RTC + Batt.	35,— DM

### HC12-Welcome-Kit

Der HC12-Welcome-Kit bietet Ihnen alles, was Sie für erste Erfahrungen mit Motorolas neuem Controller brauchen: als Hardware die kompakte HC12 Welcome-Kit Platine, als Software den Monitor TwinPEEKs und als Lektüre u.a. das Referenz Manual zum 68HC12. Wie von Oliver Thamm beschrieben in ELRAD 2/1997.

HC12-Welcome-Kit	Hardware mit TwinPEEKs	195,50 DM
------------------	------------------------	-----------

### PICs

Der Nachfolger des erfolgreichen "PICSTART-16" ist da! Das original MICROCHIP Kit PICSTARTplus ist als Lager lieferbar. PIC-STARTplus enthält: Programmierer, Assembler, Simulator, Muster-Bausteine, Daten-CD. PICSTARTplus ermöglicht die Arbeit mit PIC16xx, PIC17xx, PIC1400.

PICSTARTplus	Das neue PICSTART-Evaluation Kit von MICROCHIP, Komplett mit CD, Programmer, Software.	399,— DM
fuzzyTexpl.	Microchips fuzzyTechexplorer, wie vorgestellt in ELRAD 6/96	269,— DM
PIC-ASS/Buch	Edwards/Kühnel, Parallax-Assembler Arbeitsbuch für die Microcontroller PIC16Cxx in deutsch. Der Titel des US-Original lautet THE PIC SOURCE BOOK. DIN A4, geringt. inclusive Assembler und Simulator	68,— DM
EASY-PIC'n	Lehrbuch zum Einstieg in PICs (vor allem 16C84) aus den USA. Als Begleitbuch zu PICSTARTplus empfehlenswert.	150 Seiten, DIN A4, in englisch 68,— DM
König-PIC	Neu! von König und König, "Erfolgreich arbeiten mit PIC-Controllern". Ein echtes PIC-Kompodium mit über 550 Seiten und CD	89,95 DM
PIC-Programmer	für PIC16-Cxx aus ELRAD 1/94 und 6/94. Fertiggerät im Gehäuse mit Programmierungsfassungen und Software.	392,— DM
C-Mark/ENT	Eine runde Sache! Das PIC18C84-Entwicklungspaket mit C-Compiler. Enthält Hardware, C-Compiler (engl. Handb.), SW-Beispiele, Programmieradapter, Kabel	398,— DM
PICC-PCM	C-Compiler für PIC16C6x, PIC16C7x und PIC16C84, engl. Handbuch (im C-Mark/ENT enthalten)	230,— DM

### CP-537

Einplatinen-Rechner mit 80C537 (oder 517), der tausendfach im Einsatz ist. 32KB EPROM, 32KB RAM und 32KB EEPROM sind onboard möglich, 2 ser. Schnittstellen, Watchdog optional.

CP-537M-3A	Baugruppe mit 80C537, ohne RAM, EPROM, mit Handbuch	299,— DM
EM-537	Komfort-Monitor mit SAA-Oberfläche	170,— DM
CM-51	Baugr. mit 80C31/32, 32KB RAM, ohne E/EP.	185,— DM

### MACH-445

Das MACH-445 EVAboard, vorgestellt in ELRAD 12/95. Beide Lieferformen (LP + BS) werden mit aufgelötetem MACH 445 und der benötigten Software auf Diskette geliefert.

445-EV/LP	Leerpl. m. MACH445 und SW	158,— DM
445-EV/BSMax	wie oben, mit allen zum Betrieb des MACH445 benötigten Bauteilen	189,— DM

### ispLSI/CPLD-Designer

Die Prototypenplatte zur Programmierung „im System programmierbarer Logik“ nach ELRAD 10/94 mit der LATTICE-Software pds1016 und den drei LATTICE-ispLSI Chips. Nur als Bausatz lieferbar.

ispLSI/BS	Leerkarte mit sämtlichen Bauteilen und der zugehörigen Software	155,— DM
-----------	---	----------

### EPROM-Simulatoren

Unentbehrliche Hilfsmittel für den ernsthaften Programmierer. Alle Modelle für 16 Bit-Betrieb kaskadierbar.

EPSIM/1	Eprom-Simulator 2716 – 27256	249,— DM
ROMSIM512	Der neue EPROM-Simulator bis 27512, über serielle Schnittstelle, galvanisch getr.	375,— DM
PEPS3/27010	Eprom-Simulator 2716 – 271001	457,70 DM
PEPS3/274001	Eprom-Simulator 2716 – 274001	897,— DM

### DSP-Evaluation Kits

Der original MOTOROLA Evaluation-Kit für den MOTOROLA DSP 56002, mit sämtlichen Unterlagen und Software.

56002-EVM	Der Original MOTOROLA-Kit 56002-EVM	349,— DM
-----------	-------------------------------------	----------

Ausbausätze aus ELRAD 6/96 und ELRAD 7/96		
Turbo-Talk	Leerplatte und GAL Bausatz mit LP und GAL	39,— DM 55,— DM
Zeitspeicher	Leerplatte (Multil.) Bausatz mit LP	49,— DM 94,— DM

Der EZ-Kit-Lite mit ADSP2181 original von ANALOG DEVICE (AD). Wie besprochen in ELRAD 1/96, jedoch mit englischem 2181-User Manual zusätzlich. Der schnelle Einstieg in die DSPs von AD. Neu: Das PC-Hostinterface, beschrieben in ELRAD 8/96 von Andreas R. Bayer, als Bausatz.

EZ-Kit-Lite	Der einfache Einstieg in die ADSPs	189,— DM
EZ-Hostflash	Die schnelle Verbindung zum PC./Bausatz	139,— DM

C3x-DSK, der neue DSP-Kit von TEXAS INSTRUMENTS. „DSP-Design ein Kinderspiel“ schreibt IT, „...ein Starterkit, das preislich und hinsichtlich Performance Maßstäbe setzt“ schreibt Andreas R. Bayer in ELRAD 11/96. „...ein optimaler Gegenwert für's Geld.“ Ausbaufähig mit der Baugruppe „Signalager“, der Speicherweiterung aus ELRAD 8/97.

C3x-DSK	original TI DSP-Evaluation Kit	199,— DM
C3-Sig/LP	Leerplatte für Speicherweiterung	69,— DM
C3-Sig/FB	Speichererw. getestet, incl. RAM	149,— DM

### Meßtechnik für PCs

#### ADIODA-12LAP

PC-Karte mit 8 Stück A/D-Eingänge 12Bit (bis 25KHz, progr. Eingangverstärker), 1 Stück D/A-Eingang 12Bit, 24 Stück I/O TTL und Timer. Deutsches Handbuch mit Beispiel-SW in Basic, Pascal und C.

ADIODA-12LAP		598,— DM
--------------	--	----------

#### ADIODA-12LC

PC-Karte mit 8 Stück A/D-Eingänge 12Bit (bis 25KHz, programmierbare Eingangverstärker), Beispiel-SW in Basic, Pascal und C.

ADIODA-12LC		379,50 DM
-------------	--	-----------

#### ADIODA-12EXT

PC-Karte mit 32 A/D-Eingängen 12Bit (bis 25KHz, progr. Eingangverstärker), 4 Stück D/A Ausgänge, 24 Stück I/O TTL und Timer. Incl. DC/DC Wandler. Deutsches Handbuch mit Beispiel-SW in Basic, Pascal und C.

ADIODA-12EXT		1127,— DM
--------------	--	-----------

### ... oder PCI-Base!

#### PAD12LC

PC-Karte/PCI-Bus mit 16 Stück A/D-Eingängen 12Bit (bis maximal 100KHz), incl. Treiber und Demos in C-Sourcecode.

PAD12LC		398,— DM
---------	--	----------

#### PDAC4

PC-Karte/PCI-Bus mit 4 Stück D/A-Eingängen 12Bit. Ausgänge maximal +/- 10V, incl. Treiber und Demos in C-Sourcecode.

PDA4		598,— DM
------	--	----------

#### PAD12DAC4

PC-Karte/PCI-Bus mit 16 Stück A/D-Eingängen 12Bit (max. 100KHz) und 4 Stück D/A-Ausgänge 12Bit, incl. SW.

PAD12DAC4		998,— DM
-----------	--	----------

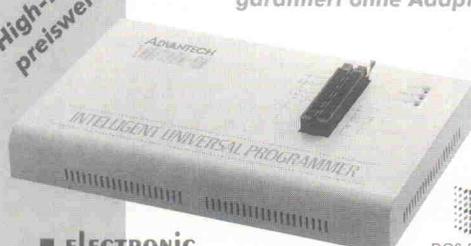
Weitere Infos zu diesen u. vielen anderen Karten finden Sie in unseren Katalogen die wir Ihnen kostenlos zusenden.

## ELEKTRONIK LADEN

**Mikrocomputer GmbH**  
**W.-Mellies-Straße 88, 32758 Detmold**  
**Tel. 0 52 32/81 71, FAX 0 52 32/8 61 97**  
**oder**  
**BERLIN 0 30/4 63 10 67**  
**HAMBURG 0 40/38 61 01 00**  
**FRANKFURT 0 61 96/4 59 50**  
**STUTTGART 0 71 41/45 11 70**  
**MÜNCHEN 0 89/6 01 80 20**  
**LEIPZIG 0 34 12/ 11 83 54**  
**SCHWEIZ 0 62 77 61 69 44**  
**ÖSTERREICH 0 22 36/4 31 79**  
**NIEDERLANDE 0 30 68/8 38 39**  
**oder**  
**http://members.aol.com/elmikro**

**ADVANTECH® LabTool-48**  
 Programmiert alle Bauteile bis DIL-48 direkt - garantiert ohne Adapter!

High-Tech preiswert



Extrem schnell - 100s / 8MBit  
 Direkte Programmierung aller Bauteile bis DIL48  
 Option: 2 EPROM-Simuloren  
 Garantiert ohne Adapter - Nur ein Adapter für alle PLCC44-Bauteile • Arbeitet am PC-Druckerport • Ist mobil • Integrierte Stromversorgung

**ELECTRONIC**  
**ELS**  
 D-47179 Duisburg • Kurfürstenstraße 47  
 Telefon 0203-991714-0 • Fax 991714-1 • BBS 991714-2

DOS & Windows

**Programmiergeräte/EPROM-Emulatoren/Tools**

<p><b>PREPROM-02 DM373,75</b>                  Universalprogrammiergerät für:</p> <ul style="list-style-type: none"> <li>• EPROM's 2716...27080</li> <li>• FLASH's 29Cxxx</li> <li>• EEPROM's 2816...28(F)040</li> <li>• NVRAM's Dallas, SGS(STM)</li> <li>• Ext. Anschluß u. PC-Printerport</li> <li>• Komfortable SAA/PC-Software</li> <li>• Diverse Utilities</li> <li>• robustes Metallgehäuse</li> <li>• Preiswerte Erweiterungsmodule erhältlich: z.B.</li> </ul> <p>8751, AT89C51/52 DM 66,70                  87C7xx DM118,45                  PIC16Cxx DM210,80                  GAL's DM221,38                  Serielle EEPROM DM 87,97                  DIL28-&gt;PLCC32 DM 19,32                  DIL32-&gt;PLCC32 DM 19,32                  DIL40-&gt;PLCC44 DM 21,62                  u.v.m.</p>	<p><b>SIMEPROM-01B* DM175,38</b>                  EPROM-Emulator für:</p> <ul style="list-style-type: none"> <li>• EPROM's 2716...27512</li> <li>• Ext. Anschluß über PC-Printerport</li> <li>• Versionen mit 150, 120ns</li> <li>• Kaskadierbar bis 4*8=32-Bit</li> <li>• Komfortable SAA/PC-Software</li> <li>• Utilities zur Datenmanipulation</li> <li>• flexible Resetzerzeugung</li> <li>• Stromvers. aus Schalt.+Ext.</li> <li>• Kunststoffgehäuse</li> <li>• *150ns/8-Bit</li> </ul> <p><b>SIMEPROM-02 DM386,40</b>                  wie SIMEPROM-01B aber:</p> <ul style="list-style-type: none"> <li>• Emuliert 2716...27020(040)</li> <li>• zusätzlich RS232C über Optokoppler</li> <li>• Versionen bis 85ns!</li> </ul> <p>• Word Eprom-Adap. DM39,10</p>	<p><b>SIM2051 DM224,25</b>                  Emulator und Programmiergerät für AT89C1051/2051</p> <ul style="list-style-type: none"> <li>• Ext. Anschluß über RS232C</li> <li>• Integrierte SAA/PC-Software mit Debugger und Programmier</li> <li>• Diverse Einstellungsmöglichkeiten für Hard- und Software</li> </ul> <p><b>PREPROM-03 DM1110,67</b>                  Gang-EPROMer:</p> <ul style="list-style-type: none"> <li>• wie PREPROM-02 aber mit 8 Programmiersockeln</li> <li>• Alle Erweiterungsmodule wie für PREPROM-02 verwendbar</li> </ul>  <p>Weitere Info's auf Anfrage                  Preise inkl. 15% MwSt. (Stand 01/97)                  zuzüglich DM10,80 Versandgebühr</p>
---	---	---

**D.E.F.T. GmbH • Kornstr.297-301 • D-28201 Bremen**  
 Tel. 0421/5360808 • Fax 5360809 • <http://www.elnec.sk>

**An Sehen gewinnen - CTX 17/20/21er Monitore**  
 für Mac, Power-PC, SUN, PC, Workstations, Terminals ...

**INFO FAX**  
**49-(0) 21 31-34 99 11**

**CTX**

Besuchen Sie uns auf der CeBit '97, Hannover, 13.-19.3.97, Halle 8.1, Stand F38

**DER DIREKTE DRAHT**  
 ZUR ANZEIGENABTEILUNG  
 0511/53 52-164 oder -121

**SONDERANGEBOT**  
 Beringte Bohrer ab DM 3,30 je Stück • Spezial-Gravurstichel zum Isolationsfräsen DM 16,- je Stück • Durchkontaktiermatten DM 30,- je 1.000 Stück  
 Dry-Peel Chemikalienfreier Kontaktfilm DM 5,60 je Stück A3 • preiswerte Bohrunterlagen • Original Bungard fotobeschichtetes Basismaterial

**BUNGARD**  
 Ihr Weg zur Leiterplatte...

Bungard Elektronik  
 Rilke Straße 1  
 D-51570 Windeck  
 Tel. (0 22 92) 50 36 • Fax 61 75

**IHR ZUVERLÄSSIGER ELEKTRONIK-PARTNER**

**ALCRON**  
 Horst Boddin - Import-Export  
 Postfach 100231 Telefon 051 21/51 20 17  
 D-31102 Hildesheim Telefax 051 21/51 20 19  
 Steueralder Straße 93 51 66 86  
 D-31137 Hildesheim

**µ-BASIC/51-Compiler - Assembler/51**  
**MIDI/RS232 - 80C535 -**  
**51-er Mikro-Controller-Entwicklungs-Systeme**

<p><b>1</b> µ-BASIC/51-Compiler</p> <ul style="list-style-type: none"> <li>• Strukturiertes BASIC</li> <li>• 32-Bit Fließkommantimetrik</li> <li>• Komfortable Stringfunktionen</li> <li>• Für alle 51-er Mikrocontroller geeignet</li> <li>• Ziellennumerfrei</li> <li>• Dynamische Speicher-Verwaltung</li> <li>• Small &amp; Large Memory-Modelle</li> <li>• Trigon. Funktionen</li> <li>• Symbolisch linkbarer Code</li> <li>• Interrupts</li> <li>• Deutsches Handbuch</li> </ul>	<p><b>2</b> Assembler/51-Paket</p> <ul style="list-style-type: none"> <li>• Makroassembler</li> <li>• Symbolischer Linker</li> <li>• Komfortabler Source-Level-Debugger</li> <li>• RS232/MIDI Kommunikationsbibliothek bis 115kbaud</li> <li>• Shell mit Projektmanager</li> <li>• Viele Demos: 2-Schrittmotor-Steuerung, LCD-Display, Sprach-Synthesizer...</li> <li>• Deutsches Handbuch</li> </ul>	<p><b>3</b> Hardware (Bausatz)</p> <ul style="list-style-type: none"> <li>• 80C535-Controller (emuliert z. B. 8031, 8032, 8751...)</li> <li>• 8 AD-Wandler bis zu 10 Bit</li> <li>• je 32KB RAM &amp; EPROM</li> <li>• Serielle RS232- und MIDI-Schnittstelle</li> <li>• 7-25 Volt, 30mA • 40 I/O Ports</li> <li>• Eigenes Betriebssystem als Sourcecode</li> <li>• Inkl. aller el. &amp; mech. Bauteile, EPROM fertig gebrannt</li> </ul>
--	---	--

**Preisbeispiele:**  
 Komplettes Assembler-Entwicklungs-System, Software für PC oder ATARI, inkl. Hardware:  
**=228.-**  
 Dto., inkl. µ-BASIC Compiler, Sw. für PC oder ATARI:  
**=357.-**

**Kostenlose Info anfordern!**  
 Versand: NN-UPS 11.50, NN-Post 12.-, Vorkasse (Scheck) 8.50, Lieferungen ins Ausland und Lieferungen auf Rechnung (nur öffentl. Einrichtungen und Großfirmen: Preisaufschlag 3% und 3% Skonto / 10 Tage) auf Anfrage.

**Telefonzeiten:** Mittwochs: 9h-11h, 15h-18.30h  
 Montags & Freitags: 9h-11h, 13h-15h  
 0721 / 9 88 49-0 Fax /88 68 07

**WICKENHÄUSER ELEKTROTECHNIK**  
 Dipl.-Ing. Jürgen Wickenhäuser  
 Rastatter Str. 144, D-76199 Karlsruhe

**TOP-SERIE**



**DT-60 DT-64 DT-68**

- MIYAMA Kippschalter, Taster
- Stecker (Antennen-, BNC-, UHF-, Cinch-, LS-, Sub-D-, Platinen- etc.)
- Buchsen, Kupplungen, Verbinder
- Batteriehalter
- Crimp- u. Elektronikerzangen
- Lichtschranken
- Lötartikel
- Kopfhörer/Ohrhörer
- Lade- u. Netzgeräte
- Meßgeräte (analog & digital)
- Einbaumeßinstrumente
- Gehäuse (Plastik + Metall)
- Kabel ( Audio/Video/Netz-)
- TV/RF Antennen-Rotore
- Telefondosen, -Stecker, -Kabel

BITTE FORDERN SIE UNSEREN NEUEN KOSTENLOSEN KATALOG '97 AN!  
 - NUR HÄNDLERANFRAGEN -

**Protokoll Analysator für serielle Schnittstellen**



Zur Analyse, Überwachung, Fehlersuche der meisten gängigen Protokolle zwischen SPS und Host oder Peripheriegeräten.

- 32 Byte Trigger
- 1 ms Zeitstempel
- Timeout Überwachung
- bis 115 200 Baud
- Mausgesteuert, Online Handbuch
- Windows 95 & Win 3.1 kompatibel

**Optionaler Konverter**

- RS 422 / 485
- 20 mA TTY Stromschlaufe
- Potentialtrennung für RS232
- Benötigt nur eine PC-Schnittstelle für Halbduplexprotokolle
- Externer Trigger Kontakteingang
- Keine Speisung erforderlich

**Demoversion DM 10.-** (Begrenzte Aufzeichnung, kann nicht speichern)  
**Light version (Deutsch) ab DM 395.-**, weitere Information anfordern bei:  
**EMB ELEKTRONIK Im Moos 11 79730 Murg**  
 Tel. 07763-20810 FAX 07763-1378



# Was Ihr Frühstückskaffee und das ABS-System Ihres Autos gemeinsam haben

## PowerPCB spielt eine leitende Rolle

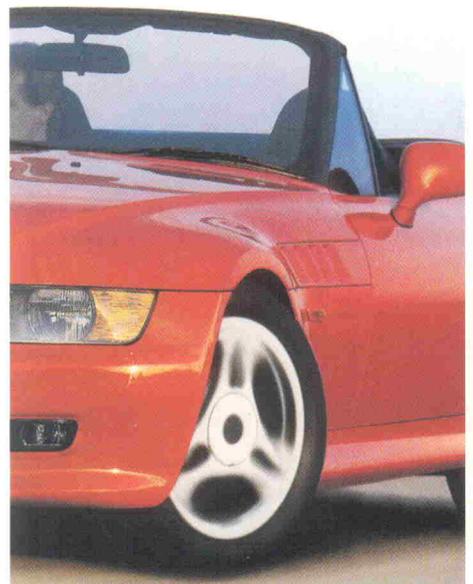
Leiterplatten-Layouts mit PowerPCB von PADS – fehlerfrei und effizient! Tools wie Sketch-Routing für das schnelle Verlegen von Leiterbahnen, Shape-Based für Layouten ohne einen-

**Besuchen Sie uns auf der  
CEBIT · Halle 21 · Stand G 16**

gende Raster oder On-Line DRC zur Fehlervermeidung machen das Arbeiten mit dieser Software einfach und sicher. Funktionen wie z.B. die Überprüfung der Signalintegrität sind selbstverständlich verfügbar. Bauen Sie auf



die Erfahrung der Anwender – wir selbst arbeiten intensiv mit Power-PCB von PADS.



## Die EDA-System Experten



Brühlmoosweg 5  
D-88138 Weißenberg  
Tel. 0 83 89/92 00-18  
Fax 0 83 89/92 00-62  
Ⓧ PLZ 2-7  
ⓐ



L. Zitzmann GmbH

CAD-Systeme  
Kirchhoffstraße 1  
D-85386 Eching  
Tel. 0 81 65/95 14-0  
Fax 0 81 65/95 14-90  
Ⓧ PLZ 0, 1, 8, 9



SOTELCA AG  
Im Grund 10  
CH-8600 Dübendorf  
Tel. 01/8 20 30 61  
Fax 01/8 20 30 63  
ⓐ

**MCT**  
 Einplatinencomputer  
 natürlich von MCT

**MEGA332**

- MC68332 16MHz
- 1MB FLASH oder EPROM
- SRAM bis 2MB
- Maße 80x100mm
- BDM-Interface
- bis zu 3 ser. Schnittstellen
- Realtimeclock
- CAN-Controller
- AD-Wandler

**ab DM 549,70**

**MCT Paul & Scherer GmbH**  
 Wattstraße 10, 13355 Berlin  
 Tel.: 030/464 99 320  
 FAX: 030/463 85 07  
 http://www.mct.net



Unsere Vertriebspartner

Detmold	0 52 32/81 71
Hamburg	0 40/38 61 01 00
Frankfurt	0 61 96/4 59 50
Stuttgart	0 71 41/45 11 70
München	0 89/6 01 80 20
Leipzig	03 41/2 11 83 54
Schweiz	0 62/7 71 69 44
Österreich	0 22 36/4 31 79
Niederlande	0 34 08/8 38 39

**NEU** **BLECH** **maintronic**  
 verarbeitung **Electronic und Gerätebau GmbH**  
 CAD/CNC Konstruieren  
 Stanzen Biegen  
 Siebdruck Lackieren

97424 Schweinfurt ☎ 09721/7665-0  
 Carl-Zeiß Str.10-14 ☎ 09721/7665-18

**Digitale Einbauminstrumente**



DIN - Gehäuse  
 48 x 24  
 96 x 24  
 72 x 36  
 96 x 48  
 144 x 72  
 192 x 72  
 19" - Einbaurack  
 Wandgehäuse

**Ausführungen**  
 Spannungsmeßgerät  
 Strommeßgerät  
 Leistungsmeßgerät  
 Widerstandsmeßgerät  
 Temperaturmeßgerät  
 Impulszähler  
 Drehzahlmeßgerät  
 Programmierbare Meßgeräte

Frequenzmeßgerät  
 Zeitmeßgerät  
 Fernanzeigen, parallel  
 Fernanzeigen, seriell  
 Meßumformer  
 Großanzeigen, 100 mm  
 Mengen/Durchflußmesser

**Optionen**  
 galvanisch getrennter Analogausgang, galvanisch getrennte Schnittstellen, Grenzwertüberwachung, DC-Versorgung, Spitzenwertfassung, usw.

Kundenspezifische Entwicklungen von Sondergeräten

CE 20 Jahre 1975 - 1995 ERMA Electronic GmbH

ERMA-Electronic GmbH - 78194 Immendingen  
 Max-Eyth-Str.8 - Tel. (07462) 7381 - Fax 7554  
 email: erma-electronic@t-online.de

**JANTSCH-Electronic**  
 87600 Kaufbeuren (Industriegebiet)  
 Porschestraße 26, Tel.: 0 83 41/1 42 67  
 Electronic-Bauteile zu günstigen Preisen

(09 41) 40 05 68  
**Jodlbauer Elektronik**  
 Regensburg, Innstr. 23  
 ... immer ein guter Kontakt!

**Neueröffnung!**  
 Unser bekanntes Sortiment nun auch im Ladenverkauf:

**SIMONS electronic**

Öffnungszeiten:  
 Mo.-Fr. 9.30-12.30  
 14.30-18.00  
 Sa. 9.30-13.00  
 Mi. nur vormittags

Froebelstr. 1 - 58540 Meinerzhagen  
 Tel.: 02354/5702  
 Versandzentrale:  
 Daimlerstr. 20, 50170 Kerpen

**ELRAD**  
 Magazin für Elektronik und technische Rechneranwendungen

**263280** **CONRAD ELECTRONIC Center**  
 Leonhardtstr. 3  
 90443 Nürnberg  
 0911 / 263280

Elektronische Bauelemente • HiFi • Computer • Modellbau • Werkzeug  
 Meßtechnik • Funk • Fachliteratur

**KRAUSS elektronik**  
 Turmstr. 20, Tel. 071 31/681 91  
 74072 Heilbronn

**408538** **CONRAD ELECTRONIC Center**  
 Klaus-Conrad-Str. 1-16  
 92533 Wernberg  
 09604/408538

Elektronische Bauelemente • HiFi • Computer • Modellbau • Werkzeug  
 Meßtechnik • Funk • Fachliteratur

**balü electronic**

**20095 Hamburg**  
 Burchardstraße 6 - Sprinkenhof -  
 ☎ 040/33 03 96

**24103 Kiel**  
 Schülperbaum 23 - Kontorhaus -  
 ☎ 04 31/67 78 20

**23558 Lübeck**  
 Hansestraße 14 - gegenüber dem ZOB  
 ☎ 04 51/8 13 18 55

**K KUNITZKI ELEKTRONIK**  
 Asterlager Str. 94a  
 47228 Duisburg-Rheinhausen  
 Telefon 0 20 65/6 33 33  
 Telefax 0 28 42/4 26 84

Elektronische Bauelemente, Computerzubehör, Bausätze, Lautsprecher, Funkgeräte, Antennen, Fernsehersatzteile

Qualitäts-Bauteile für den anspruchsvollen Elektriker  
**Electronic am Wall**  
 44137 Dortmund, Hoher Wall 22  
 Tel. (02 31) 1 68 63

**REICHELTELEKTRONIK-VERTRIEB**

KATALOG KOSTENLOS

26452 SANDE  
 ELEKTRONIKRING 1  
 SAMMELTEL: 0 44 22 - 9 55 0  
 SAMMELFAX: 0 44 22 - 95 51 11  
 24 STD. ANRUFBEANTWORTER: 0 44 22 - 95 52 22

**Radio-TAUBMANN**

Vordere Sternstraße 11 - 90402 Nürnberg  
 Ruf (09 11) 22 41 87  
 Elektronik-Bauteile, Modellbau,  
 Transformatorenbau, Fachbücher

**KLEIN ... ..ganz groß**

Nutzen Sie den Kleinanzeigenteil in **ELRAD**.  
 Die Bestellkarte finden Sie in der Hefmitte.

**Schrittmotor-Steuerkarte für Ihren PC**

Diese universelle Schrittmotor-Karte dient zur 3-Achsen-Steuerung von Schrittmotoren. Die Einstellmöglichkeit der Phasenströme und eine variable externe Stromversorgung der Endstufen garantieren eine einfache Adaption an viele Motortypen. Mit Hilfe der mitgelieferten Software ist der Anwender sehr schnell in der Lage, eigene Ideen umzusetzen (z. B. Positioniersysteme, Robot- oder Plottersteuerungen).

Über 4000 verkaufte Exemplare sprechen für sich!

**Preis: DM 179,-**

**Technische Daten:** Steuerkarte wird mit Standarddruckerkabel an der Centronicschnittstelle Ihres PCs angeschlossen. Bis zu 3 Referenzschalter können beim Booten des Systems abgefragt werden. Stromchopperendstufen für Voll- und Halbschritt-Betrieb. Der Phasenstrom ist von 100 bis 800 mA einstellbar. Geeignet für 2- und 4-Phasen-Schrittmotore mit entsprechender Beschaltung. Versorgungsspannung: 15-28 V, max. 2,5 A.

**Lieferumfang:** Schrittmotor-Steuerkarte, Treibersoftware u. dt. Anleitung. Auf Kundenwünsche kann eingegangen werden. Weitere Schrittmotor-Steuerkarten auf Anfrage.

**Gesellschaft für Electronic und Microprozessorsysteme mbH**  
 Zur Drehscheibe 4, 92637 Weiden i. d. Opf.  
 Telefon 09 61/3 20 40, Fax 09 61/3 75 42

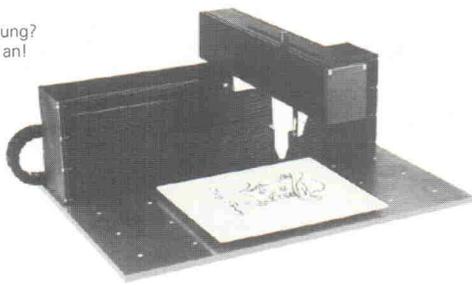
**EMIS GMBH**



# LaserTechnik GmbH

\*\*\*GTU Laserbeschriftler, für eloxierte Aluminiumfrontplatten\*\*\*  
\*\*\*Leiterplatten, Bauteile, Gehäuse, Plexiglas, Folien\*\*\*

Fragen zur Laserbeschriftung?  
Rufen Sie uns an!



Sie suchen moderne Laserbeschriftung, zu vernünftigen Preisen?  
Sie wollen Frontplatten beschriften?  
Plexiglas oder Folien schneiden?  
Bauteile markieren, wie: IC's, Ferritkerne, oder sogar Leiterplatten?

Unser Topangebot!  
Linear-Laserbeschriftler, Basismodell LaMa2L, bestehend aus:  
Beschriftmechanik, Elektronik mit allen optischen Komponenten, Pilotlaser, Kühler, Software und DC angeregtem 15 Watt CW CO<sub>2</sub> Laser. Beschriftungsfeld 250 x 500 mm **DM 17940,-**

Die Konstruktion läßt eine komplette Integration des Laserbeschrifters in Ihre Produktionsstätte zu, ob als Tischgerät, oder an Ihre Fertigungsstraße montiert. Die Flexibilität ist eine der großen Stärken des LaMa2L. Sie wollen uns testen, senden Sie uns Ihre Muster zum Beschriften zu.

Sie benötigen Laserkomponenten?  
Natürlich bieten wir weiterhin unsere volle Palette an Komponenten an. Hier ein Auszug:  
Closed Loop, Moving Magnet Galvanometer, max 80°, f=1400Hz bei 10-Mit Treiberkarte **DM 1863,-**  
Laserdiodenmodule 5-10 mW, 650 nm, zum Dauerniedrigpreis **DM 89,- / 150,-**  
IR Laserdiode 30 mW **DM 167,-**

YAG Laser, 20W Q-Switched, TEM<sub>00</sub> mit Pilotlaser, Treiber, Netzteil **DM 42320,-**

CO<sub>2</sub>-Rohr, z.B. 15W, ab **DM 1334,-**  
CO<sub>2</sub>-Netzteil für 15W **DM 1265,-**  
Ge Linsen, f=100mm **DM 288,-**

CO<sub>2</sub> Laser CW Leistung > 75W, Impulsleistung ca. 1 kW. Mit dieser Leistung ist das Verschweißen von Solid State Produkten möglich. Grundmodell, ohne Modulator **DM 23770,-**

Sonderliste? Internet: → <http://members.aol.com/jvsgtu/gtu.htm>

Sie hätten gerne unseren neuen Katalog? Mit DM 5,- Ausland DM 12,- (z.B. Briefmarken) sind Sie dabei. Besuchen Sie uns doch einmal! (Bitte um tel. Voranmeldung)

GTU LaserTechnik GmbH 76534 Baden-Baden Im Lindenbosch 37 Tel. 07223/58915 Fax 07223/58916



## 8051-Familie MC-Tools für

Entwicklung + Ausbildung

Datenbücher und Einführung MC 80C537 und 80C535 (A) Entwicklungs-Tools Makro-Assembler/-Linker ASM51 148,- Simulator 8051, 52, 515, 517, 552 178,-; Arbeiten mit dem Keil- C51- Compiler 78,- Applikationen: Sechs Bände mit Software und Platinen

Otmar Feger, Hard + Software Tel. 0861-15 218, Fax -15 326

### GAL-Development System GDS 3.5

das komplette PLD-Entwicklungspaket  
NEU!  
Programmiersoftware für GALs, PALCE EPROMs, EEPROMs, FLASH EPROMs im Taschenformat mit GDS 3.5 nur 598,- DM

Der einfache Einstieg in die PLD-Technologie. SAA-Oberfläche, komplett in deutsch, mit Editor, Assembler, Minimierer, Macros und Simulation. Erzeugt 100% Jeda-Code für GALs 16V8, 20V8, 16V10, 22V10, 20RA10, 26CV12 und PALCEs 16V8, 22V10. Integriertes Programmierinterface für ispGAL 22V10 und Switch-Matrix Bausteine GDS 14, 18, 22.

GAL-Entwicklungspaket GDS 3.5 für ALL-03, ALL-07, GALEP-II usw. **178,- DM**

GAL-PALCE-Programmer GDS-Prog2 komplett anschlussfertig mit GDS 3.5 **378,- DM**

EPLC-4 EPROM-GAL-Programmer im Taschenformat komplett anschlussfertig mit GDS 3.5 **598,- DM**

Informationen, Demo, Preisliste kostenlos anfordern Sonderpreise für Studenten, Aus- und Fortbildungsstätten

SH-ELEKTRONIK  
Marthastr. 8 24114 Kiel  
Tel. 0431 665116 Fax 0431 674109  
Internet: [www.she.comcity.de](http://www.she.comcity.de)

### Einschalt-Stoßstrombegrenzer

Einfache Montage Wenig Platzbedarf  
Kostengünstig Geringe Verluste

Zuverlässig

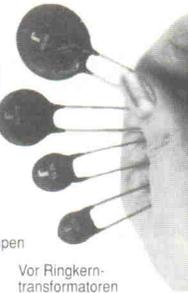
Neuen Prospekt anfordern!

In Schalt-  
netzteilen

Überlastschutz  
von Sicherungen

An nieder-  
ohmigen Lampen

Verbesserung  
von EMV



Thomatronik  
Brückenstraße 1 - 83022 Rosenheim  
Telefon 08031/2175-0 Fax - 2175-30



### Echte Weiße LED's

Superhelle LED's in allen Farben  
Weiß 400mcd / 60° / 3mm (2 Pin) ab DM 19,50

Farbe	nm	mcd	1 Sht.	ab 10	ab 100
*Blau	430	100	16°	9,50	7,70
*Blau	450	1200	16°	24,50	19,60
*Blau	470	2000	15°	24,50	19,60
Blaugrün	500	5000	10°	24,50	19,60
*Grün	525	6000	15°	24,50	19,60
Grünelb	570	2000	8°	8,80	7,00
Gelb	590	5000	8°	7,90	6,30
Orange	610	5000	8°	7,90	6,30
Rot	645	4000	8°	5,90	4,70
Rot	660	1000	20°	3,50	2,80
RGB 4mm	2000	120°	27,50	24,70	19,20
RGB-SMD	5-10	120°	5,50	4,50	3,90

alle Preise in DM incl. MwSt. + Porto/Verp.  
auch als 3mm LED  
z.B. 6mm-Oval (70°/30°) 3mm / 5mm (15°/30°/45°)  
Alle Farben auch als SMD-LED beschaffbar.  
Datenblätter bitte anfordern!  
Laser & Elektronik Neuhäuser, Pienestr. 20, 39387 Oscherleben Tel.+Fax: 03949/98392

# Don't Gamble With Copy Protection



Fordern Sie noch heute Ihr Test-Kit an: 0721/93172-0

Kopierschutz kann die Umsätze und Gewinne Ihrer Software steigern. Aber nicht alle Kopierschutzsysteme sind gleich gut. WIBU-KEY ist eines der effektivsten Systeme am Markt. Es gibt Ihnen höchste Sicherheit, Zuverlässigkeit und Funktionalität. Testen Sie es selbst!

**WIBU-KEY. Der bessere Kopierschutz.**

CeBIT 97 HANNOVER  
13. - 19. MÄRZ 1997  
Halle 12 - Stand F62

Jetzt im Web:  
[www.wibu.de](http://www.wibu.de)

## WIBU-KEY High Quality in Software Protection

WIBU SYSTEMS WIBU-SYSTEMS AG  
Rüppurrer Straße 54 D-76137 Karlsruhe  
Tel. 0721/93172-0 FAX 0721/93172-22 email info@wibu.de



### Schilder aus dem Laserdrucker

Schilder zur Kennzeichnung von Anschlüssen, Schaltschränken oder Bauteilen können Sie jetzt selbst herstellen. Gedruckt wird auf eine öl- und witterungsfeste, hitzebeständige und selbstklebende LASERPRINT-FOLIE. Lieferbar in Silber, Weiß, Transparent, Rot, Gelb, Blau und Grün, als zerstörbare Folie und transparente Layout-Folie.

Weitere Produkte aus unserem **SOFORT-SCHILDER-PROGRAMM:**

**Lasercal-Folien** - witterungbeständige Schilder für Strukturlack;

**Jetcal-Folien** - wasserfeste Schilder aus dem Tintenstrahldrucker;

**Photocal-Folien** - UV-belichtbare Folien für großformatige Schaltbilder für Strukturlack;

**Gedakop-Alufotosystem** - Eloxalschilder - chemikalienbeständig, nicht klebend.

Informationen und Muster von **KOCH+SCHRÖDER GMBH**  
Welsersstraße 8 - 41468 Neuss  
Telefon 021 31/34 93 21-24  
Telefax 021 31/34 93 33



### SMD-Laborsortimente

**SMD-Wid.:** 0402 5% E12; 0603 5% E12; 0805 5% E12; 0805 1% E24; 1206 5% E12; 1206 1% E24 und 96, MiniMelf und MikroMelf  
**SMD-Kond.:** 0402: 1pF-100nF E12; 0603: 1pF-100nF E12; 0805: 1pF-470nF E12; 1206: 1pF-470nF E12

### SMD-Bauelemente

**SMD-Wid.:** 0402; 0603; 0805; 1206; Mini-Melf (5%; 1%; E12/24/96); **SMD-Kond.:** NPO; X7R; Z5U; Y5V; 0402; 0603; 0805; 1206; 1210; 1812; 2220; **SMD-Halbleiter:** diskret; IC (lin., digital); **SMD-Container ...**

Unsere Katalog mit Staffelpreisen senden wir Ihnen gerne zu.

alle SMD's in kleinen und mittleren Stückzahlen sofort ab Lager lieferbar. Keine Abnahmepflicht von Verpackungseinheiten

MIRA-ELECTRONIC Beckschlagergasse 9 Tel. (09 11) 55 59 19  
K. u. G. Sauerbeck GdbR 90403 Nürnberg Fax (09 11) 58 13 41



# Platinen und Software

ELRAD-Platinen sind aus Epoxid-Glaskhartgewebe, sie sind gebohrt und mit Lötstopplack versehen bzw. verzinkt. Alle in dieser Liste aufgeführten Leerplatinen und Programme stehen im Zusammenhang mit Projekten der Zeitschrift ELRAD. eMedia liefert nur die nicht handelsüblichen Bestandteile. Zum Aufbau und Betrieb erforderliche Angaben sind der veröffentlichten Projektbeschreibung zu entnehmen. Die Bestellnummer enthält die hierzu erforderlichen Angaben. Sie setzt sich zusammen aus Jahrgang, Heft- und einer laufenden Nummer. Beispiel 119-766: Monat 11, Jahr 1989. Besondere Merkmale einer Platine können der Buchstabenkombination in der Bestellnummer entnommen werden: ds = doppelseitig, durchkontaktiert; oB = ohne Bestückungsdruck; M = Multilayer, E = elektronisch geprüft. Eine Gewähr für das fehlerfreie Funktionieren kann nicht übernommen werden. Wir liefern, solange der Vorrat reicht. Technische Auskunft erteilt die ELRAD-Redaktion montags bis freitags nur zwischen 11.00 und 12.00 Uhr unter der Telefonnummer 05 11/53 52-400.

## PC-Projekte

<b>Uni Count</b> Timer/Zählerkarte	111-904/ds	70,00
<b>EPROM-Simulator</b>	040-816/ds/E	68,00
— Anwendungssoftware	S040-816M	29,00
<b>Achtung, Aufnahme</b>		
— AT-A/D-Wandlertarte incl. 3 PALs + Recorder (Assemblieroutinen) und Hardware-Test-Software (Source) auf 3,5"-Diskette		
— Vollständige Aufnahme-Software D1 und D2 (mit On-Line-Filterung)	100-855/ds/E	148,00
— Event-Board inkl. PAL	100-856/ds/E	89,00
<b>UniKV</b> Hochspannungsgeneratorkarte	082-931	70,00
<b>PCSCOPE</b> PC-Speicheroszilloskop		
— Hauptgerät	061-884/ds	64,00
— Interface	061-885/ds	52,00
— Diskette/PC (Sourcecode) Betriebssoftware auf drei 3,5"-Disketten	S 061-884 M	35,00
<b>UniCard</b> PC-Multifunktionskarte	041-877	70,00
<b>Lüfterregelung</b>	89 101 36B	9,00
<b>Hofline</b> PC-Spektrum-Analyser		
— RAM-Karte inkl. Analyse-Software	091-894/ds	64,00
— 16-Bit-ADC-Karte	101-897/ds	64,00
— 12-Bit-ADC-Karte	101-898/ds	64,00
<b>Centronics-Umschalter</b>	101-901/ds	64,00
<b>SandFax-Modem</b>		
— Platine	071-891/ds	64,00
— EPROM		25,00
<b>Messfolie</b> Portfolioerweiterungen		
— Speichererweiterung	082-929	49,00
— X/T Slot Platine	082-930	64,00
<b>Multi Port</b> PC-Multifunktionskarte		
— Multi Port Platine inkl. GAL	092-932	109,00
— Uniseif-Software, Diskette 3,5"	S092-932M	35,00
<b>DCF-77 SMD</b> Mini-DCF-Empfänger	023-951	25,00
<b>IEEE-Busmonitor</b> inkl. Software	033-965	48,00
<b>Wandel-Board</b>		
— A/D-D/A-Karte inkl. GALs u. u. Software	033-968	98,00
<b>Wellenreiter</b>		
— Hauptplatine, 6 Filterplatinen, PC-Karte, — DSP-EPROM, Controller-EPROM		
— Anwendersoftware	023-970	398,00
<b>InterBus-S-Chauffeur</b>		
— PC-Karte, GAL, SuPI, Treibersoftware	043-971	395,00
<b>Fuzzynierend</b> Fuzzy-Entwicklungssystem		
— incl. PALs, NLX230, Handbuch, — Entwickler-Software (3,5")	053-973	268,00
<b>8 x 12 Bit</b> A/D-Wandler im Steckergehäuse	103-999/ds	35,00
<b>PC-CAN</b>		
— Platine, Monitor-EPROM		
— 2 GALs, Treibersoftware	123-1006	228,00
<b>PC-LA. PC-Logikanalysator</b>		
— Platine, GAL-Satz		
— LCA, Montageblech		
— Windows-Software	034-1010	448,00
— Vorverstärkerplatine	034-1011	29,00
<b>Sparschwein</b> Low-Cost-IEEE-488-Board		
— Platine + Diskette	074-1022	45,00

<b>Harddisk-Recording</b>		
— Platine	084-1025/ds	64,00
— GAL-Satz (3 Stück)	S084-1025	29,00
<b>20-Bit-A/D-Wandler</b>	025-1042/ds	64,00
<b>Quickie, 50-MHz-Transientenrecorder</b>		
— Platine inkl. MACH 220-15		
— Windows-Programm MessQuick	104-1027/ob	198,00
<b>Overdrive</b> 16-Bit-A/D für PCs		
— Platine + FPGA + progr. E <sup>2</sup> ROM + Disketten m. Pascal-Programm + Visual Designer Demo	025-1036	289,00
<b>Lightline</b> DMX-512-PC-Interface-Karte		
— Platine + GAL	025-1038/ds	86,00
<b>Andy</b> A/D-Wandler am Printerport inkl. Software	035-1040	98,00
<b>PICs Kartentricks</b> Chipkartenleser		
— Platine + Diskette + PIC 16C84 + Karteneinschub	035-1041	98,00
<b>Crystal-Klar</b>		
— D/A-Wandler 18 Bit	055-1045	64,00
<b>Home-Interface</b> inkl. Software	065-1046/ds	78,00
<b>DIN-Gate-Platine</b>		
— Treiber für 5 Teilnehmer, DLEI1, Slave DTEI1, Testprogramm DTEST inkl. GAL	065-1054	178,00
<b>ROMulator</b>		
1 MByte EPROM/Flash/SRAM-Emulator	085-1052/ds	198,00
— Platine, 2 GALs, Treibersoftware, 16-Bit-Adapterplatine		
<b>Meßpunkt</b> Slave-Knoten für den DIN-Meßbus		
— Platine	095-1060/ds	37,00
— Programmierter Controller	095-1061	25,00
— Treibersoftware auf Anfrage		
<b>Port Knox</b> Multi-I/O-Board für die EPP-Schnittstelle		
— Platine	095-1062	64,00
<b>Knopfzellen</b> PC-Interface für Dallas-Touch-Memories		
— Platine und programmierter PIC	105-1064	79,00
<b>TRathlon</b> PC-Multifunktionskarte mit digitalem Signalprozessor TMS320C26		
— Platine, programmiertes CPLD EPM7064, PAL und GAL, Programmdiskette, Hardwaredokumentation	105-1070	320,00
<b>Motormaster</b> PC-Servo-Karte		
— Multilayer-Platine, GALs, Software-Bibliothek	115-1071	328,00
— DOS-Software SYNC (interaktive Steuerung, HPGI-Interpreter)	115-1072	98,00
<b>Der Vermittler</b> IEEE-488-Interface am Drucker-Port		
— Platine, Quelltexte auf Diskette	056-1088	68,00
<b>Sufer Port</b> Optoekoppelte PC-Parallelschnittstelle		
— Platine und Slot-Blech mit passendem Ausschnitt, GAL	056-1089	104,00
<b>Turbo-Talker</b> Host-Interface zwischen PC-Bus und Motorola DSP56002EVM		
— Platine, programmiertes GAL	066-1092	39,00
<b>CAN-Dongle</b> Flexibler Drucker-Port-Adapter für CAN		
— Platine, programmiertes isPLSI für Standard und EPP, Diskette mit CAN-Monitor, Beispielprogramme in C und Pascal sowie Handbuch als WinWord-Datei	076-1092	138,00
<b>Digital-Audio-Monitor</b> DSP-Interface zur Analyse digitaler Audiodaten		
— vierlagige Multilayer-Platine	096-1096M	56,00
— Software zum Projekt DAM	S096-1097	98,00

## Mikrocontroller-Projekte

<b>MOPS</b> Einplatinenrechner mit 68 HC 11		
— Platine	031-874/ds/E	64,00
— Platine Vers. 2.1. (Mops plus)	082-938	78,00
— Entwicklungsumgebung		
PC-Diskette inkl. Handbuch	S 031-874 M	100,00
<b>MOPSLight</b> Miniboard f. 68 HC 11		
— Platine und Software	024-1007	149,00
<b>MOPS Talk</b>		
— Platine und Betriebssoftware EPROM	074-1024	85,00
<b>IE<sup>2</sup>-IF-Modul</b> IEEE-488 Interface für EPCs	052-918/ds	46,00
<b>Von A bis Z 80</b>		
— Z-80-Controllerboard inkl. 2 GALs	052-919/ds	138,00
— Emulator-Platine	062-921	16,00
<b>Halbe Portion</b> EPC mit 68008 inkl. GAL	042-916/ds	89,50
<b>Z-Maschine</b> EPC mit Z280		
— Platine, Mach110, Monitor	023-952	248,00
<b>TASK 51</b> Multitasking f. 8051		
— Source auf 3,5"-Disk. (PC), Handbuch	S033-969	48,00
<b>Tor zur Welt</b> Interface Board f. TMP96C141		
— Platine inkl. Trafo	113-1003/ds	185,00
<b>Bus-Depot</b> InterBus-S-Controller		
— Platine inkl. SuPI II und Handbuch	113-1002/ds	179,00

<b>Rex Regulus</b>		
— Miniproz.-Controllerplatine		
Win Reg.-Simulationsprogramm		
Betriebsprogramm-EPROM	123-1004	229,00
<b>PIC-Programmer V.2.0</b>		
— Platine		
Betriebssoftware EPROM		
Betriebssoftware PC-Diskette	014-1005/ds/E	156,00
— PIC-Adapter (2-Platinensatz)	064-1017/ds	36,00
— PIC-Simulator	064-1018/ds/E	33,00
— PIC-Evaluationkarte	054-1014/ds/E	98,00
<b>Kat-Ce 68 332</b>		
— Platine, EPROM-Satz		
— PC-Terminalprogramm		
— Handbuch	034-1009	272,00
<b>CANote</b> CAN-Bus-Knoten		
— Platine	044-1012	45,00
— Update-EPROM f. PC-CAN	S044-1013	98,00
<b>Background-Debugging-Mode</b>		
— Platine + GAL + Diskette	114-1028	38,00
<b>Fuzzy-Compakt</b> Fuzzy-Regler-Entwicklungssystem		
— Platine + progr. Controller + Software + Handbuch	025-1037	385,00
<b>Blitzbrenner</b>		
— Programmiergerät für AT89C51/52/1051/2051 inkl. Platine, PLCC-44-Adapter, DIP-20-Adapter und Software	085-1063	175,00
— Flash-IC-Prototypen-Platine für AT89C51/52	085-1051	88,00
<b>BDMops</b> Minimal/Mops als BDM-Interface an RS-232		
— Platine + Diskette	105-1065	49,00
<b>PICTerm</b> Kleinstterminal mit PIC-Controller		
— Platine, prog. PIC, Diskette	115-1067	79,00
— Tastaturplatine	115-1068	20,00
<b>Oktagon</b> Evaluierungsboard für H8/338		
— Leerplatine, CPU H8/338, EPROM m. ROM-Monitor, Reset Chip MAX709, H8/338 Hardware Manual und Programmierung Guide, GNU-C-Compiler und Assembler	026-1074	268,00
<b>Steuermann</b> 68HC11-basierte industrietaugliche SPS		
— Industrie-PC, CPU-Platine, programmierter GAL und programmierte CPU	026-1080	248,00
— SPS-Upgrade: Anzeige-Platine, Netzeil-Platine, programmiertes EPROM, Online-Kabel, SPS Programmiersoftware auf 3,5"-Disk.	026-1081	398,00
<b>Im Gleichklang</b> adaptiver Emplatinencomputer miniMAX-40		
— <b>Light Version:</b>		
V40 HL, XC3020, 32kB RAM, 128 kB Flash-EPROM, 24 MHz Quarz, komplett bestückt und konfiguriert	026-1083	298,00
— <b>Vollversion:</b>		
V40 HL, XC3042, 128 kB RAM, 128 kB Flash-EPROM, 32 MHz Quarz, RTC72423 Uhrenbaustein, DS2401 Silicon Serial Number, Batterie, komplett bestückt und konfiguriert	026-1084	398,00
— <b>Emulatorboard EMU-40</b>		
68HC11, XC3042, 2 x 128 kB RAM, 128 kB Flash-EPROM, kompl. bestückt und konfiguriert, Locator UniLOC, Multitasking Betriebssystem UniMOS inkl. Bibliotheken, ohne Quellen	026-1085	498,00
<b>UniMOS-Sourcecode</b> für Turbo Assembler	S026-1086	298,00
<b>Weichgespühl</b> fuzzyTECH-MP Explorer für die PIC 16/17-Familie		
— Platine, Netzeil, Software u. Datenbücher 066-1091	269,00	
<b>Zeitspeicher</b> RAM-Erweiterung für das DSP56002-EVM		
— vierlagige Multilayer-Platine	076-1095/M/E	49,00
<b>Der Neuner</b>		
— Platine	126-1098	64,00
— programmierter ST9040, Windows Software & Handbuch	S126-1098	169,00
<b>Signallogger</b>		
— Platine	017-1099	69,00
<b>Türöffner, 68HC12-Einsteigerkit</b>		
— fertig bestückt bis auf ST5/ST6, Software, Hardware-Manual, Tutorial, Datenbuch, CPU 12 Ref. Manual	027-1100	195,00

## Atari-Projekte

<b>Aufmacher II</b> AD/DA am ROM-Port	081-892	52,00
<b>Hercules-Interface</b> serieller CRT-Controller	081-893	64,00
— EPROM	S081-893	25,00
<b>Centronics-Umschalter</b>	101-901/ds	64,00
<b>SandFax-Modem</b>		
— Platine	071-891/ds	64,00
— EPROM		25,00

So können Sie bestellen: Um unnötige Kosten zu vermeiden, liefern wir nur gegen Vorkasse. (Bestellsumme zuzüglich DM 6,- für Porto und Verpackung). Folgende Zahlungsverfahren sind möglich: Einsendung eines Verrechnungsschecks oder einer einmaligen Abbuchungserlaubnis für Ihr Konto. Kreditkarten von Eurocard, Visa und American Express werden ebenfalls akzeptiert.

Ihre Bestellung richten Sie bitte an:



eMedia GmbH  
Bissendorfer Straße 8  
30625 Hannover

Telefonische Auskünfte nur von 9.00 – 12.30 Uhr

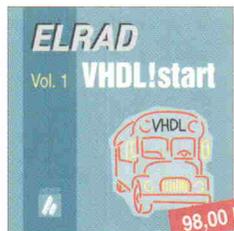
Tel.: 05 11/53 72 95  
Fax: 05 11/53 52 147  
eMail: elrad@emedia.de

# Platinen und Software

<b>Atari ST-Hameg-Interface</b>		
— Interface	101-899/ds	38,00
— Steuerungssoftware	S101-899A	30,00
<b>ST-Messlab</b>		
— Platinsatz + Software + GAL	023-941	568,00

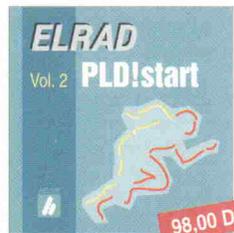
## Software

<b>Lab/Pascal</b> Softwarepaket für die Meßtechnik		
— Offline-Version		98,00
— Online-Version mit integr. Treiber, wahlweise Achtung Aufnahme, Wandelboard oder Stecker A/D Unicard oder Multi Port		198,00
<b>ELRAD Internet-Paket</b>	S025-1039	20,00
<b>PLD!start Vol.1 CD-ROM</b>		
Designtools für programmierbare Logik	S026-1077	nur 10,00



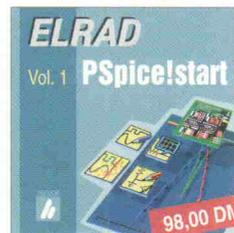
**neu!** **ELRAD VHDL!start**  
Das HTML-basierte Lernsystem zum Selbststudium der Hardwarebeschreibungssprache VHDL. Vorzugspreis für Schüler und Studenten **68,- DM** (gegen Studiennachweis)

**98,00 DM**



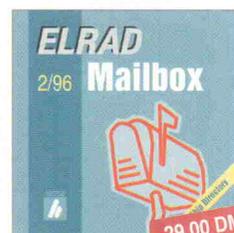
**ELRAD PLD!start, Volume 2** PC-Software für die Programmierung und Analyse von PALs, GALs, CPLDs und FPGAs – von AMD bis Xilinx.

**98,00 DM**



**ELRAD PSpice!start** ELRADs CD zur Simulation bietet alles rund um SPICE.

**98,00 DM**



**ELRAD Mailbox** Diese CD-ROM enthält eine komplette Kopie aller Daten des ELRAD-Mailbox-Servers.

**29,00 DM**



**ELRAD IC-Scout** Bezugsquellennachweis für 43.000 Basis-Ics, 895 Herstelleradressen und 1.235 Distributoren. Lieferung auf CD-Rom oder Diskette.

**148,00 DM**

## Audio-Projekte

<b>Röhren-Endstufe mit EL84</b>		
— Endstufe	032-912	46,00
— Netzteil	032-913	43,00
<b>µPA</b>	011-867/ds	14,00
<b>IR-Fernbedienung</b>		
— Sender/Empfänger inkl. Netzteil	022-908	49,00
— Motorsteuerung	022-909/ds	54,00
<b>Surround Board</b>	084-1026	75,00
<b>Surround Extension</b>		
— Platine + EPROM	094-1030	45,00
<b>Harddisk-Recording</b>		
— Platine	084-1025/ds	64,00
— GAL-Satz (3 Stück)	S084-1025	29,00
<b>16 und 4</b>		
— 20-Bit-A/D-Studiowandler	025-1042/ds	64,00
<b>Lückenfüller Sample-Rate-Converter</b>		
— Platine	105-1066/ds	45,00
<b>Digital-Audio-Monitor</b> DSP-Interface zur Analyse digitaler Audiodaten		
— vierlagige Multilayer-Platine	096-1096M	56,00
— Software zum Projekt DAM	S096-1097	98,00

## Sonstige Projekte

<b>Modu-Step</b> Bi/Unipolare Schrittmotortreiber		
— Uni Step	062-922	45,00
— NT Step	062-924	45,00
<b>Drive</b> Servotreiber	102-936	45,00
<b>9-Bit-Funktionsgenerator</b>		
— Frontplatine, Hauptplatine, 1 GAL, 3 EPROMs	032-910	160,00
<b>LowOhm</b>	011-868/ds	32,00
<b>V-24-Treiber</b> optoentkoppelt	013-940	25,00
<b>Voll Dampf Hygrometer</b>	093-996	69,00
<b>Opto-Schritte RS-232/LWL-Wandler</b>		
— Platine 10-m-Adapter	063-977	38,00
— Platine 50-m-Adapter	063-978	38,00
— Platine Repeater	063-979	42,00
<b>VMEconomy</b> 12-Bit-A/D-Wandlertarte für den VME-Bus		
Platine und GAL	064-1019/ds	129,00
<b>Entwicklungshilfe</b>		
— 64 KWorte Speichererweiterung für DSP-Starter-Kit + GAL	064-1020/ds	79,00
<b>24 fixe Sterne</b>		
— Träger-Board für NavCore V	074-1023	68,00
<b>Patry</b> , 50 MHz, Patterngenerator		
— Platine + GAL + EPROM + Diskette	124-1031/oB	348,00

## Volks-PLD

— Platine inkl. 3 ispPLDs		
— Entwicklungssoftware	104-1026	129,00
inklusive Dokumentation	123-1029	126,00
<b>DSO Trainer</b>		
<b>Der 445 MACHs</b> MACH 445-Evaluationsboard mit Controller-Modul		
— Platine bestückt mit MACH 445		
— Entwicklungssoftware für MACH 445 und HC11	125-1069	158,00

## Artikel-Recherche in

**c't magazin für computer technik**

**ELRAD**  
Magazin für Elektronik und technische Programmierarbeiten

**iX**  
MULTIUSER MULTITASKING MAGAZIN

**GATEWAY**  
MAGAZIN FÜR DATEN- UND TELEKOMMUNIKATION

Das 'offizielle' Gesamtregister der Heise-Fachzeitschriften c't (12/83 bis 12/96), ELRAD (11/77 bis 12/96), iX (11/88 bis 12/96) und Gateway (1/94 bis 12/96). Die Fundstellen aller erschienenen Artikel mit Stichwörtern und aktualisierten Querverweisen. Inklusive Recherche-Programm mit komfortabler, fehler-toleranter Suchfunktion. Das Heise-Zeitschriftenregister ist auf 3,5"-Diskette lieferbar für

**Windows, OS/2, Apple Macintosh, Atari ST/TT/Falcon**

**Preis: 20 DM**

## Bestellcoupon

**eMedia GmbH, Bissendorfer Straße 8, 30625 Hannover**

Telefon: 05 11/ 53 72 95; Fax: 05 11/ 53 52 147; EMail: elrad@emedia.de; Internet: http://www.emedia.de/

Menge	Produkt/Bestellnummer	à DM	gesamt DM
1x	Porto und Verpackung (Inland)	6,-	6,-

### Absender:

Name/Vorname \_\_\_\_\_

Beruf \_\_\_\_\_

Straße/Postfach \_\_\_\_\_

PLZ/Ort \_\_\_\_\_

### Bestellung nur gegen Vorkasse

Den Betrag buchen Sie bitte von meinem Konto ab.

Konto-Nr. \_\_\_\_\_ BLZ \_\_\_\_\_

Bank \_\_\_\_\_

Scheck liegt bei

Eurocard  Visa  American Express

Card-Nr. \_\_\_\_\_

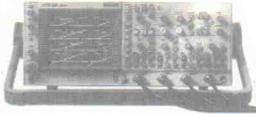
Gültigkeitszeitraum von \_\_\_\_ / \_\_\_\_ bis \_\_\_\_ / \_\_\_\_

**X**

Datum \_\_\_\_\_ Unterschrift (unter 18 Jahren der Erziehungsberechtigte)

## Gebrauchte neuwertige Meßgeräte

### PHILIPS PM 3094



200 MHz; 4-Kanal Analogoscilloscope  
1% Amplituden- u. Zeitgenauigkeit, Autoset,  
Cursormessungen mit numerischer  
Meßwertanzeige, Handbücher,  
2 Tastköpfe **DM 4.350,-**

PHILIPS PM 3295 350 MHz;  
2-Kanal Analogoscilloscope **DM 3.900,-**

PHILIPS PM 3320  
200 MHz; 250 MS/s;  
2-Kanal Digitaloscilloscope **DM 4.600,-**

PHILIPS PM 105 100 MHz;  
2-Kanal SCOPE Meter (Digital) **DM 3.500,-**

### TEKTRONIX 2245A



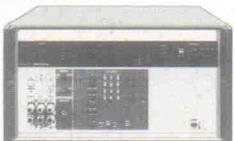
100 MHz; 4-Kanal Analogoscilloscope  
Autosetup, Trackingcursor, Voltmeter und  
Counter/Timer Funktion, numerische  
Meßwertanzeige, TV-Trigger,  
Handbuch, 2 Tastköpfe **DM 3.300,-**

TEKTRONIX 2465A 350 MHz;  
4-Kanal Analogoscilloscope **DM 7.400,-**

TEKTRONIX A6302 Stromzange mit AM503  
Stromangenerverstärker und  
TM501 Netzteil **DM 3.450,-**

Wir haben eine große Auswahl an Aktiven und  
Passiven Tastköpfen aller namhaften Hersteller  
wie Tektronix, Hewlett Packard, Philips etc.

### FLUKE 5100 B

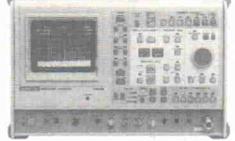


der bekannteste Multifunktionskalibrator für  
Multimeter bis 4 1/2 digits, 5 Funktionen,  
Gleich- u. Wechselspannung/- Strom,  
Widerstand,  
IEEE-488 Schnittstelle **DM 11.500,-**

FLUKE 5200 A AC Calibrator **DM 2.900,-**

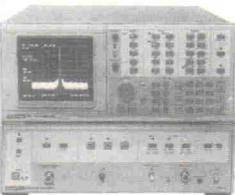
FLUKE 5205 A Power Amplifier **DM 4.500,-**

### ADVANTEST TR 4133B



Spectrum Analyzer  
Freq.-Ber. 10KHz-20GHz (mit ext. Mischern  
60GHz) Dynamik 100dB;  
Empfindlichkeit -118dBm;  
YIG-Tuned Preselector,  
Keyboard **DM 26.900,-**

### ADVANTEST TR 4172



Spectrum Analyzer  
Freq.-Ber. 50Hz-1800MHz, Auflösung 10Hz;  
Tracking Generator 400KHz-1800MHz, Dynamik  
100dB, Amplitudenmessung  
-150 bis +20dBm **DM 24.900,-**

## HTB ELEKTRONIK, Ennen

Alter Apeler Weg 5  
27619 Schiffdorf  
Tel.: 0 47 06/70 44  
Fax: 0 47 06/70 49



## Tools für Embedded Control

- Emulatoren
- Compiler
- Assembler
- Eval Boards

68HC05

68HC08

68HC11

68HC12

683XX

PIC

8051

80196

Z80

AMV GmbH

Spitalplatz 1

78199 Bräunlingen

Tel.: 0771/973110

FAX 0771/973111

Nicht vergessen!

## Umgezogen? Neue Anschrift?

Faxen Sie uns Ihre  
Adreßänderung,  
damit Ihr Abo auch  
weiterhin pünktlich  
ankommt.

Fax:  
05 11/53 52-289 **ELRAD**

**AD-DA Meßkarte**  
16 Kanäle A/D 12 bit, 9V  
1 Kanal D/A 12 bit, 9V



Gratisinfo  
anfordern! **DM 299,-**

**Weschenbach Systemlösungen**  
Rütscher Str. 34, 52072 Aachen  
Telefon und Fax: (0241) 911578  
E-Mail: 101745.3260@compuserve.com

## Mikrocontroller- versand

### 8051 Derivate

in DIL und LCC Gehäusen  
EPROM, OTP und ROMlose Versionen  
Fachbücher, Datenblätter und  
-bücher, Entwicklungstools

Zum Beispiel:  
Ein Assembler für alle Mikrocontroller  
tabellenkonfigurierbarer Makroassembler mit  
integriertem Linker und zugehörigem  
Simulator/Debugger/Monitor für nur 39,-DM  
über 30 Tabellen für Atmel, Dallas, Intel, Philips, Siemens...

kostenloses Lieferprogramm anfordern bei  
Dipl. Ing. Sven Pahl  
Schlehenweg 6  
31812 Bad Pyrmont  
Fax 052 81 / 60 75 71

**OHLETRONIK**  
Mikrocontroller-technik

- 12 Bit AD/DA Karte.....DM 93.-  
1x12 Bits D/A, unip. 0V-9V oder bip. -9V-+9V, 500nsek.  
16x12 Bits A/D, unip. 0V-9V oder bip. -9V-+9V, 60usek.
- Super 12 Bit AD/DA Karte, 1Ch oder 2 Ch.....ab DM 111.-  
1 oder 2x12 Bits D/A, unip oder bip., <2usek.  
16/8x12 Bits A/D (single-ended/differential), unip. oder bip.
- Super 14 Bit AD/DA Karte, 1 Ch oder 2 Ch.....ab DM 177.-  
1 oder 2x14 Bits D/A, unip. oder bip., <2usek.  
16/8x14 Bits A/D (single-ended/differential), unip. oder bip.
- Advance 12 Bit AD/DA Digital I/O Karte.....ab DM 449.-  
2x12 Bits D/A, unip. oder bip., <1usek., 2 digitale I/O Kanäle  
16/8x12 Bits A/D (single-ended/diff.), unip. o. bip., 2 digit. I/O Kanäle
- TTL I/O Karte.....DM 82.-  
8 I/O Ports mit je 8 I/O Kanälen = 64 I/O Kanäle
- 8255/8253 I/O Karte.....DM 79.-  
48 I/O Kanäle, max. 2 MHz, 3 16-Bit counter, 16 LEDs
- Multi 8255/8253 I/O Karte.....ab DM 103.-  
48/96/144-192 I/O Kanäle, max. 2.35 MHz, 6 16 Bit counter
- 8 Channel Industrie Karte.....DM 81.-  
8 I/O Ports mit je 8 I/O Kanälen = 64 I/O Kanäle
- 8 Channel Photo Isolator In / Relay Out Kart.....DM 138.-  
Photo-Isolierte Inputs und Relay Outputs
- NEU!! RS-232/422 Opto-Iso-Box.....DM 150.-
- NEU!! Watchdog-Card.....DM 95.-

### Analog zu Digital Konverter

- 10 Bit/0-10V Pocket Converter Box.....DM 86.-
- 10Bit/0-5V Pocket Converter Box.....DM 86.-
- 12Bit/0-10V Pocket Converter Box.....DM 90.-
- 12Bit/0-5V Pocket Converter Box.....DM 90.-

Ausführliche Informationen zu diesen und weiteren Produkten bei:

**SPHINX Computer Vertriebs GmbH**  
Allensteiner Str.62, D-69502 Hemsbach  
Tel: 06201/75437, Fax: 06201/74246

**CeBit '97: Halle 4, Stand F32**

Abgabe nur an Wiederverkäufer. Alle Preise zuzüglich Mehrwertsteuer und  
Fracht. Alle genannten Warenzeichen sind im Besitz der entsprechende Firmen.

## Ihr Elektronik-Spezialist Neuheiten:

- 3 vorprogrammierte Universalfernbedienungen  
für jeweils 2, 5 und 8 Geräte.
- Drahtloser IR-Stereo-Kopfhörer.
- 3 neue Meßgerätetypen von „Finest“ u. a. die  
AC/DC-Stromzange F-135 mit True RMS.
- Neue Alarmanlagen mit Zubehör.
- Taschenlampenserie im schwarzen Design mit  
Metallgehäuse. 5 attraktive Typen mit Längen  
von ca. 18 cm bis 47 cm. Sehr robust und teils  
auch mit Magnethalter, zu ganz kleinen Preisen.



Weiterhin bieten wir zu günstigen  
Preisen:  
Bauelemente, Stromversorgungen,  
Meßtechnik, Audio-Geräte und  
viele mehr.



Fordern Sie unseren Katalog mit Preisliste an und lassen Sie sich in  
unseren Verteiler für monatliche Sonderangebotsaktionen  
aufnehmen (nur gewerbliche Anfragen).

**POP** Pop electronic GmbH  
Postfach 22 01 56, 40608 Düsseldorf  
Tel.: 02 11/2 00 02 33-34  
Fax: 02 11/2 00 02 54

**Xaruba**®

**messen | steuern | regeln**

**Modulares PC-Steckkartensystem**

- |                                 |                              |
|---------------------------------|------------------------------|
| I/O-Module                      | Single-Board-Computer        |
| Galvanisch getrennte I/O-Module | A/D-Module                   |
| Relais-Module                   | D/A-Module                   |
| Timer-/Zähler-Module            | FCU-Fuzzy-Software           |
| Drehgeber-Module                | SPS-programmierbar           |
| Schrittmotor-Module             | Testware-Prüfplatzautomation |
|                                 | Meßwert-Erfassungs-Software  |

**Deutsche Produktion | Nachlieferung garantiert**



G. Balzarek Elektronik und Computer Service  
 Hauptstraße 43 | 68259 Mannheim | Tel. 06 21 - 7 99 20 94 | Fax 06 21 - 7 99 20 95  
 Norddeutschland: M2-Systemtechnik | Tel. 05 31 / 34 76 07 | Fax 05 31 / 34 76 08  
 Schweiz: Wyland Elektronik GmbH | Tel. +41 (0) 52 / 3 17 27 23 | Fax +41 (0) 52 / 3 17 25 96

**Fernstudium**

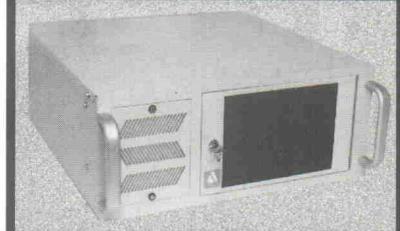
Staatl. geprüft

**Computer-Techniker  
Fernseh-Techniker  
Elektronik-Techniker**

Berufe mit Zukunft! Praxisgerechte, kostengünstige und gründliche Ausbildung für jedermann ohne Vorkenntnisse. Teststudium unverbindlich. **Info-Mappe kostenlos.**

**FERNSCHULE WEBER  
Abt. 504**

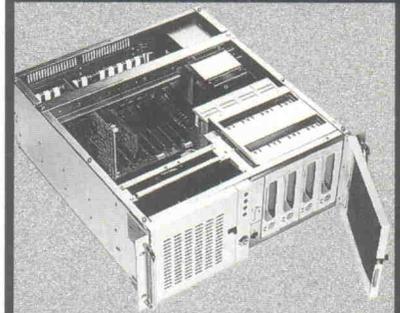
**D-26192 Großenkneten - PF 21 61  
Tel. 0 44 87/2 63 - Fax 0 44 87/2 64**



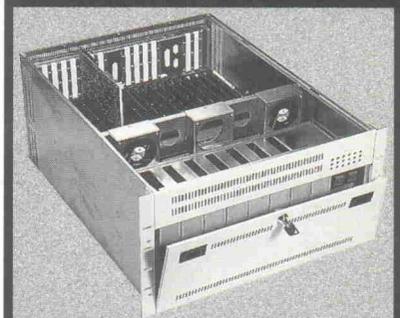
**19" Tischgehäuse. 8-14 Slots, 230 Watt Netzteil**



**19" Einbaugehäuse. 8-14 Slots.**



**19" Einschub. 8-14 Slot-Busse, auch segmentiert.**



**19" RAID-Einschub. Bis 20 Slots oder segmentiert. Zwei redundante Netzteile, 8 x 5,25" Laufwerk-Einschübe.**



verschiedene Rückwände, z.B. für redundante Schaltnetzteile



**19" Einbauschränke. In verschiedenen Höhen.**

**ABECO Datentechnik GmbH**  
 Langdorfer Straße 54  
 D- 47669 Wachtendonk  
 Tel. : 0 28 36 / 9 10 - 0  
 Fax : 0 28 36 / 81 65

**Ihre Platinen in hoher Qualität ? Kein Problem !**

- Ihre Vorlage z.B. HPGL, Gerber, Postscript...  
 + 1000 DPI-Plott oder Reprofilm von uns  
 + CNC bohren und fräsen  
 + hohe Auflösung durch Sprühtüben  
 + Rollverzinn



**Layout Service Oldenburg**  
 Kostenlose Preisliste anfordern

**Layout Service Oldenburg** Leiterplattenfertigung, Bestückung, Entwicklung  
 Finkenweg 3, 26160 Bad Zwischenahn | Tel.: 04486-6324 Fax: 6103 DFÜ: 6145

**Optische Meßtechnik, Bildverarbeitung und Digitale Signalverarbeitung**

Wir entwickeln für Sie folgende Systeme bis zur Serienreife:

- optische Meßsysteme speziell Infrarot
- DSP-basierende Meßsysteme
- DSP- und IPC-basierende Bildverarbeitung
- Präzisionsmeßtechnik

Sprechen Sie mit uns!

**DGS**  
**elektronische und physikalische Systemtechnik**

Gerating 10  
 83278 Traunstein  
 Tel.: 0861 / 16 56 30  
 Fax.: 0861 / 16 56 31

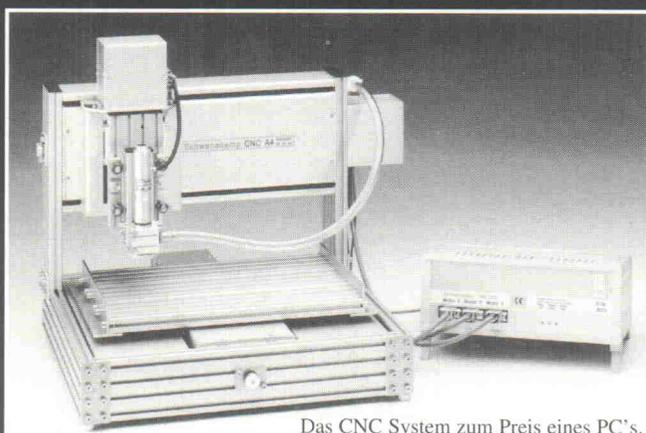
**ELRAD**

**Studenten lesen billiger!**

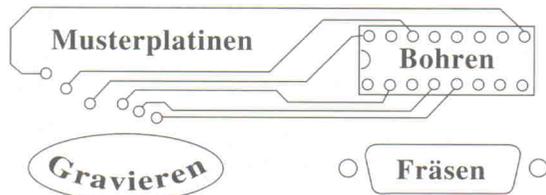
Gegen Einsetzung Ihres Studiennachweises erhalten Sie Ihr ELRAD-Abonnement zum **Vorzugspreis von 69,- DM**

Die Abokarte finden Sie in der Heftmitte

**Schwanekamp CNC Graviermaschinen**



Das CNC System zum Preis eines PC's.



**Neue Modelle ab DIN A5 schon ab 2872,70DM**  
**Infomaterial bitte per Fax anfordern.**

Ing. Büro Schwanekamp \* Klausenhofstr. 45 a  
 46499 Hamminkeln \* Tel. 02852/4926 Fax 5224

**PC-Meßtechnik**  
 Entwicklung • Herstellung • Vertrieb

- A/D, D/A und TTL-I/O Karten (kleiner Auszug)**
- AD12LC 16 Kanäle, 12 Bit A/D, < 40µs, 8 TTL-I/O 269,-
  - HYPER I/O 16\*12 Bit A/D, 33kHz, 1\*DA, 2 Relais 1298,-
  - ADGV12 16\*12Bit AD, galv. getr. ±3.3/5/10V, 10µs 789,-
  - AD-MESS 2.0 A/D-Messungen für Windows ab 230,-
  - AD-MESS 2.0 A/D-Messungen für Windows 99,-
  - 24 TTL I/O Karte mit 1 x PPI 8255 ab 298,-
  - TIMER-1/2 9\*16 Bit Timer, IRD, max. 4/8 MHz ab 698,-
  - UNITIMER univ. 32 Bit Counter mit 2\*LCA's 698,-
  - RS422/485 DUAL 2\*RS422/RS485 jew. galv. getr. a.A. 698,-
  - 3\*32Bit U/D-Drehgeber K., diff-Eing., galv. getr. 298,-
  - IEEE-488 Karte (mit NEC 7210), DEVICE-Treiber 111,-
  - Watchdog 1/NEU für autom. PC-Reset, 1\*Relais

- Logikanalysatoren**
- 32 Kanäle/32KBit Tiefe \* Windows-Software 698,-
  - LOG50 50MS/sec-32Kanäle 898,-
  - LOG50/100 zusätzlich 100MS-16 Kan. 1248,-
  - LOG100 100MS/sec-32 Kanäle 1498,-
  - LOG100/200 zusätzlich 200MS-16 Kan.

**NEU: Meßkarten für den PCI-BUS**

- Automatische I/O-Adressevergabe 298,-
- Windows-NT-Treiber im Lieferumfang 298,-/398,-
- PROTO-2/PCI Prototypenk. mit Lochrasterfeld 298,-/398,-
- REL16/PCI 8(16)\*Relais für den PCI-BUS 449,-
- UNIREL/PCI 16\*Relais, 8\*Opto-IN, 24 TTL-I/O 398,-
- OPTO16IN/PCI 16\*OPTO-IN für den PCI-BUS 498,-
- OPTOREL/PCI 16\*Relais, 16\*Opto-IN 398,-
- PAD12LC 16\*12Bit A/D PCI-BUS 598,-
- PAD12 16\*12Bit A/D, 100 kHz Abtastrate 598,-
- PDA4 4\*12Bit D/A für den PCI-BUS 198,-
- Watchdog 1/PCI für autom. PC-Reset, 1\*Relais 899,-
- Extender f. PCI, Karten-Tauschen im Betrieb

**QUANCOM** ELECTRONIC  
 Heinrich Esser Strasse 27 · D-50321 Brühl  
 Tel 02232 / 9462-20 \* Fax 9462-99  
 Info über Mailbox: 9462-98  
 www.quancom.de

**Ing.-Büro (seit 1984) entwickelt** Ihre Elektronik, z.B.: Schaltungsdesign, LP-Layout, Software für PC & 8051-Derivate, Prototypenbau, Kleinserie. HLUBEK electronic, Dipl.-Ing. P.R. Hlubek, Mittelstr. 14, 56307 Dürrholz, Tel. 026 84/62 05, Fax -62 91

**Entwicklung Hard- und Software für 8051 und Derivate.** Prototypenaufbau, Layoutentw., Musteraufbau u. Kleinserienfertigung. Div. Hardware-Prog. Service, CD-ROM-Recording. Fa. GD-HS, Tel. 0221/959 1082, Fax -959 1083

**PCI-Rechner:** Komplett montiert und funktionsüberprüfbar, incl. Win95-Treiber und zwei Lichtwellenleiterkabel (5 m Länge!). Außerdem die letzten Exemplare der bewährten **Take Five** - mit Treibern für Win 3.1, Win95 und Win NT. AS-Ware, Datentechnik Andreas Spoo, Im Glockenring 4, 50668 Köln, Tel./Fax 02 21/13 85 96.

**BASIC-52 für 80C535**, -537, -552, -C32 und 87C520 ab DM 69,-; I<sup>2</sup>C-Bus-, RTC, LCD- und Tastatursteuerung, ADU (10bit), PWM (16bit), TRACE, Bitbefehle für Ports u.v.m., der 87C520 ist pinkompatibel zum 8052-AH, aber bis zu 10mal schneller, außerdem hat er 2 ser. SS. Rechnerboards leer oder bestückt ab DM 65,- IDS, Tel. 071 61/8 76 59, Fax 071 61/8 44 87

**Für EAGLE: DXF-Konverter, DM 80,-, Bibl. Extraktionsprogramm, DM 40,-**, zzgl. Vers. + MwSt.; Demos in der ELRAD Mailbox; H. Sämman, Calwer Str. 14, 72336 Balingen, Fon 074 33/27 94, Fax 074 33/27 38 50

**LCD-Grafik-Modul** 240x64 Dot, LED-Hintergrundbeleuchtung aktive Displayfläche 134x34 mm, Zeichengröße 5x7 Dot, 8 Bit Prozessorinterface. Mit dem verwendeten Display-Controller T6963C sind Textattributfunktionen wie blinkende und inverse Zeichen, sowie gleichzeitige Grafik- und Textdarstellung möglich. Tel. 023 69/91 55-0, Fax 023 69/91 55-91

**Rohmieten f. doppelseitige Leiterplatten** verzinkt, 1000 = 30,-, 3 VE mit Werkzeug 78,- Typ L: 0.4x0.6, A: 0.6x0.8, B: 0.8x1, C: 1.1x1.5 VHM-Bohrer 3x38mm: 0.6-2.0, 0.65, 0.85, 1.05 10mix = 40,- Ossip Groth Elektronik, Möllers Park 3, 22880 Wedel, Tel./Fax: 041 03/8 74 85

**LWL Kunststoff- und Glasfasertechnik** InSoft Uwe Flick, Tel. 022 61/66 06-30, Fax -29

**EPROM-Emulatoren** 32kB 142,- DM 64kB 167,- DM, 128kB 243,- DM incl. MwSt. Fa. Kahlert, Tel. 021 33/9 03 91 Fax -9 32 46

**++ Leiterplatten TOP Qualität +++** z.B. EURO-Format, doppelseitig-dk, 2xLötstop, 2 Stck. 99,- DM/Stck., 5 Stck. 85,- DM/Stck. MULTILAYER Bitte anfragen! Fa. ATK, Tel. 021 33/9 03 91 Fax -9 32 46

**Layout + Schaltplan-Erstellung, preisgünstig** Fa. Kahlert, Tel. 021 33/9 03 91 Fax -9 32 46

**Analoge und digitale Schaltungen,** Mikrocontroller Hard- und Software (8051), Platinenlayouts und Geräte entwickeln wir nach Ihren Wünschen. Dipl.-Ing. M. Schmidt 02 41/2 05 22

**Neu: Universalprogrammiergerät hed.chip** für EPROMs, FLASH, EEPROM, serielle EEPROM, MCS51 Controller, Lattice GAL, AMD PALCE und Atmel PLD. Info anfordern! Atmel-Controller: AT89C52-20PC DM 22,-; AT89C51-20PC DM 18,-; AT89C2051-24 PC DM 10,-; andere Atmel-Produkte auf Anfrage. Höpping Elektronik Design, Tel. 02 01/84 33 31 oder Fax 02 01/47 19 18

Elrad 1977-83 und 86-89, Einzelhefte 1984-85, Elektor 1973-89, Einzelhefte 1970-72, ELV 1979-91, Populäre Elektronik 1976-83 zu verkaufen. Tel. 069/59 31 66

**PFC-Modul 3,5 kW;** Eing. 230 VAC; Ausg. 380 VDC; 150x105x185 mm; 2,5 kg; PF 0,99; Wirkg. 97%. PMB GmbH, Fax 070 42/8 20 35-2; Tel. -1

10 W Röhren OTL Endstufen paar 1500,-, 2x30 W 2900,-, Plasma Hochtöner paar 1500,-, Bausätze Tel. 06 11/4 70 73

UPS 500 VA Notstromversorgung auch als 24 V Sinus Spannungswandler 300,-, 2 Stück 500,-, Multimeter f. P, autom., RS 232 300,- T./Fax 06 11/4 70 73

**Kunststoff-Spritzgussteile** bis 125g, äußerst preisgünstig. Tel. 075 66/9 12 22

Königsman-Elektronikversand, Neuheiten, Sonderposten, Elektronik Pf. 22, 31607 Marklohe/Lemke, Fax 050 21/6 46 36. Preisliste anfordern!

**DSP56001RC27** à 35,- **68HC11A0** à 5,-/07231/765123

**Rundum sichere EA-Karten:** Optoisoliert, Überstrom/Über-Untersp.-Schutz, Wachhund, Sicherung, usw. für streßfreie Projekte. Norman Suchanek, Industr. Syst., Postfach 104532, 40036 Düsseldorf, Tel. 02 11/7 33 62 26, Fax 7 33 57 01

**PC-Meß/Regeltechnik.** AD, DA, DIO, Timer/Counter, Meßmodule für Parallelport, Konverter, 2-32 Port **Schnittstellenkarten RS232/422/485**, IEEE488, usw. Liste anfordern bei: Priester Datentechnik; B5.7; 68159 Mannheim. Tel. 06 21/10 46 63, Fax 1 22 01 14. Händleranfragen erwünscht.

Wir entwickeln Ihre analoge und digitale Elektronik im Microcontrollerbereich. Unverbindliche Kontaktaufnahme Tel. 021 73/1 28 00, Fax 1 83 87

**ROHDE&SCHWARZ ProcessController PCA5** + Option B12, B13, B24 + SW f. 250,-. Tel. 089/4 30 27 35

Oszilloskope TEK 2465 DMM Opt. 10 GPIB 01 DMM 06+09 Timer, Trigger, Word Recognizer, 4xP6131 P6407, Service Manual 6000,- TEK 2430A, 2xP6131 5000,-. Tel. 040/7121438 abends

**PIC16C84-04 (DIL)** ab 6 Stck.: **DM 9,20/Stck.** **16C84-SMARTCARD** ab 1 Stck.: **DM 39,-/Stck.** (incl. MwSt.+NN DM 10,-) Tel./Fax 022 26/62 91

**Rohde & Schwarz SMLR** Leistungsmeßsender 0,1-30 MHz. Für Sammler und Nostalgie. Sehr guter Zustand, voll funktionsfähig, Baujahr 1962, tel. 0 30/8 51 54 04

Gönnen Sie sich den Hörgenuß audiophiler Kondensatoren von ELNA (Cerafine) und PANASONIC (PZ). Tel. 023 02/1 21 69

**Toshiba TLCS900 + 900L + 900H Tools von OSIP** Micro-ICE-TLCS900L mit Toshiba's TMP93CS41F, das **3 Volt Low-Power Design** oder standard Micro-ICE-TLCS900 mit Toshiba's TMP96C141AF! Siehe auch ELRAD 4/94, Aktuell, Seite 10. Vielmehr als ein Demoboard, die Entwicklungsplattform für die **TLCS900-Familie!** Wir bieten Professionalität z.B.: echter Single-Step (!) + Trace, Unterstützung aller CPU-Modi (16MB), Mot.-S Down-Load, RAM bis 1MByte, EEPROM+RTC, I/O-Bus, usw. Außerdem: **IIC-Bus-** und andere **Treiber in ASM-Quelle**, sowie in Kürze ein **Pascal-Cross-Compiler** mit IDE für alle 900er unter Windows ... **Info anfordern!** Firma OSIP, Ansprechpartner: Oliver Sellke, Tel. 06 11/1 84 20 67, Fax 06 11/1 84 20 68, **Toshiba TLCS900 + 900L + 900H Tools von OSIP**

**HF-dichte Gehäuse** aus Weißblech, eigene Fertigung Lagerware, Sonderanfertigungen. Tel. 075 66/9 12 22

**Achtung: Gebrauchte Meßgeräte** aller Art zu Superpreisen abzugeben. **\*RO-WI\* Elektronik**, Tel. 06 41/8 86 21 Fax 8 82 46

**FFT Spectrum Analyser V2** MS Windows <http://ourworld.compuserve.com/homepages/hpwidmer> Stereo und mit mehreren neuen Funktionen

**\*\* GRAVIEREN / FRÄSEN / BOHREN?** Wir haben die richtige Soft-/ Hardware! **VarioNC** Graviersoft für Isel mit Werkzeugwech. **TOUCH** Graviersoft für LPT mit Werkzeugwech. **Endstufen 36V2A** bis 70V6A (Mikroschritt) bis 5Phasen, **Steuerungen und Maschinen**, ... **Ing.-Büro Schmidt**, Tel. 05236/99810, Fax 99811 >>**INTERNET:** [http://ourworld.compuserve.com/homepages/ing\\_buero\\_schmidt](http://ourworld.compuserve.com/homepages/ing_buero_schmidt)

**\*\*\*\*\* Software- und Hardwareentwicklung \*\*\*\*\*** für µController und PC (DOS/Windows), vor allem Meßwerterfassung, -verarbeitung und DFÜ. Ing.-Büro W. Unsöld, Kirchstr. 15, 96163 Gundelsheim/Ofr., Tel. 09 51/4 32 38, Fax 42 05 87

Suche 1 - 3 mal SCSI CD-ROM TOSHIBA XM-3401TA/B Tel. 052 41/3 97 23

**— Bild-, Mustererkennung, Datenklassifikation —** mit PC oder Mikrocontroller sowie Entwicklung von Hard- und Software. Ingenieurbüro Hoch, Bergstr. 11, 79426 Buggingen, Tel./Fax 076 31/48 58

**LEITERPLATTENBESTÜCKUNG SMD-Bedrahtet** Top-Qualität ab 4 Pf/Teil Fax: 062 26/4 18 78

**Achtung! Kostenlose Ausbildungssoftware!** DIGI-SIM, Simulator für digitale Schaltungen. Ab sofort neue Version 2.2 mit Animationsbausteinen! Internet: <http://www.sss.de> oder 2,-DM frankierter Rückumschlag (22cm x 11cm) an: Triple-S GmbH, Herrmann-Geib-Str. 18, 93053 Regensburg

## LEISE

**\*\*\* Leiterplattenfertigung \*\*\***  
**\*\*\* Bestückung, Bauteile \*\*\***  
**\*\*\* Gerätemontage, aller Art \*\*\***

bitte Angebot anfordern unter Fax 066 45/71 64 Fa. LEISE Schulstr. 21 36369 Engelrod

**MANGER - Präzision in Schall.** Jetzt Selbstbau mit dem Referenz-Schallwandler der Tonstudios: Info, Daten, Preise, sof. anfordern bei Manger-Vertrieb, Industriestr. 17, 97638 Mellrichstadt, Tel. 097 76/98 16, Fax 71 85

**HPGL-CAD-CNC-Schrittmotorsystem SMS68** mit 68000er CPU ermöglicht CNC-Bohren, Fräsen, Gravieren unter direkter Kontrolle von CAD-Software wie AutoCAD, EAGLE u.A. Kompl. 3-Achsensteuerung im 19" Gehäuse ab DM 2336,-. Verschiedene Optionen, Endstufen bis 12 Amp., Motoren, Mechaniken, „WINDOWS-CorelDraw“ -> Konverter CAM68, „Pixel“ -> CAD-Vektorisierung a.A. EAGLE 2.6x ab DM 795,-. **SMS68-CPU-Austauschkarte für ISEL-Steuerungen** DM 1498,-. PME-electronic, Hommerich 20, 53859 Rheindt, Tel. 022 08/28 18. Info DM 2,-.

- \* PIC-Programmer (Elrad 1/94 und 6/94) \*
- \* Programmier fast alle PIC-Typen \*
- \* PIC-Eval.-/Prototypenkarte (Elrad 5/94) \*
- \* PIC-Chipkartenleser (Elrad 2/95) \*
- \* PIC-LCD Terminal (Elrad 11/95) \*
- \* Nicht nur PIC ist unsere Stärke!
- \* Auch bei der Konzeption der Hard- und
- \* Software Ihrer Produkte auf der Basis von \*
- \* 805xx, 68xx, Toshiba und NEC Prozessoren \*
- \* sind wir ein kompetenter Partner.
- \* Ingenieurbüro YAHYA Robert-Schuman-Str. 2a \*
- \* D-14181 Erkelenz, Tel. 024 31/64 44 Fax 45 95 \*

**Elektronikfertigung.** Wir bestücken Ihre Platine oder fertigen Ihr komplettes Gerät. Groß- oder Kleinserien, mit SMD- oder bedrahteten Bauteilen. Bei uns stimmen Qualität, Lieferzeit und Preis. Fordern Sie uns! Tel. 071 51/5 94 63 oder 01 72/9 18 04 88, Fax: 071 51/1 83 49

**\*\*\* EPROM-EMULATOREN \*\*\* ab DM 138,- \*\*\*** Für 32-64KByte Eproms. Im stabilen Aluminiumprofilgehäuse mit allen Zuleitungen und Software. Stob & Robitzki GbR Tel. 04 31/20 47-04 Fax -26

**SPS-Simulation (STEP5) unter Windows.** Simulieren Sie ein SPS-Programm in AWL, FUP, KOP auf Ihrem PC. (bis 135U!!). Programmierung eines AGS ist ebenfalls möglich! Fordern Sie kostenloses Informationsmaterial an. MHJ-Software • Albert-Einstein-Str. 22 • D-75015 Bretten, Tel. 072 52/8 78 90, Fax 7 87 80

**Vollhartmetall, LP-Bohrer, US-Multilayerqualität m. Schafthodmessner 3,175 mm (1/8")** 0 0,2-0,5 mm 7,50 DM/7 St., ab 10 St. 6,50 DM/St. 0 0,6-3,1 mm 4,50 DM/7 St., ab 10 St. 3,80/St. Versand per Nachnahme, zzgl. Porto/Verpackung Fa. B.T.S. Heinrich Gredy Str. 4, 55239 Gau Odenheim, Tel./Fax 067 33/5 54

**\*\* Leiterplattenbestückung \*\* TOP-QUALITÄT** Siemens SMD-Automaten Fa. ASPRO Fax: 068 27/34 21

**BEFESTIGUNGSWINKEL F. PC-STECKKARTEN** direkt vom Hersteller, termingerecht in 1A Qualität "Wolfgang Seitz" Stanztechnik Tel. 0941/6 56 92

**TEK 7A19** DM 1180 7A26:980 7D11:780 P6046 DM 950 Tel. 0561/9823531, Fax 0561/9823532 ab 20h

**HÄNDLER GESUCHT** für Tiefenortungsmetallsuchgerät - Pulsinduktion - hervorragende Verdienstmöglichkeit. Info unter Fax Nr. 02 34/79 97 88 anfordern

Klaus Lange

# Motorola 68HC11

Einführung in die Programmierung



1. Auflage 1995  
Gebunden, 240 Seiten  
mit Platine und Diskette  
DM 119,-/ATS 928,-/CHF 119,-  
ISBN 3-88229-053-6

Zekeriya Zengin

# Motorola 68HC05

B-Familie



1. Auflage 1994  
Gebunden, 269 Seiten  
mit Diskette  
DM 68,-/ATS 530,-/CHF 68,-  
ISBN 3-88229-034-X

Zekeriya Zengin

# Motorola 68HC05

K-Familie



1. Auflage 1995  
Gebunden, 281 Seiten  
mit Platine und Diskette  
DM 119,-/ATS 928,-/CHF 119,-  
ISBN 3-88229-056-0

Verlag Heinz Heise, Helstorfer Straße 7, 30625 Hannover, Telefon: 05 11/ 53 52-0, <http://www.heise.de>

## Die Inserenten

A & L Hard- u. Software, Augsburg .....	17	FG-Elektronik, Rückersdorf .....	51	OBL, Hüllhorst .....	6
ABECO, Wachtendonk .....	99	FLUKE, Kassel .....	29	Oktagon, Mannheim .....	99
ACS, Wunstorf .....	12	Friedrich, Eichenzell .....	23		
Ahlers, Moosburg .....	22			Pflaum Verlag, München .....	11
AMD, München .....	13	GeBe, Treuen .....	47	POHLTRONIK, Bad Pyrmont .....	98
AMV, Bräunlingen .....	98	GÖSSEN-METRAWATT, Nürnberg .....	80, 81	POP, Erkrath .....	98
		gsh-Systemtechn., München .....	10	Process-Informatik, Wäschchenbeuren .....	9
Basista, Bottrop .....	6	GTU, Baden-Baden .....	95	Quacom, Brühl .....	99
Beta Layout, Hohenstein .....	Kontaktkarte				
Bitzer, Schorndorf .....	8	Hoschar, Karlsruhe .....	57	RATHO, Hamburg .....	15
Boddin, Hildesheim .....	92	HTB, Schiffdorf .....	98	Reichelt, Sande .....	72, 73
Boger-Funk, Aulendorf .....	10	INKOS, Reute .....	33	Ringler, Rappenaun .....	6
Bungard, Windeck .....	87, 92	isel, Eiterfeld .....	103	RMM, Halle/Westf. .....	10
		JUMP, Deggendorf .....	10	Scantec, Planegg .....	19
CadSoft, Pleiskirchen .....	7	Koch & Schröder, Neuss .....	95	Schwaneckemp, Hamminkeln .....	99
CETRA, ROC-Taipei, Taiwan .....	8	Lasertechnik & Elektronik, Oschersleben .....	95	SE Spezial-Electronic, Bückeburg .....	63
Chuntex, ROC-Taipei, Taiwan .....	92	Layout Serv. Oldenburg, Bad Zwischenahn .....	99	SH-Elektronik, Kiel .....	95
CONITEC, Dieburg .....	8	LPKF, Garbsen .....	77	Siemens, Bocholt .....	16
		M&V Breidenbach & Tochter, Bettendorf .....	8	SINUS, Leipzig .....	6
D.E.F.T., Bremen .....	92	MagnaMedia, Haar .....	21	SPHINX, Hemsbach .....	98
dataTec, Reutlingen .....	33	maintronic, Schweinfurt .....	94	taskit Rechnertechnik, Berlin .....	6
datec, Neuried .....	22	MBMT, Bassum .....	85	tecontron, Weißenberg/Rothkreuz .....	93
DGS Systemtechnik, Traunstein .....	99	MCT Paul & Scherer, Berlin .....	94	Tekelec Airtronic, München .....	45
DTK Computer, München .....	6	MEB MeBelektronik, Berlin .....	14	Tenner-Elektronik, Weinstadt .....	8
		Merz, Lienen .....	6	Thomatronik, Rosenheim .....	59, 95
E-LAB, Rappenaun .....	8	MESAGO, Stuttgart .....	83	TIMONTA, Freiburg .....	14
Elektronik Laden, Detmold .....	10, 91	Messcomp, Wasserburg .....	6	TOP, Zirmdorf .....	88
ELS electronic, Duisburg .....	92	Mira, Nürnberg .....	95	Trapp, Darsten .....	14
ELZET 80, Aachen .....	10	MITAC, ROC-Taipei, Taiwan .....	10		
EMB, Murg-Oberhof .....	92	Motorola, München .....	2	Ultimate Technology, NL-Naarden .....	37, 39, 41
EMCtech, Waiblingen .....	14	MOVTEC, Prorzhheim .....	8		
eMedia, Hannover .....	96, 97	National Instruments, München .....	Kontaktkarte	Weschenbach, Aachen .....	98
EMV-SYSTEME SCHLODER, Karlsbad-Itt .....	14	Network, Hagenburg .....	53, 66	WIBU-SYSTEMS AG, Karlsruhe .....	95
ERG, Pfintzal .....	25			Wickenhäuser, Karlsruhe .....	92
ERMA-Electronic, Immendingen .....	94			Wilke, Aachen .....	104
EURO EMC Service, Teltow .....	55				
Feger + Co, Traunreut .....	95				
Fernschule Weber, Großenkneten .....	99				

### Impressum

#### ELRAD

Magazin für Elektronik und technische Rechneranwendungen  
Postf. 61 0407, 30604 Hannover, Helstorfer Str. 7, 30625 Hannover  
Verlag und Anzeigenverwaltung:  
Verlag Heinz Heise GmbH & Co KG  
Postf. 61 0407, 30604 Hannover, Helstorfer Str. 7, 30625 Hannover  
Telefon: 05 11/53 52-0, Fax: 05 11/53 52-1 29  
Postbank Hannover, Konto-Nr. 93 05-308 (BLZ 250 10030)  
Kreissparkasse Hannover, Konto-Nr. 000-019968 (BLZ 250 502 99)  
Geschäftsführer: Christian Heise  
Stellv. Geschäftsführer/Verlagsleiter Fachbücher/Zeitschriften:  
Steven P. Steinkraus  
Anzeigenleitung: Ingrid Ditzgens (-164) (verantwortlich)  
Anzeigenverkauf: Werner Wedekind (-121)  
Anzeigendisposition: Rita Asseburg (-219)  
Verlagspräsidentent Bayern: Werner Ceeh, Kühbachstraße 11,  
81543 München, Telefon: 089/62 5004-20, Fax: 089/62 5004-22  
Anzeigen- Inlandsvertretungen:  
Nielsen III a + IV, Verlagsbüro Ilse Klaus, Hottenbacher Mühle 5,  
55758 Stipshausen, Tel.: 0 67 85/98 08-0, Fax: 0 67 85/98 08-1  
Anzeigen-Auslandsvertretungen:  
Asien: Heise Publishing Taiwan Rep. Office, 1F/7-1, Lane 149, Lung-  
Chiang Road, Taipei, Taiwan, Tel.: 0 08 86-2 7 18 72 46 und 0 08 86-  
2 7 18 72 47, Fax: 0 08 86-2 7 18 72 48  
USA, GB: Verlagsbüro Ohm-Schmidt, Svens Jegorovs,  
Obere Straße 39, D-66957 Hilst, Tel.: ++49(0)63 71/1 60 83,  
Fax: ++49(0)63 71/1 60 73  
Anzeigenpreise:  
Es gilt die Anzeigenpreisliste Nr. 19 vom 1. Januar 1997  
Vertriebsleitung: Hans-J. Spitzer (-299)  
Herstellung/Leitung: Wolfgang Ulber  
Sonderdruck-Service: Ruth Utesch (-359)  
Druck: C.W. Niemeyer GmbH & Co. KG, Hameln  
ELRAD erscheint monatlich.  
Einzelpreis DM 7,50 (s6 60,-/sfr 7,50/hfl 10,-/FF 25,-)  
Das Jahresabonnement kostet: Inland DM 79,20 (Bezugspreis  
DM 61,80 + Versandkosten DM 17,40), Ausland DM 86,40 (Bezugs-  
preis DM 58,20 + Versandkosten DM 28,20); Studentenabonnement/  
Inland DM 69,- (Bezugspreis DM 51,60 + Versandkosten DM 17,40),  
Studentenabonnement/Ausland DM 76,80 (Bezugspreis DM 48,60 +

Technische Anfragen montags bis freitags  
nur zwischen 11.00–12.00. Bitte benutzen Sie  
die angegebenen Durchwahlnummern.

**Herausgeber:** Christian Heise  
Chef vom Dienst, Stellv. Chefredakteur:  
Dipl.-Phys. Peter Nonhoff-Arps (verantwortl.) (pen. -393)  
**Redaktion:**  
Dipl.-Ing. (FH) Ernst Ahlers (ca. -394), Carsten Fabich (cf. -398),  
Martin Klein (kle. -392), Dipl.-Ing. Ulrike Kuhlmann (uk. -391),  
Peter Röbbke-Doerr (roe. -397)  
**Ständige Mitarbeiter** (zu erreichen unter der Redaktionsadresse):  
Dipl.-Ing. Eckart Steffens, Matthias Carstens  
**Redaktionsassistenten:** Michael Triadan, M. A., Carmen  
Lehmann (mit, cs. -400)  
**Verlagsbüro München:** Jürgen Fey (Chefkorrespondent),  
Kühbachstraße 11, 81543 München, Telefon: 089/62 5004-40,  
Fax: 089/62 5004-66  
**Korrespondentin USA:** Dr. Sabine Cianciolo (sc), 6011 Majorca  
Court, San Jose, CA 95120, U.S.A., Telefon/Fax: 001/408-323-85 60,  
E-Mail: dutz@ix.netcom.com  
**DTP-Produktion:** Wolfgang Otto (Litg.), Dieter Wahner (Litg. Kor-  
rektur/Satz), Dirk Wollschläger (Litg. Grafik), Ben Dietrich  
Berlin, Peter-Michael Böhm, Martina Friedrich, Ines Gehre, Birgit  
Graff, Angela Hilberg-Matzen, Sabine Hamm, Dietmar Jokisch,  
Hella Kothlöfer, Carsten Malchow, Nathalie Niens, Astrid Seifert,  
Christiane Slanina, Edith Tötsches, Brigitta Zurhieden

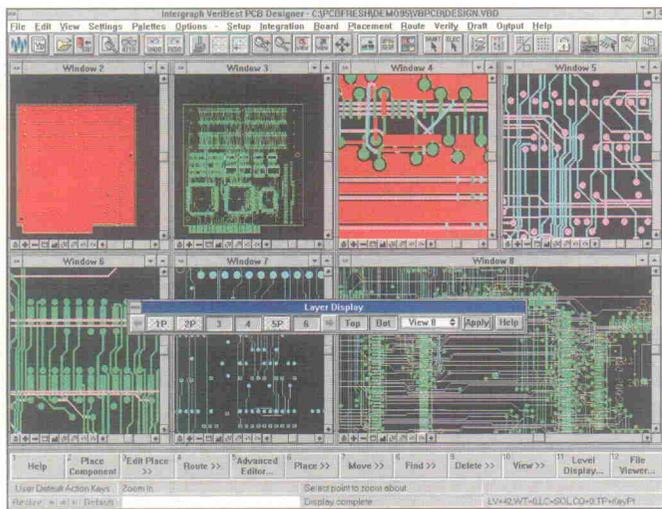
Versandkosten DM 28,20). Für AUZE-Mitglieder gilt der Preis des  
Studentenabonnements.  
Studentenabonnements nur gegen Vorlage der Studienbescheinigung.  
Luftpost auf Anfrage. Konto für Abo-Zahlungen: Verlag Heinz Heise  
GmbH & Co KG, Postgiro Hannover, Kto.-Nr. 401 655-304 (BLZ  
250 100 30), Kündigung jederzeit mit Wirkung zur jeweils übernächsten  
Ausgabe möglich.  
**Kundenkonto in Österreich:**  
Salzburger Kredit- und Wechselbank AG, Salzburg,  
BLZ 000 185 50, Kto.-Nr. 101-35343-001  
**Kundenkonto in der Schweiz:**  
Schweizerischer Bankverein, Zürich, Kto.-Nr. PO-465 060.0  
**Kundenkonto in den Niederlanden:**  
ABN Amro Bank, Eindhoven, BLZ 1065135,  
Kto.-Nr. 41.28.36.742  
**Versand und Abonnementverwaltung:**  
Abo-Service, Postfach 77 71 12, 30821 Garbsen,  
Telefon: 0 51 37/8 78-754, Fax: SAZ 0 51 37/87 87 12  
**Für Abonnenten in der Schweiz Bestellung über:**  
Thali AG, Abo-Service, Industriest. 14, CH-6285 Hitzkirch,  
Tel.: 0 41/9 17 01 11, Fax: 0 41/9 17 28 85  
(Jahresabonnement: sfr 81,-, Studentenabonnement: sfr 73,-)  
**Lieferung an Handel (auch für Österreich und die Schweiz):**  
VPM – Verlagsumton Pabel Mosewig KG  
D-65047 Wiesbaden, Telefon: 0 6 11/2 66-0  
Eine Haftung für die Richtigkeit der Veröffentlichungen kann trotz sorgfältiger  
Prüfung durch die Redaktion vom Herausgeber nicht übernommen werden. Die geltenden  
gesetzlichen und postalischen Bestimmungen bei Erwerb, Errichtung und Inbetrieb-  
nahme von Send- und Empfangseinrichtungen sind zu beachten.  
Die gewerbliche Nutzung, insbesondere der Schaltpläne und gedruckten Schaltungen,  
ist nur mit schriftlicher Genehmigung des Herausgebers zulässig. Die Zustimmung  
kann an Bedingungen geknüpft sein.  
Honorare Arbeiten gehen in das Verlagsrecht des Verlages über. Nachdruck nur  
mit Genehmigung des Verlages. Mit Übergabe der Manuskripte und Bilder an die  
Redaktion erteilt der Verfasser dem Verlag das Exklusivrecht zur Veröffentlichung.  
Sämtliche Veröffentlichungen in ELRAD erfolgen ohne Berücksichtigung eines eventuellen  
Patentschutzes. Warennamen werden ohne Gewährleistung einer freien Ver-  
wendung benutzt.  
Printed in Germany  
© Copyright 1997  
by Verlag Heinz Heise GmbH & Co KG  
ISSN 0170-1827

ELRAD 1997, Heft 3



## ECAD-Software für den PC

Werkzeuge für das Leiterplattendesign bilden nach wie vor die Schnittstelle zwischen Schaltungsentwicklung und Hardwarerealisierung. Nachdem mittlerweile etliche Workstation-Software auch für den PC verfügbar ist, zeichnet sich bereits der nächste Trend ab – Systemintegration lautet das Gebot der Stunde. Nicht mehr nur die lose Sammlung einzelner Tools wie Schematic, PCB oder CAM, sondern eine gemeinsame Oberfläche für das EDA-Gesamtpaket. Mühsame Übergabedefinitionen für den Bibliothekentransfer werden damit ad acta gelegt. In der kommenden Ausgabe berichtet *ELRAD* über diese und weitere Neuigkeiten aus der ECAD-Szene.



## NEckische DSPs

Mit der  $\mu$ PD7701x-Serie bietet NEC seit längerem eine industriell erprobte 16-Bit-DSP-Familie an, die sich durch klare Architektur und formelorientierte Assemblersyntax auszeichnet. Das seit Jahresbeginn erhältliche Starter Kit für den 33 MIPS leistenden  $\mu$ PD77016 wartet mit Stereo-AD/DA-Wandler, 32K  $\times$  32 Bit Programmspeicher und 32 KWorte Flash für den Stand-alone-Betrieb auf. Ideal für Einsteiger und leicht zu programmieren dank Werkzeugsatz unter Windows 95 – meint der Hersteller. Ob Kit und DSP dies halten, klärt die Design Corner in der nächsten Ausgabe.

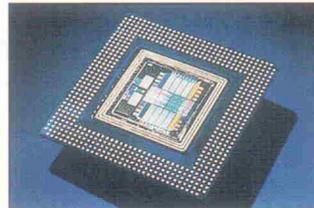
## Schatzkästchen

Wer sich mit Mikrocontrollern herumschlägt, stößt immer wieder auf die gleichen Probleme: Analogwerte ohne A/D-Wandler messen, die Meßwerte skalieren oder auch sehr lange Zeiten erfassen. Für solche Aufgaben soll eine lose Serie von *ELRAD*-Beiträgen das Rüstzeug liefern. Als erstes Tool der virtuellen Werkzeugkiste gibt es eine serielle Schnittstelle in Software – nicht nur für PICs.

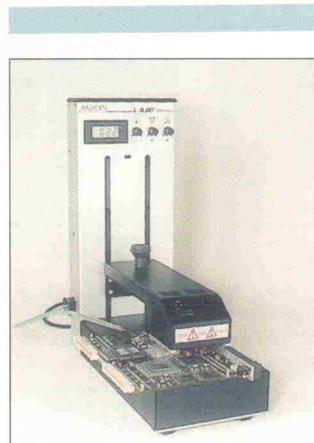


## Emulator-Report

Am Anfang einer ASIC-Fertigung steht immer der Prototyp. Verhält sich dieser anders als erhofft, kann das 'Master-IC' eine teure Angelegenheit wer-



den. Deshalb empfiehlt sich vor dem Gang zum Halbleiterhersteller die Emulation der Gesamtentwicklung – entweder mit traditionellen FPGA-basierten Systemen, mit den neueren Compiled-Code-Emulatoren oder mit einer Kombination aus beiden. *ELRAD* widmet sich in Heft 4 dem Emulatormarkt mit seinen unterschiedlichen Realisierungskonzepten.



## Prototypen-Werkstatt

Das waren noch Zeiten, als im Backofen zwischen Pizza und Apfelkuchen schnell ein paar SMD-Widerstände auf der Testplatine brutzelten. Seit den Anfängen der oberflächenmontierbaren Bauteile konnten die erforderlichen Werkzeuge erfreulicherweise stark verfeinert werden. In einem Report stellt *ELRAD* neueste Hilfsmittel, Werkzeuge und Arbeitsplätze vor, die eine professionelle Bearbeitung von SMD-Baugruppen auch für kleine Stückzahlen und Prototypen erlauben.

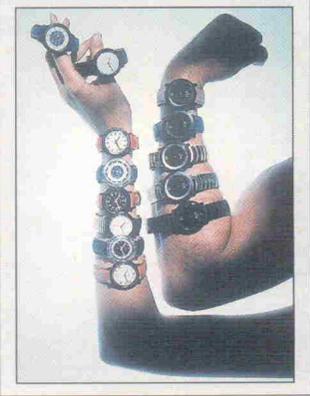
## Dies & Das

### Zeitzeichen

Die Armbanduhr als der perfekte Informationsträger, besonders praktisch für ältere Menschen und Kinder. So preist die Firma Junghans ihre neue Uhrenkollektion, die Tür und Tor öffnen soll: im Haus, im Auto oder gar in der Firma. Dank der kodierten Armbanduhr genügt eine einfache Handbewegung, um sich Zugang zum trauten Heim zu verschaffen. Statt 'Schlüsselkinder' in Zukunft nur noch 'Uhrenkinder'. Zwar braucht es dann ein paar Uhren mehr, falls die Nachbarin mal aushelfen soll. Doch die wird sich auf Dauer sicher gern einen Uhrenkasten zulegen.

Den Großeltern bleibt das Wühlen in der vollgepackten Einkaufstasche ebenfalls erspart. Und sollte die Uhr doch einmal verlorengehen? Kein Problem! Der Opa programmiert die kontaktlose Chipkarte im Zeiteisen einfach um – der Schlüsseldienst kann zu Hause bleiben, die Tür bleibt unbeschadet.

Selbst das Öffnen von Autotüren ist nicht länger mit dem Durchsuchen von Jacken- und Hosentasche verbunden. Der kodierte Schlüssel sitzt fest am Arm, die Tür öffnet sich durch ein lässiges Schlenkern desselben. Eine verlockende Aussicht – nicht nur für den stolzen Besitzer. Auch die 'Finder' solcher Uhren schlendern künftig locker über die Parkplätze – irgend ein Türschloß wird schon durch ein leises metallisches 'Klick' auf sich aufmerksam machen. *uk*



# isel® - Rund um die Leiterplatte

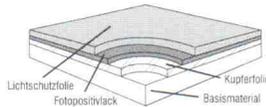
... ein bewährtes Konzept, ein komplettes Angebot

## Leiterplatten

### isel-Basismaterial

- Basismaterial 1,5 mm stark mit 0,035 mm Cu-Auflage
- Epoxyd FR4 nach DIN 40802, Freigaben UL, MIL, BS, NF
- Pertinax FR2 nach DIN-IEC 249, NEMA LI-1, BS, NF, UL
- hochwertiger Fotolack mit kurzen Prozeßzeiten

z. B.: FR4, 1-seitig fotobesch., Lichtschutzfolie, 100 x 160 mm **2,99 DM / Stück**  
z. B.: FR2, 1-seitig fotobesch., Lichtschutzfolie, 100 x 160 mm **2,07 DM / Stück**



**NEU ! NEU ! NEU ! NEU !**

## schneiden, belichten, entwickeln

### isel-Hebelschere

- besonders für Leiterplatten bis 2 mm Stärke, aber auch für Kunststoffe und Aluminium geeignet
- mehrfache Hebelwirkung
- Hebelarretierung, Hineingreifschutz
- Winkelanschlag mit Millimeterskala
- maximale Schnittlänge 290 x 255 mm



498.- DM



DM  
**1695.-**

### isel-Durchkontaktierungs-Station

... ideal zur Herstellung von Leiterplatten-Prototypen/ Musterplatten

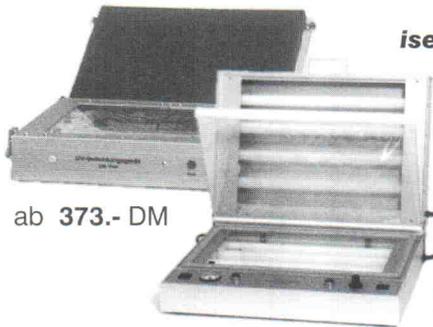
### Grundausrüstung

- Durchkontaktierungs-Station mit:
- 4 Bädern
  - Platinenoszillator
  - notwendigen Chemikalien
  - Spezialfolie mit Abroller
  - 2 Leiterplatten

- incl. Chemikalien
- Reinigungsbad
  - Aktivierungsbad
  - Kupferbad
  - Vortauchbad

### isel-UV-Belichtungsgeräte

- einseitige Belichtung mit Belichtungsflächen von 160 x 250 / 240 x 365 / 350 x 520 mm
- optimale Ausleuchtung durch 4 bzw. 6 UV-Röhren
- elektronische Zeitschaltuhr (0,5 - 10 min)



ab 373.- DM

ab 998.- DM

### isel-Vakuum-UV-Belichtungsgeräte

- ein- und zweiseitige Belichtung mit Belichtungsflächen von 360 x 200 / 520 x 390 mm
- absolut gleichmäßige und seitenidentische Ausleuchtung
- eingebauter Timer mit Sekundeneinsellung (6 - 90 s) und Minuteneinstellung (1 - 15 min)

### isel-Arbeitsmaterialien zum Herstellen gedruckter Schaltungen

- Transparentpapier für Vorlagen
- Montagefolie für Vorlagen
- Diazofilme, Transreflexfilme und Umkehrfilme zur Vorlagenerstellung
- Chemikalien zur Leiterplattenherstellung

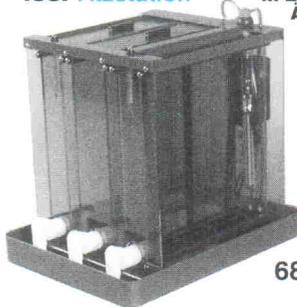


## ätzen, bestücken, löten

### isel-Ätzstation

... Entwickeln, Spülen und Ätzen mit einem Gerät

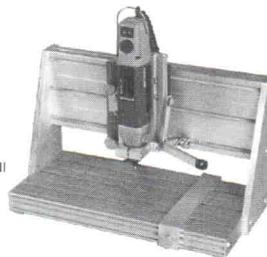
- Ätzstation und Küvetten aus transparentem Kunststoff, Küvetten geschweißt
- Lösungen über Kugelhähne einzeln ablaßbar
- verstellbare Platinenhalter zur Aufnahme der Leiterplatten
- max. Platinengröße: 240 x 325 mm



688.- DM

### isel-Bohr- und Fräsständer

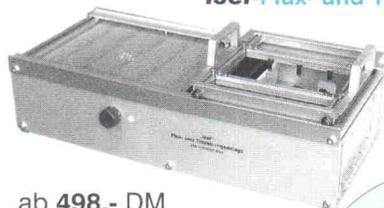
- für Platinen bis max. 350 x 175 mm
- verstell- und arretierbare Anschläge (Höhen-, Tiefen- und Seitenanschlag)
- elektronische Drehzahlregelung bis 20000 U/min



268.- DM  
(ohne Bohrmaschine)

### isel-Flux- und Trocknungsanlagen

- Vorbereitung zum Tauchlöten
- Schaumfluxer mit feinporiger, regelbarer Schaumkrone
- Vorheizung und Trocknung regelbar
- für Platinen bis max. 180 x 180 / 350 x 180 mm



ab 498.- DM

### isel-Lötanlagen

- Alu-Lötwanne mit Edelstahlwanne
- Heizung stufenlos regelbar
- Lötzinnbedarf nur ca. 4,5 kg / 5 kg
- für Platinen bis 180 x 180 / 350 x 180 mm, verstellbar



ab 659.- DM

Preise zuzüglich Versandkosten

Verlangen Sie unseren Katalog H "Rund um die Leiterplatte" !!

A 1146.05/11.96

Rund um die



Leiterplatte

iselautomation

Hugo Isert • Im Leibolzgraben 16 • D-36132 Eiterfeld  
Tel.: (06672) 898 0 Fax: (06672) 898 888  
e-mail: automation@isel.com  
Technisches Büro Chemnitz • Neefestr. 76 • D-09119 Chemnitz  
Tel.: (0371) 3501 47 Fax: (0371) 3501 49

# Multi-Tasking



BASIC-Tiger® Steuer-Computer Modulreihe A

128 KB SRAM + 128 KB FLASH  
ab 1000 St. excl. / incl. MwSt.

## Bis zu 32 BASIC-Programme gleichzeitig

Viele Aufgaben gleichzeitig bewältigen - Wunsch und Herausforderung für die meisten von uns. Nutzen Sie jetzt BASIC-Tiger® um Ihre Projekte stärker, flexibler und leichter pflegbar zu machen! Multi-Tasking im BASIC-Tiger® ist so einfach und komfortabel zu benutzen, daß Sie es schon bald nicht mehr missen möchten. Selbst in kleineren Projekten bietet Tiger-BASIC® Multi-Tasking bereits eine Reihe von Vorteilen:

- Nichts bleibt mehr stehen ... bloß weil ein Buffer voll ist, ein Ausgabe-Gerät klemmt, oder eine rechenintensive Subroutine gerade zigtausende von Kalkulationen ausführen muß. Selbst Programmierfehler wie ungewollte Endlos-Schleifen, nie eintreffende Bedingungen, falsch berechnete Wartezeiten, etc. können den übrigen Tasks nichts anhaben.

- Genau dosierte Leistung  
Wenn Sie das maximale herausholen wollen aus Ihrer Hard- und Software können Sie die CPU-Leistung entsprechend auf die Tasks verteilen. Bei Bedarf können Tasks gestartet oder gestoppt und in ihrer Priorität herauf oder herunter ge-

setzt werden. Tasks mit hoher Priorität können jederzeit CPU-Zeit freigeben, wenn gerade nichts wichtiges anliegt und können bei Bedarf auch zusätzliche Leistung für sich beanspruchen.

- Strukturierte, übersichtliche Programme  
Aufgaben die eine natürliche Einheit bilden können als eigene Tasks oder Subroutinen ausgeführt werden. Das führt zu kleineren und übersichtlicheren Einheiten. Die Programm-Struktur entspricht der Struktur der Anwendung, Programme werden kompakter, leichter verständlich und es gibt weniger zu debuggen.

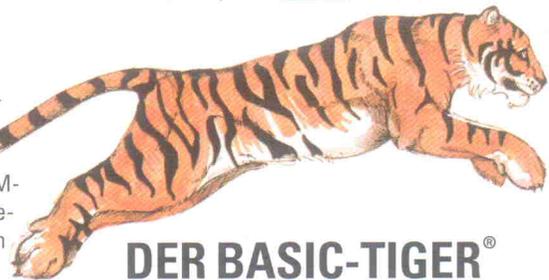
- Erweiterbarkeit  
Nachträgliche Erweiterungen, zusätzliche Funktionen und zusätzliche I/O-Kanäle lassen sich auf elegante Weise integrieren. Bis zu 32 BASIC-Tasks und bis zu 64 SYSTEM-Tasks bewältigen auch umfangreiche Anforderungen. Module bis 16 MByte Speicher bieten Platz für große Programme und Datenmengen.

BASIC-Tiger® Steuer-Computer, ca. 41 x 63 x 12, 46-Pin, 5 V<sub>DC</sub>, 128 KByte FLASH, 128 KByte SRAM:

BASIC-Tiger® ANN-1/1	ab 1	179,-	/ 205,85
BASIC-Tiger® ANN-1/1	ab 10	169,-	/ 194,35
BASIC-Tiger® ANN-1/1	ab 100	159,-	/ 182,85
BASIC-Tiger® ANN-1/1	ab 1000	149,-	/ 171,35



Für den schnellen Einstieg und kürzeste Entwicklungszeiten gibt es ein umfangreich ausgestattetes Entwicklungssystem. Applikationen und Beispiele können sofort nachvollzogen werden, inclusive: ■ WINDOWS™ Entwicklungs-Umgebung, ■ BASIC-Tiger® Computer ANN-1/1, ■ Tiger-BASIC® Compiler, ■ reichhaltiges Hardware-Toolkit, ■ deutsches Handbuch und Zubehör, komplett: \_\_\_\_\_ 940,- / 1081,-



**DER BASIC-TIGER®**